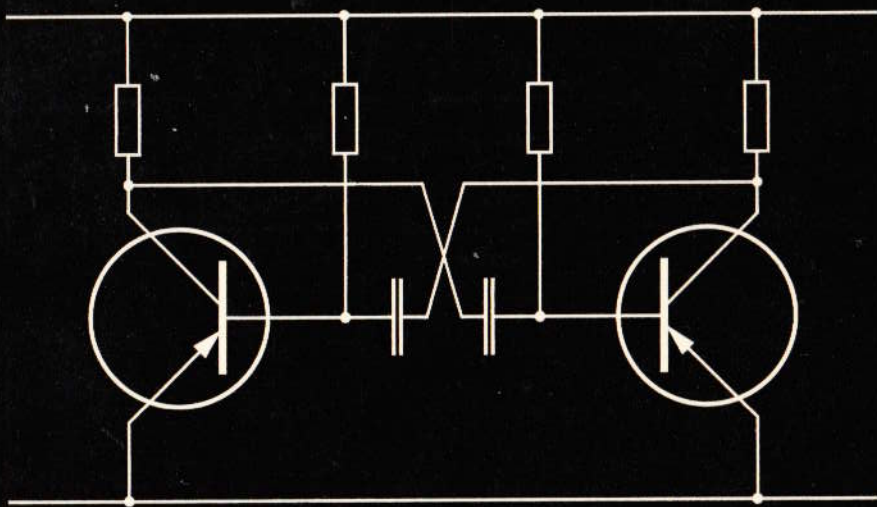


Repetitor der Digitaltechnik



Handbuch der Elektronik

Teil 1 — „Analogtechnik“

In diesem Lehr- und Lernbuch wird folgender Lehrstoff einprägsam und anschaulich behandelt:

Kurze Wiederholung der elektrotechnischen Grundlagen

Die physikalischen Grundlagen der Halbleiter

Die Halbleiterdioden und ihre Anwendung

Die Transistorgrundsaltungen

Verstärkerschaltungen mit Transistoren

Generatoren mit Halbleiterbauteilen

Vierschicht-Halbleiter

Elektronik in der Stromversorgung

Fotoelektronische Bauelemente

Feldeffekt-Transistoren

Das Lehrbuch enthält eine Vielzahl von Abbildungen und Kennlinien und weiter zahlreiche ausführliche Rechenbeispiele, die für den Techniker auf praktische Fälle zugeschnitten sind.

Handbuch der Elektronik

Teil 2 — „Digitaltechnik“

Anschließend an das Stoffgebiet der Analogtechnik wird im Teil 2 des „Handbuchs der Elektronik“ die Digitaltechnik mit folgenden Schwerpunkten behandelt: **Grundlagen der Digitaltechnik** (Dualzahlen, verschiedene Codearten, ihre Vor- und Nachteile, Einführung in die Schaltalgebra, Schaltnetze, ihre Analyse und Synthese, Lesen einfacher Verknüpfungspläne).

Baugruppen (Dioden und Transistoren als Schalter, Grundverknüpfung mit diskreten Bauelementen, Schaltnetze mit diskreten Bauelementen, Übungsbeispiele zur Minisierung und Typisierung).

Impulsformer (Schaltungen mit RC-Gliedern, Schmitt-Trigger).

Kippschaltungen (bistabile, astabile und monostabile Kippstufen, Dimensionierungsbeispiele).

Schaltwerke (Vorwärts- und Rückwärtszähler, asynchron und synchron, Schieberegister).

Datenübertragung (Parallel- und Serienübertragung).

Magnetkerntechnik (Grundlagen, Speicherkerne, Speichermatrix, Ein- und Ausleseverfahren).

EDV-Anlagen (Grundsätzliches über EDV-Anlagen, Schaltung und Betrieb eines einfachen Rechenwerkes).

Aufbau elektronischer Schaltkreise (gedruckte Schaltungen, integrierte und hybride Schaltungen).

Zahlreiche Abbildungen, Schaltungen und Rechenbeispiele ergänzen den Lehrstoff.

Repetitor der Digitaltechnik

Herausgegeben mit Unterstützung des Bundesministers
für das Post- und Fernmeldewesen

**390 Fragenkomplexe mit rund
1500 vorprogrammierten Antworten**

Herausgeber: Institut zur Entwicklung moderner Unterrichtsmedien e.V.
28 Bremen 1 · Bahnhofstraße 10

Vorwort

Der „Repetitor der ‚Digitaltechnik‘ — Digitaltechnik programmiert und dadurch leicht gemacht —“ lehnt sich eng an den Teil 2 — Digitaltechnik des „Handbuchs der Elektronik“ an. Der Repetitor soll helfen, das erworbene Wissen zu vertiefen und zu festigen. Aufgrund dieser Erfolgskontrollen vermag der Leser eventuelle Lücken oder Unsicherheiten zu erkennen und kann dann den entsprechenden Abschnitt im Band „Digitaltechnik“ noch einmal durcharbeiten.

Um hierbei für den Lernenden ein wirksames und zeitsparendes Arbeiten zu ermöglichen, wurde die Antwortauswahlmethode gewählt. Bei diesem Verfahren sind zu jeder Frage mehrere Antworten vorgegeben, von denen immer mindestens eine richtig ist. Diese Methode erspart es dem Leser, die Antwort selbst zu formulieren.

Die einzelnen Fragen führen schrittweise durch den Lehrstoff des genannten Bandes. Damit beim Durcharbeiten des Repetitors ein möglichst großer Lerneffekt erzielt wird, sollten zuerst alle Fragen auf einer Seite nacheinander gründlich durchgelesen und dann die für richtig gehaltenen Antworten angekreuzt werden. Anschließend wird sodann die Seite am rechten Rand so weit umgeschlagen, daß die auf der nächsten Seite stehenden Kästchen mit den richtigen Markierungen sichtbar werden und mit den eigenen Antworten verglichen werden können. Sind alle Antworten richtig, so kann die Seite ganz umgeblättert und der nächste Fragenkomplex in Angriff genommen werden. Ist eine Frage dagegen falsch beantwortet worden, so sollte der Leser die Frage und seine Antwort noch einmal überdenken. Findet er hierbei die richtige Lösung nicht, dann gibt die kurze Erklärung vielleicht die notwendigen Aufschlüsse. Ist auch dies nicht der Fall, so sollte der entsprechende Abschnitt im Band „Digitaltechnik“ noch einmal durchgearbeitet werden.

Zur Erläuterung der Antworten sind neben den richtigen Markierungen oft kurze Erklärungen oder Hinweise auf häufig vorkommende Fehler abgedruckt worden, die das Frage- und Antwortspiel sinnvoll abrunden sollen.

Die Herausgeber

Stand: Herbst 1971

Nachdruck, auch auszugsweise, nicht gestattet

Inhaltsverzeichnis

Bei Angabe der Abschnitte handelt es sich um Verweisungen auf das
„Handbuch der Elektronik“; Teil 2 — Digitaltechnik.

	Seite
Zu Abschnitt 1: Grundlagen der Digitaltechnik	
Fragen 1 bis 120	7— 66
Zu Abschnitt 2: Verknüpfungsglieder	
Fragen 1 bis 40	67— 84
Zu Abschnitt 3: Impulsformer	
Fragen 1 bis 19	85— 94
Zu Abschnitt 4: Kippschaltungen	
Fragen 1 bis 42	95—118
Zu Abschnitt 5: Schaltwerke	
Fragen 1 bis 33	119—136
Zu Abschnitt 6: Codewandler	
Fragen 1 bis 12	137—142
Zu Abschnitt 7: Datenübertragungstechnik	
Fragen 1 bis 5	143—146
Zu Abschnitt 8: Magnetkerntechnik	
Fragen 1 bis 51	147—172
Zu Abschnitt 9: Grundsätzliches über EDV-Anlagen	
Fragen 1 bis 32	173—184
Zu Abschnitt 10: Aufbau elektronischer Schaltkreise	
Fragen 1 bis 36	185—196

Zu Abschnitt 1

Grundlagen der Digitaltechnik*)

1. Arbeitet eine Schiebellehre analog oder digital?

- ☐ a) sie arbeitet analog
☐ b) sie arbeitet digital
☐ c) sie arbeitet weder analog noch digital

2. Mathematische Operationen lassen sich durchführen

- ☐ a) nur mit digitalen Größen
☐ b) nur mit analogen Größen
☐ c) sowohl mit digitalen als auch mit analogen Größen

3. Wieviel verschiedene Ziffern benötigt das Oktalsystem, das als Stellenwerte die Potenzen zur Basis 8 verwendet?

- ☐ a) 2
☐ b) 4
☐ c) 8
☐ d) 10

4. Große EDV-Anlagen rechnen mit Dualzahlen statt mit Dezimalzahlen, weil

- ☐ a) Dualzahlen eine kleinere Stellenzahl haben
☐ b) Dualzahlen nur zwei Ziffern benötigen
☐ c) Dualzahlen eine größere Stellenzahl haben
☐ d) die Rechenregeln im Dualsystem einfacher sind

5. Der Dualzahl 1 0 1 1 0 1 1 entspricht die Dezimalzahl

- ☐ a) 91
☐ b) 183
☐ c) 193
☐ d) 367

*) Vgl. hierzu Abschnitt 1 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1. **Merke:**

- ☒ Die Öffnung einer Schiebellehre **kann innerhalb des Meßbereiches jeden Wert annehmen, und jeder Wert kennzeichnet eine andere Länge. Das ist die charakteristische Eigenschaft einer analogen Größe. Beim Ablesen des Meßwertes erfolgt eine Digitalisierung; der analogen Größe wird ein Zahlenwert zugeordnet.**
☐
☐

zu 2.

- ☐ Mathematische Operationen lassen sich sowohl mit digitalen Größen (z. B. in Digitalrechnern, Zählern usw.) als auch mit analogen Größen (z. B. in Analogrechnern, Wattmetern, mit einem Rechenschieber usw.) durchführen.
☐
☒

 zu 3. **Merke:**

- ☐ Bei allen polyadischen Zahlensystemen ist die Anzahl der erforderlichen verschiedenen Ziffern einschließlich der Null gleich der Basis.
☐
☒
☐

zu 4.

- ☐ Es ist technisch einfacher und betriebssicherer, in jeder Stelle nur zwei Ziffern zu unterscheiden. Die einfachen Rechenregeln führen zu einem einfach aufgebauten Rechenwerk. Für diese Vorteile muß man die größere Stellenzahl bei Dualzahlen in Kauf nehmen.
☒
☐
☒

zu 5.

- ☐

1	0	1	1	0	1	1	1
1	2	5	11	22	45	91	<u>183</u>

☒
☐
☐

6. Der Dualzahl 0, 1 1 0 0 1 entspricht die Dezimalzahl

- ☐ a) 0,75005
☐ b) 0,6125
☐ c) 0,78125
☐ d) 0,8375

7. Der Dualzahl 1 0 1 0 1 0 1, 1 0 1 0 1 entspricht die Dezimalzahl

- ☐ a) 85,65625
☐ b) 85,78125
☐ c) 191,65625
☐ d) 75,50505

8. Der Dezimalzahl 1971 entspricht die Dualzahl

- ☐ a) 1 1 1 0 1 1 0 0 1 1
☐ b) 1 1 1 1 0 1 1 0 0 1 1
☐ c) 1 1 1 0 1 0 1 0 0 1 1
☐ d) 0 0 1 1 1 1 0 1 1 0 0 1 1

9. Der Dezimalzahl 0,84375 entspricht die Dualzahl

- ☐ a) 0, 1 1 1 0 1
☐ b) 0, 1 0 1 1 1
☐ c) 0, 1 1 0 1 1
☐ d) 0, 1 1 0 1 1 0 0

zu 10.

- ☒
☐
☐
☐

0	1	3	6	13	27	54	109	218	437	875
1	1	0	1	1	0	1	0	1	1	1

0,875	1,75	1,5	1
1	1	1	

875,875 $\triangleq$ 1 1 0 1 1 0 1 1, 1 1 1

zu 11.

- ☐
☐
☒
☐

1	1	0	0	1	0	1	1	0	1
+	1	0	1	1	0	1	+	4	5
1	1	1	1	1	1	1	1	4	6
1	0	0	1	0	0	1	1	4	6

zu 12.

- ☐
☒
☐
☐

1	1	1	1	1	1	1	1	15,9375
+	0	0	0	0	0	1	1	+ 0,0625
1	1	1	1	1	1	1	1	16,0000
1	0	0	0	0	0	0	0	16,0000

zu 13.

- ☒
☐
☐
☐

1	0	1	0	1	0	1	85
-	1	1	1	1	1	1	-63
1	1	1	1	1	1	1	22
0	0	1	0	1	1	0	22

zu 14.

- ☐
☒
☒
☐

1	0	0	0	1	1	0	1	17,625
-	1	0	1	0	0	1	1	-10,25
1	1	1	1	1	1	1	1	7,375
0	0	1	1	1	0	1	1	7,375

15. 1 0 1 1 · 1 1 0 1 ergibt

- ☐ a) 1 0 0 1 1 1 1 $\triangleq$ 79
☐ b) 1 0 0 0 1 1 1 1 $\triangleq$ 143
☐ c) 1 1 0 0 0 1 1 1 $\triangleq$ 199
☐ d) 1 0 1 1 0 0 1 1 $\triangleq$ 179

16. 1 0 1, 1 0 1 · 1 1, 1 1 ergibt

- ☐ a) 1 0 1 0 1, 0 0 0 1 1 $\triangleq$ 21,09375
☐ b) 1 0 1 0 1, 0 1 1 $\triangleq$ 21,375
☐ c) 1 0 0 1 1, 0 1 1 $\triangleq$ 19,375
☐ d) 1 0 0 1 1, 0 0 0 1 1 $\triangleq$ 19,09375

17. 1 1 0 1 1 1 0 1 : 1 0 0 0 1 ergibt

- ☐ a) 1 0 0 1 1
☐ b) 1 1 0 0 1
☐ c) 1 0 1 1
☐ d) 1 1 0 1

18. 1 0 1 1 0 1 : 1 0 0 0 0 ergibt

- ☐ a) 1, 1 1 0 1
☐ b) 1 0, 1 1 0 1
☐ c) 0 1, 1 0 1 1
☐ d) 1 0, 1 0 0 1

zu 15.

☐
☒
☐
☐

$$\begin{array}{r}
 1011 \cdot 1101 \\
 \hline
 1011 \\
 0000 \\
 1011 \\
 1011 \\
 \hline
 10001111
 \end{array}$$

$$\begin{array}{r}
 11 \cdot 13 \\
 \hline
 143
 \end{array}$$

zu 16.

☒
☐
☐
☐

$$\begin{array}{r}
 101,101 \cdot 11,11 \\
 \hline
 101101 \\
 101101 \\
 101101 \\
 101101 \\
 \hline
 10101,00011
 \end{array}$$

$$\begin{array}{r}
 5,625 \cdot 3,75 \\
 \hline
 21,09375
 \end{array}$$

zu 17.

☐
☐
☐
☒

$$\begin{array}{r}
 11011101 : 10001 = 1101 \\
 10001 \\
 \hline
 10101 \\
 10001 \\
 \hline
 10001 \\
 10001 \\
 \hline
 0
 \end{array}$$

$$221 : 17 = 13$$

zu 18.

☐
☒
☐
☐

$$\begin{array}{r}
 101101 : 10000 = 10,1101 \\
 10000 \\
 \hline
 11010 \\
 10000 \\
 \hline
 10100 \\
 10000 \\
 \hline
 10000 \\
 10000 \\
 \hline
 0
 \end{array}$$

$$45 : 16 = 2,8125$$

19. Die Komplementbildung dient

- ☐ a) zur Umkehrung aller Stellen einer Dualzahl
☐ b) zur Rückführung der Division auf eine mehrfache Subtraktion
☐ c) zur Rückführung der Addition auf eine Subtraktion
☐ d) zur Rückführung der Subtraktion auf eine Addition

20. Das Komplement einer fünfstelligen Dualzahl zu 100000 erhält man

- ☐ a) durch Umkehrung aller Stellen
☐ b) durch Umkehrung aller Stellen und Addition von 1
☐ c) durch Umkehrung aller Stellen und Subtraktion von 1
☐ d) durch Subtraktion der Dualzahl von 100000

21. Die höchste fünfstellige Dualzahl entspricht

- ☐ a) 31
☐ b) 32
☐ c) 63
☐ d) 64

22. Die Anzahl der möglichen Kombinationen bei einem fünfstelligen Binär-code beträgt

- ☐ a) 31
☐ b) 32
☐ c) 63
☐ d) 64

23. Die Verwendung von gleichlangen Codezeichen hat den Vorteil

- ☐ a) des im Mittel geringsten Aufwands an Bits beim Übertragen und Speichern
☐ b) eines geringen Empfängeraufwandes
☐ c) daß auf Pausen zwischen den Codezeichen verzichtet werden kann
☐ d) daß zwischen den Codezeichen Pausen eingefügt werden müssen

zu 19.

- ☐ Mit Hilfe der Komplementbildung kann die Subtraktion auf eine Addition zurückgeführt werden.

Falsch:

Die Komplementbildung dient nicht zur Umkehrung aller Stellen einer Dualzahl. Die Umkehrung aller Stellen ist vielmehr eins von verschiedenen möglichen Verfahren, um bei Dualzahlen und einigen anderen Binärcodes das gewünschte Komplement zu bilden.

zu 20.

Falsch:

Durch Umkehrung aller Stellen einer fünfstelligen Dualzahl erhält man das Komplement zu 1 1 1 1 1, nicht zu 1 0 0 0 0.



Da $1\ 0\ 0\ 0\ 0\ 0 = 1\ 1\ 1\ 1\ 1 + 1$ ist, muß man nach der Umkehrung eine 1 addieren. Das Komplement ergibt sich auch durch normale Subtraktion der Dualzahl von 1 0 0 0 0 0.

zu 21.



Die höchste fünfstellige Dualzahl ist $1\ 1\ 1\ 1\ 1 \triangleq 31 = 2^5 - 1$

zu 22.



Bei einem n-stelligen Binärcode lassen sich 2^n verschiedene Kombinationen bilden, bei einem fünfstelligen also $2^5 = 32$. Zu der in Frage 21 genannten Höchstzahl 31 kommt noch die Kombination 0 0 0 0 0 hinzu.

zu 23.



Wenn alle Codezeichen gleichlang sind, wenn der Empfänger also keine ungleich langen Zeichen zu unterscheiden braucht, kann er einfacher aufgebaut sein. Bei gleichlangen Codezeichen kann auf eine Pause zwischen den Zeichen verzichtet werden, weil der Empfänger dann weiß, daß nach einer bestimmten Anzahl von Bits ein Zeichen beendet ist und mit dem nächsten Bit das neue Zeichen beginnt.

24. Additive Codes

- ☐ a) eignen sich besonders gut zum Addieren
☐ b) sind Minimalcodes
☐ c) sind leicht lesbar
☐ d) haben einen festen Stellenwert

25. Zu den additiven Codes gehören

- ☐ a) der Graycode und der Dualcode
☐ b) der Aikencode und der Drei-Exzeßcode
☐ c) der 1-aus-10-Code und der Dualcode
☐ d) der Aikencode und der Biquinärcode

26. Minimalcodes sind

- ☐ a) Dualcode, 2-aus-5-Code und Biquinärcode
☐ b) Aikencode, Drei-Exzeßcode und Graycode
☐ c) 1-aus-10-Code und Dualcode
☐ d) 2 4 2 1-Codes, 1-aus-10-Code und Zählcode

27. Ein Code ist redundant,

- ☐ a) wenn mit ihm mehr Informationen dargestellt werden als Kombinationen möglich sind
☐ b) wenn nicht alle möglichen Kombinationen mit Nachrichten belegt sind
☐ c) wenn er mehr Bits je Zeichen enthält als ein entsprechender Minimalcode
☐ d) wenn auch die Pseudotetraden ausgenutzt werden

28. Von den vier in den Antworten genannten Codes ist am redundantesten

- ☐ a) der 2-aus-5-Code
☐ b) der 3-aus-7-Code
☐ c) der 1-aus-10-Code
☐ d) der Biquinärcode

29. Bei der Übertragung von Codezeichen entsteht ein Fehler,

- ☐ a) wenn ein Bit durch Störungen seinen Zustand ändert
☐ b) wenn der Sender einer Information ein falsches Codezeichen zuordnet
☐ c) wenn der Empfänger eine 0 als 1 auswertet und umgekehrt
☐ d) wenn durch atmosphärische Störungen aus einer 0 eine 1 wird

zu 24.

Merke:

- ☐ **Additive Codes haben einen festen Stellenwert. Die codierte Dezimalziffer ist die Summe der Stellenwerte, deren Elemente im Zustand 1 sind. Additive Codes sind daher leicht lesbar.**
☐
☒
☒

zu 25.

- ☐ Von den in den Antworten genannten Codes sind nur der Graycode und der Drei-Exzeßcode nicht additiv. Der Dualcode hat die Wertigkeiten 8, 4, 2, 1, der Aikencode 2, 4, 2, 1, der 1-aus-10-Code 9, 8, 7, . . . , 2, 1, 0, der Biquinärcode 5, 0, 4, 3, 2, 1, 0.
☐
☒
☒

zu 26.

Merke:

- ☐ **Minimalcodes enthalten nur soviel Bits je Zeichen, wie zur Darstellung aller Nachrichten gerade erforderlich sind.**
☒
☐ Der Aikencode, der Drei-Exzeßcode und der Graycode enthalten vier Bits je Zeichen; mit weniger lassen sich die zehn Dezimalziffern bei gleichlangen Zeichen nicht darstellen.
☐

zu 27.

Merke:

- ☐ **Redundanz bedeutet Weitschweifigkeit. Bei redundanten Codes sind demnach nicht alle Kombinationen ausgenutzt, oder anders ausgedrückt, sie enthalten mehr Bits je Zeichen als erforderlich.**
☒
☒
☐

zu 28.

- ☐ Ein Code ist um so redundanter, je mehr Bits pro Zeichen er enthält als der entsprechende Minimalcode. Der 1-aus-10-Code benutzt zur Darstellung der zehn Dezimalziffern zehn Bits je Zeichen, wo nur vier erforderlich sind.
☐
☒
☐

zu 29.

- ☒ Ein Fehler liegt vor, wenn die von der Informationsquelle ausgehende Nachricht nicht richtig beim Empfänger ankommt. Das ist bei allen vier Antworten der Fall.
☒
☒
☒

30. Unter Hammingdistanz ist zu verstehen

- ☐ a) die Differenz zwischen der höchsten und niedrigsten vom Code dargestellten Dezimalziffer
☐ b) die kleinste Anzahl von Bits, deren Zustand geändert werden muß, damit aus einem ausgenutzten Zeichen ein neues ausgenutztes Zeichen entsteht
☐ c) die Differenz aus der Zahl der verwendeten Bits je Zeichen und der mindestens erforderlichen Bits je Zeichen
☐ d) die Anzahl der Pseudotetraden

31. Ein Fehlererkennungscode muß eine Hammingdistanz haben von mindestens

- ☐ a) 1
☐ b) 2
☐ c) 3
☐ d) 4

32. Zur Fehlererkennung wird meistens anstelle eines Prüfzeichens je Zeichenblock ein Prüfbit je Zeichen verwendet,

- ☐ a) weil bei einem Fehler und Prüfzeichen je Zeichenblock der gesamte Zeichenblock wiederholt werden muß
☐ b) weil die Anzahl der zur Übertragung erforderlichen Bits immer kleiner ist
☐ c) weil das Verfahren immer sicherer ist
☐ d) weil der Aufwand im Empfänger kleiner ist

33. Fehlerkorrekturcodes erfordern

- ☐ a) den gleichen Aufwand wie Fehlererkennungs_codes
☐ b) mehr Aufwand als Fehlererkennungs_codes
☐ c) weniger Aufwand als Fehlererkennungs_codes

zu 30.

- ☐ Mit Hammingdistanz bezeichnet man die Zahl der Elemente, deren Zustand geändert werden muß, damit ein neues ausgenutztes Zeichen entsteht.
- ☒ **Falsch:**

- ☐ Die Differenz aus der Zahl der verwendeten Bits je Zeichen und der mindestens erforderlichen Bits je Zeichen ist nicht die Hammingdistanz sondern die Redundanz.
- ☐

zu 31.

- ☐ Wenn die Hammingdistanz nur 1 beträgt, entsteht bei Verfälschung eines Bits ein anderes ausgenutztes Zeichen. Der Empfänger kann dann nicht entscheiden, ob das empfangene Zeichen gesendet wurde oder durch einen Fehler entstanden ist. Bei einer Hammingdistanz von 2 entsteht bei Verfälschung eines Bits ein nicht ausgenutztes Zeichen, woran der Empfänger einen Fehler erkennen kann. Bei einer Hammingdistanz von 3 oder 4 ist die Fehlererkennung natürlich besser, aber zur Erkennung nur eines fehlerhaften Bits pro Zeichen ist diese Distanz nicht unbedingt erforderlich.
- ☒
- ☐
- ☐

zu 32.

- ☒ Bei einem Prüfzeichen je Zeichenblock muß bei einem Fehler der gesamte Zeichenblock wiederholt werden. Für den Empfänger ist es einfacher, jedes Zeichen, also jede Zeile, auf eine Gesetzmäßigkeit zu überprüfen, als jeden Zeichenblock, also jede Spalte; dazu wäre die Speicherung aller Zeichen eines Zeichenblocks erforderlich. Außerdem ist zu berücksichtigen, daß mit dem Umfang der überwachten Bits auch die Wahrscheinlichkeit wächst, daß komplementäre, und damit meist nicht mehr erkennbare Fehler auftreten.
- ☐
- ☐
- ☒

zu 33.

Merke:

- ☐ Da zur Fehlerkorrektur neben der Fehlererkennung auch noch die Lokalisierung erforderlich ist, sind Fehlerkorrekturcodes aufwendiger als Fehlererkennungs_codes.
- ☒
- ☐

34. Der duale BCD-Code

- ☐ a) benötigt bei der Addition keinerlei Korrektur
- ☐ b) ist fehlererkennend
- ☐ c) benötigt ein besonderes Schaltnetz für die Bildung des Neunerkomplements
- ☐ d) bringt bei einer Summe, die größer oder gleich 10 ist, immer einen Übertrag

35. Beim Aikencode und Drei-Exzeßcode erhält man im Gegensatz zum dualen BCD-Code das Neunerkomplement durch Negation aller Stellen, weil

- ☐ a) die Pseudotetraden und die Dezimalziffern symmetrisch zur Mitte der 16 möglichen Kombinationen liegen
- ☐ b) Aikencode und Drei-Exzeßcode nicht additiv sind
- ☐ c) schon bei 10 ein Übertrag entsteht

36. Die Korrekturvorschrift bei der Addition ist abhängig

- ☐ a) beim Aikencode nur von der Entstehung eines Übertrags, beim Drei-Exzeßcode von der Entstehung einer Pseudotetrade
- ☐ b) bei beiden Codes nur von der Entstehung eines Übertrags
- ☐ c) beim Drei-Exzeßcode von der Entstehung eines Übertrags, beim Aikencode von der Entstehung eines Übertrags und einer Pseudotetrade
- ☐ d) bei beiden Codes nur von der Entstehung einer Pseudotetrade

zu 34.

- ☐ Der duale BCD-Code ist zum Rechnen ungünstig. Entsteht als Ergebnis einer Addition eine Pseudotetrade oder ein Übertrag, so ist eine Korrektur erforderlich (+6). Ein Übertrag entsteht erst bei 16 und nicht schon bei 10. Das Neunerkomplement läßt sich nicht einfach durch Negation aller Stellen bilden. Als Minimalcode kann der duale BCD-Code nicht fehlererkennend sein.

zu 35.

	Dualer BCD-Code	Aiken- code	Drei- Exzeßcode	
☒	0 0 0 0	0	0	—
☐	0 0 0 1	1	1	—
☐	0 0 1 0	2	2	—
	0 0 1 1	3	3	0
	0 1 0 0	4	4	1
	0 1 0 1	5	—	2
	0 1 1 0	6	—	3
	0 1 1 1	7	—	4
	1 0 0 0	8	—	5
	1 0 0 1	9	—	6
	1 0 1 0	—	—	7
	1 0 1 1	—	5	8
	1 1 0 0	—	6	9
	1 1 0 1	—	7	—
	1 1 1 0	—	8	—
	1 1 1 1	—	9	—

Durch Negation aller Stellen wird beim reinen Dualcode das Komplement zu 1 1 1 1 erzeugt. Legt man jedoch die 10 Ziffern symmetrisch zur Mitte wie beim Aikencode und Drei-Exzeßcode, so läßt sich das Neunerkomplement durch Negation aller Stellen bilden (vgl. hierzu nebenstehende Tabelle).

zu 36.

- ☐ Beim Drei-Exzeßcode muß die Dualzahl 0 0 1 1 (3) subtrahiert werden, wenn kein Übertrag, und sie muß addiert werden, wenn ein Übertrag entsteht. Ergibt sich beim Aikencode eine Pseudotetrade ohne Übertrag, so wird die Dualzahl 0 1 1 0 (6) addiert, bei einer Pseudotetrade mit Übertrag wird sie subtrahiert.

37. Bei einschrittigen Codes

- ☐ a) können nur zwei Informationen dargestellt werden
☐ b) ändert beim Übertrag von einer Dezimalziffer zur nächsten nur ein Bit seinen Zustand
☐ c) bieten sich Vorteile bei der Längen- und Winkelabtastung
☐ d) ist für jedes ausgenutzte Zeichen die Zahl der Bits im Zustand 1 ungerade

38. Der 2-aus-5-Code

- ☐ a) ist bei nur einem Bit je Zeichen Mehraufwand fehlerkennend
☐ b) erkennt auch zwei komplementäre Fehler
☐ c) ist bei allen Kombinationen additiv
☐ d) ermöglicht die Bildung des Neunerkomplements durch Negation aller Bits

39. Die Anzahl der Elemente je Zeichen beträgt im Biquinärcode

- ☐ a) 2
☐ b) 5
☐ c) 6
☐ d) 7

40. Der 1-aus-10-Code

- ☐ a) erfordert nur geringen Aufwand für die Codierung und Decodierung
☐ b) ist additiv und fehlererkennend
☐ c) ist fehlererkennend auch für mehrere gleichsinnige Fehler bei sehr hoher Redundanz
☐ d) ist einschrittig

41. Ein Code, bei dem die Zahl der Bits im Zustand 1 die codierte Dezimalziffer angibt, ist der

- ☐ a) 1-aus-10-Code
☐ b) Zählcode
☐ c) 3-aus-7-Code
☐ d) n-aus-4-Code

zu 37.

- ☐ Dadurch, daß beim Übergang von einer Dezimalziffer zur nächst höheren nur ein Bit seinen Zustand ändert, können bei der Längen- und Winkelabtastung an den Übergängen von einer Kombination zur nächsten keine kurzzeitigen falschen Kombinationen entstehen.

zu 38.

- ☒ Der 2-aus-5-Code ist wegen der in der Bezeichnung des Codes schon angegebenen Gesetzmäßigkeit fehlererkennend. Zwei komplementäre, also gegensinnige Fehler (aus einer 1 wird eine 0 und an anderer Stelle aus einer 0 eine 1) können nicht erkannt werden, weil dann ein anderes ausgenutztes Zeichen entsteht. Bei der Dezimalziffer 0 ist der 2-aus-5-Code nicht additiv. Durch Negation aller Elemente entsteht ein 3-aus-5-Code.

zu 39.

- ☐ Der Biquinärcode ist siebenstellig. Die sieben Stellen haben die Wertigkeiten 5, 0, 4, 3, 2, 1, 0.

zu 40.

- ☒ Durch die Verwendung von 10 Bits je Zeichen ergibt sich bei hoher Redundanz ein sehr einfacher Aufbau des Codes. Der Code ist deshalb additiv und fehlererkennend auch für mehrere gleichsinnige Fehler; er erfordert nur geringen Aufwand für die Codierung und Decodierung.

zu 41.

- ☐ Der Zählcode hat seinen Namen aufgrund der Eigenschaft, daß nur die Anzahl der Bits im Zustand 1 je Zeichen gezählt zu werden braucht, um die zugehörige Dezimalziffer zu erhalten.

42. Nicht eindeutig umkehrbar ist

- ☐ a) das Morsealphabet
☐ b) das Fernschreibalphabet (CCITT Nr. 2)
☐ c) der 3-aus-7-Code (CCITT Nr. 3)
☐ d) der Graycode

43. Der 3-aus-7-Code (CCITT Nr. 3) hat gegenüber dem Fernschreibalphabet (CCITT Nr. 2) den Vorteil, daß er

- ☐ a) fehlererkennend ist
☐ b) additiv ist
☐ c) eine kleinere Redundanz hat
☐ d) ein Minimalcode ist

44. Eine Schaltvariable ist gekennzeichnet

- ☐ a) durch die endliche Anzahl der Zustände, die sie annehmen kann
☐ b) durch ihr periodisches Auftreten
☐ c) dadurch, daß sie nur die Werte 0 und 1 annehmen kann
☐ d) durch eine konstante Spannung

45. Bei einem Schaltnetz ist der Zustand am Ausgang abhängig

- ☐ a) nur vom momentanen Eingangszustand
☐ b) vom momentanen und vom vorhergehenden Eingangszustand
☐ c) vom momentanen Eingangszustand und vom vorhergehenden inneren Zustand des Schaltnetzes
☐ d) vom momentanen und folgenden Eingangszustand

46. Bei einem Schaltwerk ist der Zustand am Ausgang abhängig

- ☐ a) nur vom momentanen Eingangszustand
☐ b) vom momentanen und vom vorhergehenden Eingangszustand
☐ c) vom momentanen Eingangszustand und vom vorhergehenden inneren Zustand des Schaltwerkes
☐ d) vom momentanen und folgenden Eingangszustand

zu 42.

Merke:

- ☐
☒
☒
☐

Nicht eindeutig umkehrbar ist ein Code, wenn ein und dasselbe Codezeichen für verschiedene Informationen verwendet wird. Es muß dann vorher gekennzeichnet werden, welche Bedeutung gemeint ist.

Bei den CCITT-Alphabeten Nr. 2 und Nr. 3 wird die doppelte Ausnutzung der Codezeichen durch die Verwendung der Ziffern- und Buchstabentaste ermöglicht.

zu 43.

- ☒
☐
☐
☐

Der 3-aus-7-Code benötigt 7 Bits je Zeichen, das Fernschreibalphabet nur 5. Die sich durch die 2 zusätzlichen Bits ergebende Redundanz wird zur Fehlererkennung verwendet.

zu 44.

- ☒
☐
☐
☐

Eine Schaltvariable ist eine Veränderliche, die nur eine endliche Zahl verschiedener Zustände annehmen kann. Antwort c) kennzeichnet den speziellen Fall einer binären Schaltvariablen.

zu 45.

Merke:

- ☒
☐
☐
☐

Ein Schaltnetz ist definiert als eine digitale Schaltung, deren Ausgangszustand nur vom momentanen Eingangszustand abhängt.

zu 46.

Merke:

- ☐
☐
☒
☐

Bei einem Schaltwerk ist allgemein der Zustand am Ausgang außer vom momentanen Eingangszustand auch vom vorhergehenden inneren Zustand abhängig (vgl. z. B. Wähler oder Zähler).

47. Ein Schaltnetz enthält

- ☐ a) nur Speicher
☐ b) nur Verknüpfungsglieder
☐ c) Speicher und Verknüpfungsglieder
☐ d) nur elektromechanische Bauelemente

48. Ein Relais mit Haltestromkreis kann Bestandteil sein

- ☐ a) eines Schaltwerkes
☐ b) eines Schaltnetzes
☐ c) sowohl eines Schaltwerkes als auch eines Schaltnetzes
☐ d) weder eines Schaltnetzes noch eines Schaltwerkes

49. Zum Aufbau jedes möglichen Schaltnetzes mit Relais

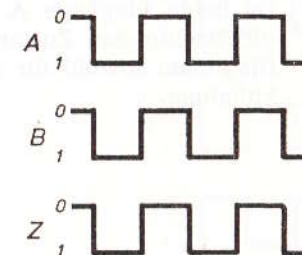
- ☐ a) reicht die Reihenschaltung von Arbeitskontakten (Schließen) aus
☐ b) genügt die Parallelschaltung von Ruhekontakten (Öffnen)
☐ c) sind Reihen- und Parallelschaltung von Arbeits- und Ruhekontakten erforderlich
☐ d) genügt die Parallelschaltung von Arbeitskontakten oder die Reihenschaltung von Ruhekontakten

50. Die Reihenschaltung von Arbeitskontakten (Schließen) entspricht

- ☐ a) einer UND-Verknüpfung
☐ b) einer ODER-Verknüpfung
☐ c) einer NAND-Verknüpfung
☐ d) einer NOR-Verknüpfung

51. Das nebenstehende Impulsdiagramm kennzeichnet eine

- ☐ a) UND-Verknüpfung
☐ b) ODER-Verknüpfung
☐ c) NAND-Verknüpfung
☐ d) NOR-Verknüpfung



zu 47.

- ☐ Ein Schaltnetz enthält nur Verknüpfungsglieder. Würde es auch Speicher enthalten, so wäre der Ausgangszustand auch vom vorher gespeicherten Zustand abhängig.

zu 48.

- ☒ Ein Relais mit Haltestromkreis hat Speicherwirkung. Es kann daher nur Bestandteil eines Schaltwerkes sein, nicht eines Schaltnetzes.

zu 49.

- ☐ Zur Realisierung aller Schaltfunktionen reichen weder nur Arbeitskontakte noch nur Ruhekkontakte, weder nur die Reihenschaltung noch nur die Parallelschaltung aus.

zu 50.

- ☒ Bei einer Reihenschaltung von Arbeitskontakten ist der Stromkreis nur geschlossen, liegt also am Ausgang nur der Zustand 1, wenn alle Kontakte geschlossen sind.

Merke:

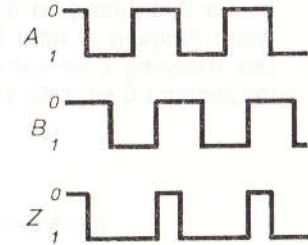
Bei einer UND-Verknüpfung entsteht am Ausgang nur dann der Zustand 1, wenn an allen Eingängen der Zustand 1 anliegt.

zu 51.

- ☒ Da beide Eingänge A und B in dem dargestellten Diagramm gleichzeitig den Zustand 0 und 1 haben, gilt das dargestellte Diagramm sowohl für eine UND- als auch für eine ODER-Verknüpfung.

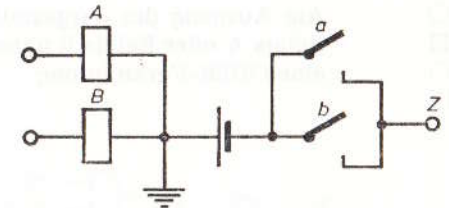
52. Das nebenstehende Impulsdiagramm kennzeichnet eine

- ☐ a) UND-Verknüpfung
☐ b) ODER-Verknüpfung
☐ c) NAND-Verknüpfung
☐ d) NOR-Verknüpfung



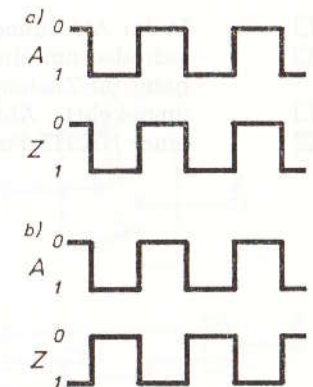
53. Nebenstehendes Schaltbild erfüllt eine

- ☐ a) UND-Funktion
☐ b) ODER-Funktion
☐ c) NAND-Funktion
☐ d) NOR-Funktion



54. Von den dargestellten Impulsdiagrammen kennzeichnen

- ☐ a) beide eine UND-Funktion
☐ b) a) eine NICHT-Funktion, b) eine Ja-Funktion
☐ c) beide eine ODER-Funktion
☐ d) a) eine Ja-Funktion, b) eine NICHT-Funktion



zu 52.

- ☐
☒
☐
☐

In der Abbildung ist der Ausgang Z immer dann im Zustand 1, wenn Eingang A **oder** Eingang B **oder** beide im Zustand 1 sind. Der Ausgang Z ist nur dann 0, wenn beide Eingänge gleichzeitig im Zustand 0 sind. Es handelt sich also um eine ODER-Funktion.

zu 53.

- ☐
☒
☐
☐

Am Ausgang der dargestellten Schaltung liegt Spannung, wenn Relais A **oder** Relais B unter Strom sind; es handelt sich also um eine ODER-Verknüpfung.

zu 54.

- ☐
☐
☐
☒

In der Abbildung a) sind Eingang und Ausgang gleich, es handelt sich also um eine Ja-Funktion; in der Abbildung b) ist der Ausgang im Zustand 0, solange der Eingang im Zustand 1 ist und umgekehrt. Abbildung b) kennzeichnet das Impulsdiagramm einer NICHT-Funktion.

55. Welche der folgenden Gleichungen sind richtig?

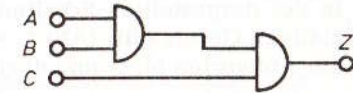
- ☐ a) $0 \cdot 0 = 1$
☐ b) $0 \vee 1 = 1$
☐ c) $0 \cdot 1 = 1$
☐ d) $1 \cdot 1 = 1$

56. Welche der folgenden Gleichungen sind richtig?

- ☐ a) $\bar{0} = 1$
☐ b) $\bar{1} = 1$
☐ c) $1 \vee 0 = 1$
☐ d) $1 \vee 1 = 1$

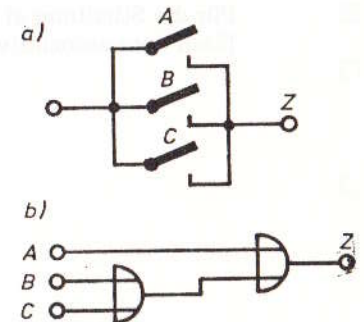
57. Der Ausgang Z der nebenstehenden Schaltung erfüllt die Funktion

- ☐ a) $Z = AB \vee C$
☐ b) $Z = (AC) B$
☐ c) $Z = ABC$
☐ d) $Z = (AB) C$



58. Von den nebenstehenden Schaltungen

- ☐ a) erfüllen beide die gleiche Schaltfunktion
☐ b) ist bei Schaltung b) der Ausgang Z immer im entgegengesetzten Zustand wie bei Schaltung a)
☐ c) ist a) eine UND-, b) eine ODER-Funktion
☐ d) sind beide ODER-Funktionen



zu 55.

- ☐
☒
☐
☒

Bei einer ODER-Funktion genügt an einem Eingang eine 1, damit am Ausgang eine 1 entsteht; bei einer UND-Funktion ist an allen Eingängen der Zustand 1 erforderlich.

zu 56.

Falsch:

- ☒
☐
☒
☒

Nicht 1 ($\bar{1}$) ist Null und nicht 1.

zu 57.

- ☐
☒
☒
☒

In der dargestellten Schaltung ist $Z = (AB) C$. Nach dem assoziativen Gesetz gilt: $(AB) C = (AC) B = A (BC) = ABC$, so daß die Antworten b), c) und d) richtig sind.

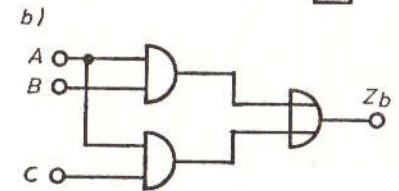
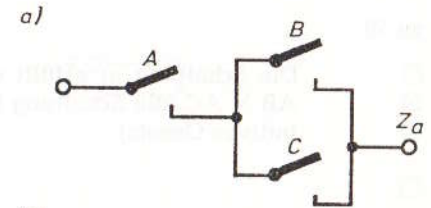
zu 58.

- ☒
☐
☐
☐
☒

Für die Schaltung a) gilt: $Z = A \vee B \vee C$, für b): $Z = A \vee (B \vee C)$. Nach dem assoziativen Gesetz sind beide Aussagen gleichwertig.

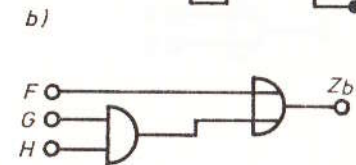
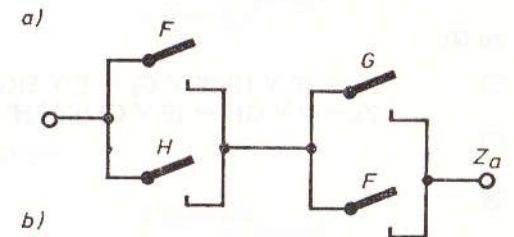
59. Für die nebenstehenden Schaltungen gilt

- ☐ a) $Z_a = \bar{Z}_b$
☐ b) $Z_a = Z_b$
☐ c) $Z_a = AB \vee AC$;
 $Z_b = A (B \vee C)$
☐ d) $Z_a = A \vee BC$;
 $Z_b = AB \vee AC$



60. In den dargestellten Schaltungen ist

- ☐ a) $Z_a = FH \vee FG$;
 $Z_b = FH \vee FG$
☐ b) $Z_a = F (H \vee G)$;
 $Z_b = F (H \vee G)$
☐ c) $Z_a = F \vee HG$;
 $Z_b = (F \vee G) (F \vee H)$
☐ d) $Z_a = (F \vee H) (G \vee F)$;
 $Z_b = F (G \vee H)$



61. Welche der folgenden Gleichungen ist richtig?

- ☐ a) $A \vee 1 = A$
☐ b) $A \vee 0 = A$
☐ c) $A \cdot 1 = A$
☐ d) $A \cdot 0 = A$

zu 59.

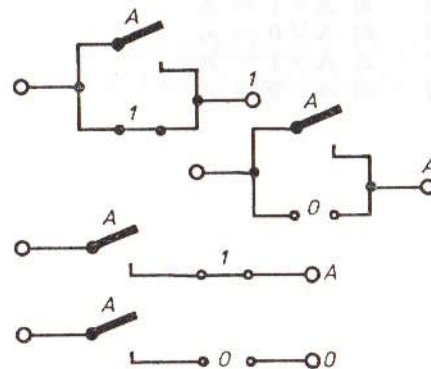
- ☐ Die Schaltung a) erfüllt die Schaltfunktion $Z_a = A (B \vee C) = AB \vee AC$, die Schaltung b): $Z_b = AB \vee AC = A (B \vee C)$ (distributives Gesetz).
- ☒
- ☒
- ☐

zu 60.

- ☐ $Z_a = (F \vee H) (F \vee G) = F \vee HG$
 $Z_b = F \vee GH = (F \vee G) (F \vee H)$
- ☐
- ☒
- ☐

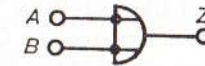
zu 61.

- ☐ $A \vee 1 = 1$
☒ $A \vee 0 = A$
☒ $A \cdot 1 = A$
☐ $A \cdot 0 = 0$



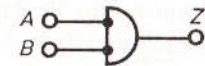
62. Nebenstehende Schaltung erfüllt

- ☐ a) die UND-Funktion
☐ b) die ODER-Funktion
☐ c) die NOR-Funktion
☐ d) die NAND-Funktion



63. Für nebenstehende Schaltung gilt

- ☐ a) $Z = \overline{A \vee B}$
☐ b) $Z = \overline{AB}$
☐ c) $Z = \overline{A} \vee \overline{B}$
☐ d) $Z = \overline{A} \overline{B}$



64. Für nebenstehende Schaltung gilt

- ☐ a) $Z = A \vee B$
☐ b) $Z = AB$
☐ c) $Z = \overline{A \vee B}$
☐ d) $Z = \overline{A} \vee \overline{B}$



65. Welche der folgenden Gleichungen ist richtig?

- ☐ a) $AB \vee C = (AB) \vee C$
☐ b) $A (B \vee C) = AB \vee C$
☐ c) $A (B \vee C) = AB \vee AC$
☐ d) $A \vee BC = (A \vee B) C$

66. Ein Minterm der vier Variablen A, B, C und D ist

- ☐ a) ABCD
☐ b) $A \vee \overline{B} \vee C \vee D$
☐ c) $\overline{A} \overline{B} \overline{C} \overline{D}$
☐ d) $A \overline{B} \overline{C} D$

zu 62.

- ☐ Bei der dargestellten Verknüpfung gilt für Z: $Z = \bar{A} \vee \bar{B}$. Nach den de Morganschen Gesetzen gilt: $\bar{A} \vee \bar{B} = \overline{AB}$. Es handelt sich also um eine NAND-Funktion.

☒

Merke:

Eine an allen Eingängen negierte ODER-Funktion erfüllt die gleiche Schaltfunktion wie eine am Ausgang negierte UND-Funktion.

zu 63.

- ☒ Die dargestellte Verknüpfung ist eine UND-Funktion mit negierten Eingängen: $Z = \bar{A} \bar{B}$. Nach den de Morganschen Gesetzen ist $\bar{A} \bar{B} = \overline{A \vee B}$.

☐

zu 64.

Merke:

- ☐ Eine an allen Eingängen und am Ausgang negierte ODER-Funktion entspricht einer UND-Funktion und umgekehrt.

☐

$$Z = \overline{\bar{A} \vee \bar{B}} = AB$$

☒

zu 65.

Merke:

- ☒ UND- und ODER-Funktionen sind gleichwertig. Um beim Schreiben der Funktionen Klammern zu sparen, hat man willkürlich Prioritäten festgelegt: NICHT-Funktion vor UND-Funktion vor ODER-Funktion.

☐

Daher ist $AB \vee C = (AB) \vee C$, aber $A(B \vee C)$ ist nicht gleich $AB \vee C$ sondern gleich $AB \vee AC$.

zu 66.

Merke:

- ☒ Ein Minterm ist eine UND-Verknüpfung, die alle Variablen einmal enthält, wobei diese negiert oder nicht negiert auftreten können.

☒

67. Ein Minterm von fünf Variablen hat

- ☐ a) bei allen möglichen Eingangskombinationen den Wert 1
☐ b) bei der einen Hälfte der Eingangskombinationen den Wert 1, bei der anderen Hälfte den Wert 0
☐ c) bei 30 Eingangskombinationen den Wert 0, bei einer den Wert 1
☐ d) bei 31 Eingangskombinationen den Wert 0, bei einer den Wert 1
☐ e) bei 31 Eingangskombinationen den Wert 1, bei einer den Wert 0

68. Für die Variablen U, V, W, X und Y lautet der Minterm, der bei der Eingangskombination 1 0 1 0 1 im Zustand 1 ist,

- ☐ a) $U \vee \bar{V} \vee W \vee \bar{X} \vee Y$
☐ b) $\bar{U} \vee \bar{W} \vee X \vee \bar{Y}$
☐ c) $U \vee W \vee \bar{X} \vee Y$
☐ d) $\bar{U} \vee V \vee \bar{W} \vee X \vee \bar{Y}$

69. Die vollständige disjunktive Normalform für die nebenstehende Funktionstabelle lautet

☐	a) $T = R \vee \bar{S}$	R	S	T
☐	b) $T = \bar{R} \bar{S} \vee R \bar{S} \vee R S$	0	0	1
☐	c) $T = \bar{R} \bar{S} \vee \bar{R} S \vee R S$	0	1	0
☐	d) $T = \bar{R} \bar{S}$	1	0	1
		1	1	1

70. Ein Maxterm der vier Variablen A, B, C und D ist

- ☐ a) ABCD
☐ b) $\bar{A} \vee \bar{B} \vee \bar{C} \vee \bar{D}$
☐ c) $A \vee B \vee C \vee D$
☐ d) $\bar{A} \bar{B} \bar{C} \bar{D}$

71. Ein Maxterm von 6 Variablen hat nur bei

- ☐ a) 31 Eingangskombinationen den Wert 0
☐ b) einer Eingangskombination den Wert 0
☐ c) einer Eingangskombination den Wert 1
☐ d) 63 Eingangskombinationen den Wert 1
☐ e) 31 Eingangskombinationen den Wert 1

zu 67.

Merke:

- ☐ Ein Minterm hat immer nur für eine bestimmte Eingangskombination den Wert 1.
- ☐ Bei fünf Variablen gibt es 32 verschiedene Minterme und Eingangskombinationen. Bei 31 Eingangskombinationen hat ein Minterm den Zustand 0.
- ☒
- ☐

zu 68.

Merke:

- ☐ Den Minterm zu einer Eingangskombination erhält man, wenn in der UND-Verknüpfung alle Variablen, die im Zustand 0 sind, negiert werden.
- ☒
- ☐

zu 69.

Merke:

- ☐ Die vollständige disjunktive Normalform ist die ODER-Verknüpfung aller Minterme derjenigen Eingangskombinationen, für die der Ausgang den Zustand 1 hat.
- ☒
- ☐ Falsch:
- ☐ Die Antworten a) und d) geben zwar die Schaltfunktion von T richtig an, sie sind aber nicht die vollständige disjunktive Normalform.

zu 70.

Merke:

- ☐ Ein Maxterm ist eine ODER-Verknüpfung, die alle Variablen einmal enthält, wobei sie negiert oder nicht negiert auftreten können.
- ☒
- ☒
- ☐

zu 71.

Merke:

- ☐ Ein Maxterm hat nur für eine bestimmte Eingangskombination den Wert 0.
- ☒
- ☐ Bei 6 Variablen sind 64 Eingangskombinationen und damit Maxterme möglich; demnach hat ein Maxterm von 6 Variablen bei 63 Eingangskombinationen den Wert 1.
- ☒
- ☐

72. Für die Variablen D, E, F, G, H und I lautet ein Maxterm, der bei der Eingangskombination 1 0 1 0 1 1 im Zustand 1 ist,

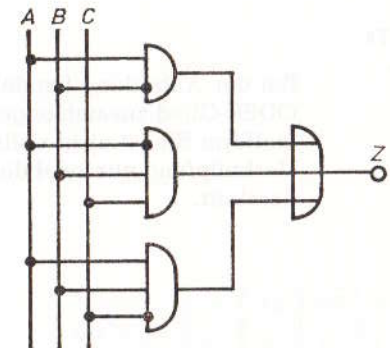
- ☐ a) $D \vee \bar{E} \vee F \vee \bar{G} \vee H \vee I$
- ☐ b) $D \vee E \vee F \vee G \vee H \vee I$
- ☐ c) $\bar{D} \vee \bar{E} \vee F \vee \bar{G} \vee H \vee \bar{I}$
- ☐ d) $D \vee E \vee \bar{F} \vee G \vee \bar{H} \vee I$
- ☐ e) $\bar{D} \vee E \vee \bar{F} \vee G \vee \bar{H} \vee \bar{I}$

73. Die vollständige konjunktive Normalform für die nebenstehende Funktionstabelle lautet

☐	a) $W = (U \vee V) (\bar{U} \vee \bar{V})$	U	V	W
☐	b) $W = \bar{U}V \vee U\bar{V}$	0	0	0
☐	c) $W = (\bar{U} \vee V) (U \vee \bar{V})$	0	1	1
☐	d) $W = UV \vee \bar{U}\bar{V}$	1	0	1
		1	1	0

74. Nebenstehendes Schaltnetz entspricht der Darstellung

- ☐ a) einer vollständigen disjunktiven Normalform
- ☐ b) einer disjunktiven Normalform
- ☐ c) einer vollständigen konjunktiven Normalform
- ☐ d) einer konjunktiven Normalform



75. Das Schaltnetz aus Frage 74 erfüllt die Schaltfunktion

- ☐ a) $Z = \bar{A}B \vee A\bar{B}C \vee \bar{A}\bar{B}C$
- ☐ b) $Z = (A \vee \bar{B}) (\bar{A} \vee B \vee C) (A \vee B \vee \bar{C})$
- ☐ c) $Z = \bar{A}\bar{B} \vee \bar{A}BC \vee A\bar{B}C$
- ☐ d) $Z = (\bar{A} \vee B) (A \vee \bar{B} \vee \bar{C}) (\bar{A} \vee \bar{B} \vee C)$

zu 72.

Merke:

- ☒ Den Maxterm, der bei einer gegebenen Eingangskombination im Zustand 0 ist, erhält man als ODER-Verknüpfung aller Variablen, von denen alle, die im Zustand 1 sind, negiert werden.
☒
☒
☒
☐

zu 73.

Merke:

- ☒ Die vollständige konjunktive Normalform ist die UND-Verknüpfung aller zu den Eingangskombinationen gehörenden Maxterme, bei denen der Ausgang den Zustand 0 hat.
☐
☐
☐

Falsch:

Die Antwort b) gibt auch eine richtige Schaltfunktion von W an; es handelt sich aber um die vollständige disjunktive Normalform.

zu 74.

- ☐ Bei der Abbildung handelt es sich um UND-Glieder, die über ein ODER-Glied zusammengefaßt sind, also um eine disjunktive Normalform. Sie ist nicht vollständig, weil die oben dargestellte UND-Verknüpfung nur zwei der Variablen enthält, also keinen Minterm darstellt.
☒
☐
☐

zu 75.

- ☐ $Z = \bar{A}\bar{B} \vee \bar{A}BC \vee AB\bar{C}$
☐ (vgl. hierzu Frage 74)
☒
☐

76. Für welche Eingangskombinationen (0...7) stimmt die nebenstehende Funktionstabelle mit der für das Schaltnetz aus Frage 74 überein?

- ☐ a) für alle Eingangskombinationen
☐ b) für die Kombinationen 0, 1, 2, 3, 4, und 5
☐ c) für die Kombinationen 2, 3, 5, 6, 7, 8
☐ d) für die Kombinationen 0, 1, 4, 5, 6, 7

	A	B	C	Z
0	0	0	0	0
1	0	0	1	0
2	0	1	0	1
3	0	1	1	0
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

77. Von den folgenden Mintermen sind benachbart

- ☐ a) ABCD und $\bar{A}\bar{B}\bar{C}\bar{D}$
☐ b) ADFK und $\bar{A}DFK$
☐ c) XYZ und $\bar{X}\bar{Y}\bar{Z}$
☐ d) $\bar{A}\bar{B}\bar{C}\bar{D}$ und $\bar{A}\bar{B}\bar{C}D$

78. An der nebenstehenden Karnaugh-tafel ist falsch, daß

- ☐ a) die erste und zweite Spalte nicht benachbart sind
☐ b) die erste und zweite Reihe nicht benachbart sind
☐ c) die vierte und erste Spalte nicht benachbart sind
☐ d) die zweite und dritte Spalte nicht benachbart sind

CD \ AB	$\bar{A}\bar{B}$	$\bar{A}B$	$A\bar{B}$	AB
	00	01	10	11
$\bar{C}\bar{D}$ 00				
$\bar{C}D$ 01				
CD 10				
$C\bar{D}$ 11				

zu 76.

- ☐
☐
☐
☒

	A	B	C	Z
0	0	0	0	0
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	1
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

Nebensiehende Funktionstabelle gilt für das Schaltnetz aus Frage 74.

zu 77.

Merke:

- ☐
☒
☒
☐

Zwei Minterme sind benachbart, wenn sie sich nur in einer Variablen unterscheiden.

Die Minterme in den Antworten a) und d) unterscheiden sich in allen vier Variablen, die in den Antworten b) und c) jeweils nur in den ersten.

zu 78.

Merke:

- ☐
☐
☒
☒

Das Prinzip des Karnaughdiagramms besteht darin, daß benachbarte Felder benachbarte Minterme oder Maxterme darstellen.

Die zweite und dritte sowie die vierte und erste Spalte unterscheiden sich in beiden Variablen. Außerdem muß es am linken Rand bei $\overline{C}\overline{D}$ 10 und bei $\overline{C}\overline{D}$ 11 heißen.

79. Nebensiehende Zusammenfassung ist

- ☐ a) $\overline{C}\overline{D}$
☐ b) nicht möglich, weil nur 1, 2, 4 oder 8 Variable zusammengefaßt werden dürfen
☐ c) $\overline{A}\overline{B}$
☐ d) $\overline{C}\overline{D} \vee \overline{A}\overline{B}$

$\overline{A}\overline{B}$	$\overline{A}\overline{B}$	$\overline{A}\overline{B}$	$\overline{A}\overline{B}$	$\overline{A}\overline{B}$
$\overline{C}\overline{D}$	00	01	11	10
00	0	0	0	0
01	1	1	1	0
11	0	0	0	0
10	0	0	0	0

80. Nebensiehende Zusammenfassung lautet

- ☐ a) $L \overline{M} N$
☐ b) $\overline{K} \overline{M} N$
☐ c) $L M \overline{N}$
☐ d) $K \overline{M} N$

$\overline{K}\overline{L}$	$\overline{K}\overline{L}$	$\overline{K}\overline{L}$	$\overline{K}\overline{L}$	$\overline{K}\overline{L}$
$\overline{M}\overline{N}$	00	01	11	10
00	0	0	0	0
01	0	1	1	0
11	0	0	0	0
10	0	0	0	0

81. In nebenstehender Karnaugh-tafel kennzeichnet die Zusammenfassung 1

- ☐ a) $\overline{W} \overline{X} \overline{Y} Z$
☐ b) $\overline{W} X Y \overline{Z}$
☐ c) $\overline{W} X \overline{Y} \overline{Z}$
☐ d) $\overline{W} X \overline{Y} Z$

$\overline{W}\overline{X}$	$\overline{W}\overline{X}$	$\overline{W}\overline{X}$	$\overline{W}\overline{X}$	$\overline{W}\overline{X}$
$\overline{Y}\overline{Z}$	00	01	11	10
00	1	0	0	1
01	0	0	1	1
11	0	0	1	1
10	0	1	0	1

zu 79.

- ☐ Zusammenfassungen sind nur dann möglich und führen zu Vereinfachungen, wenn 2, 4, 8 Variable zusammengefaßt werden.
- ☒
- ☐
- ☐

zu 80.

Merke:

- ☒ Zur Ermittlung des schaltalgebraischen Ausdrucks für eine Zusammenfassung werden nur die in allen Feldern der Zusammenfassung in gleicher Form auftretenden Variablen zusammengefaßt.
- ☐
- ☐
- ☐

Bei der dargestellten Zusammenfassung sind beiden Feldern gemeinsam die Variablen L, M und N. K tritt sowohl negiert als auch nicht negiert auf und kann daher entfallen.

zu 81.

- ☐ Die Zusammenfassung 1 umfaßt nur ein Feld, sie enthält also alle Variablen in der für das Feld zugehörigen Form.
- ☒
- ☐
- ☐

02. Die Zusammenfassung 2 (Abb. zu Frage 81) kennzeichnet

- ☐ a) WZ
- ☐ b) $W \bar{X} Z$
- ☐ c) $W X \bar{Y}$
- ☐ d) $W \bar{X} Y$

03. Die Zusammenfassung 3 (Abb. zu Frage 81) lautet

- ☐ a) $\bar{X} \bar{Z}$
- ☐ b) ist nicht möglich
- ☐ c) $X \vee Z$
- ☐ d) $X Z$

04. In der Abb. zu Frage 81 sind außerdem folgende Zusammenfassungen möglich:

- ☐ a) $W \bar{X} \bar{Z}$
- ☐ b) $W \bar{X}$
- ☐ c) $W X Z$
- ☐ d) $\bar{X} \bar{Y} \bar{Z}$

05. Nebenstehende Zusammenfassung lautet

- ☐ a) $\bar{N} \bar{Q}$
- ☐ b) $\bar{M}$
- ☐ c) $\bar{N}$
- ☐ d) $\bar{Q}$

MN				
	$\bar{M}\bar{N}$	$\bar{M}N$	$M\bar{N}$	MN
PQ	00	01	11	10
$\bar{P}\bar{Q}$ 00	1	0	0	1
$\bar{P}Q$ 01	1	0	0	1
PQ 11	1	0	0	1
$P\bar{Q}$ 10	1	0	0	1

06. $A \bar{B}$ ist der schaltalgebraische Ausdruck für eine

- ☐ a) Implikation
- ☐ b) Inhibition
- ☐ c) Antivalenz
- ☐ d) Äquivalenz

zu 82.

- ☒ vgl. hierzu die Antwort zu Frage 80

☐
☐
☐

zu 83.

- ☐ Die Zusammenfassung 3 ist nicht erlaubt, da sie drei Variable enthält.

☒
☐
☐

zu 84.

- ☒ Alle vier Antworten sind richtig:
☒ a) kennzeichnet in der rechten Spalte das oberste und unterste Feld
☒ b) kennzeichnet die gesamte rechte Spalte
☒ c) kennzeichnet die beiden mittleren Felder der dritten Spalte
☒ d) kennzeichnet das rechte und linke Feld der obersten Reihe

zu 85.

- ☐ Die zusammengefaßten Felder haben nur $\bar{N}$ gemeinsam.

☐
☒
☐

Merke:

Bei Zusammenfassungen von acht Feldern enthält der entsprechende Ausdruck drei Variable weniger als insgesamt Eingangsvariable vorhanden sind.

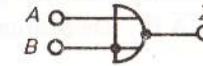
zu 86.

- ☐ Eine an einem Eingang negierte UND-Funktion wird als Inhibition bezeichnet.

☒
☐
☐

87. Nebenstehendes Schaltnetz erfüllt die Funktion einer

- ☐ a) Inhibition
☐ b) Implikation
☐ c) Antivalenz
☐ d) Äquivalenz

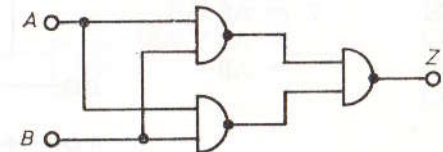


88. $\bar{A} B \vee A \bar{B} \vee A B$ stellt dar

- ☐ a) eine ODER-Funktion
☐ b) eine Inhibition
☐ c) eine NAND-Funktion
☐ d) eine NOR-Funktion

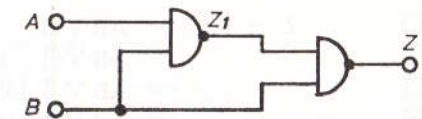
89. Nebenstehendes Schaltnetz erfüllt

- ☐ a) eine UND-Funktion
☐ b) eine ODER-Funktion
☐ c) eine NAND-Funktion
☐ d) eine NOR-Funktion



90. Nebenstehendes Schaltnetz erfüllt

- ☐ a) eine UND-Funktion
☐ b) eine ODER-Funktion
☐ c) eine Inhibition
☐ d) eine Implikation



zu 87.

- ☒ Für die dargestellte Funktion gilt:
☐ $Z = A \vee \bar{B} = \bar{A} B$ (De Morgansches Gesetz)
☐
☐

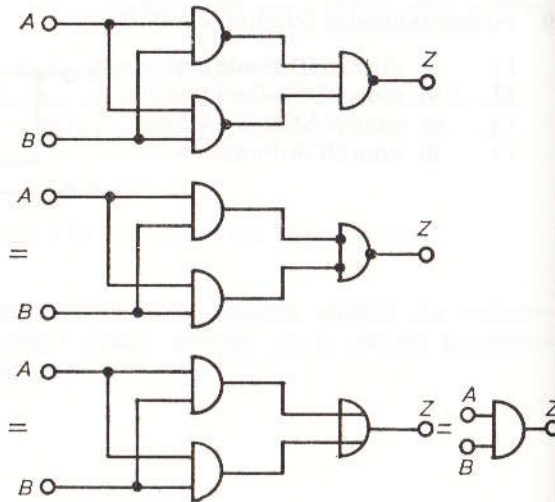
zu 88.

- ☒ $\bar{A} B \vee A \bar{B} \vee A B = \bar{A} B \vee A B \vee A \bar{B} \vee A B$ ($AB \vee AB = AB$)
☐ $= B (\bar{A} \vee A) \vee A (\bar{B} \vee B) = B \vee A = A \vee B$
☐
☐

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

zu 89.

- ☒ $Z = \overline{AB \cdot AB}$
☐ $= AB \vee AB$
☐ $= AB$
☐

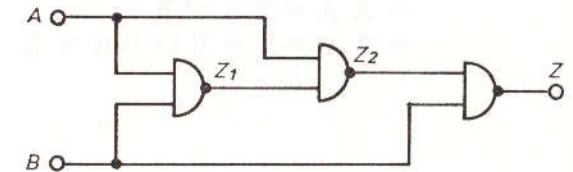


zu 90.

- ☐ $Z = \overline{AB\bar{B}} = AB \vee \bar{B}$
☐ $= AB \vee \bar{B} \cdot 1$
☐ $= AB \vee \bar{B} (A \vee \bar{A})$
☒ $= AB \vee A\bar{B} \vee \bar{A}\bar{B}$
 $= A (B \vee \bar{B}) \vee \bar{B} (A \vee \bar{A}) = A \vee \bar{B}$

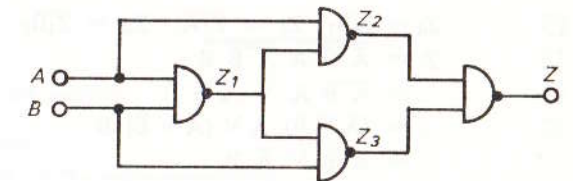
91. Nebenstehendes Schaltnetz erfüllt eine

- ☐ a) Inhibition
☐ b) Negation
☐ c) Implikation
☐ d) NAND-Funktion



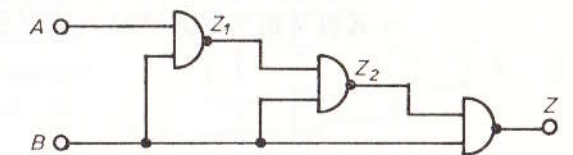
92. Nebenstehendes Schaltnetz erfüllt eine

- ☐ a) Äquivalenz
☐ b) Implikation
☐ c) Inhibition
☐ d) Antivalenz



93. Nebenstehendes Schaltnetz erfüllt eine

- ☐ a) NOR-Funktion
☐ b) Antivalenz
☐ c) NAND-Funktion
☐ d) Äquivalenz



zu 91.

- ☐ $Z_1 = \overline{AB}; Z_2 = \overline{Z_1A}; Z = \overline{Z_2B}$
☒ $Z = \overline{A \overline{B} A B}$
☐ $= \overline{A \overline{B} A} \vee \overline{B}$
☐ $= (\overline{A} \vee \overline{B}) A \vee \overline{B}$
 $= \overline{A} A \vee \overline{B} A \vee \overline{B}$
 $= \overline{B} A \vee \overline{B} = \overline{B} (A \vee 1) = \overline{B}$

A	B	Z ₁	Z ₂	Z
0	0	1	1	1
0	1	1	1	0
1	0	1	0	1
1	1	0	1	0

zu 92.

- ☐ $Z_1 = \overline{AB}; Z_2 = \overline{Z_1A}; Z_3 = \overline{Z_1B}; Z = \overline{Z_2Z_3}$
☐ $Z = \overline{A \overline{B} A \overline{A} \overline{B} B}$
☐ $= \overline{A \overline{B} A} \vee \overline{A \overline{B} B}$
☒ $= (\overline{A} \vee \overline{B}) A \vee (\overline{A} \vee \overline{B}) B$
 $= A \overline{B} \vee \overline{A} B$

A	B	Z ₁	Z ₂	Z ₃	Z
0	0	1	1	1	0
0	1	1	1	0	1
1	0	1	0	1	1
1	1	0	1	1	0

zu 93.

- ☐ $Z_1 = \overline{AB}; Z_2 = \overline{Z_1B}; Z = \overline{Z_2B}$
☐ $Z = \overline{A \overline{B} B B}$
☒ $= \overline{A \overline{B} B} \vee \overline{B}$
☐ $= (\overline{A} \vee \overline{B}) B \vee \overline{B}$
 $= \overline{A} B \vee \overline{B} = \overline{A} B \vee \overline{B} A \vee \overline{B} A$
 $= \overline{A} (B \vee \overline{B}) \vee \overline{B} (\overline{A} \vee A) = \overline{A} \vee \overline{B} = \overline{AB}$

A	B	Z ₁	Z ₂	Z
0	0	1	1	1
0	1	1	0	1
1	0	1	1	1
1	1	0	1	0

94. Eine am Ausgang negierte Äquivalenz ergibt

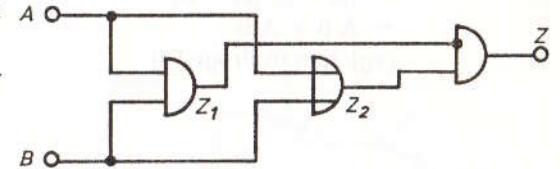
- ☐ a) eine Antivalenz
☐ b) eine Inhibition
☐ c) eine Negation
☐ d) eine Identität

95. Eine an einem Eingang negierte Äquivalenz ergibt

- ☐ a) eine Antivalenz
☐ b) eine Inhibition
☐ c) eine Negation
☐ d) eine Identität

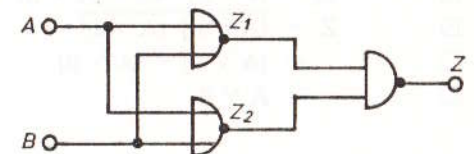
96. Nebenstehendes Schaltnetz erfüllt

- ☐ a) eine Antivalenz
☐ b) eine Inhibition
☐ c) eine Identität
☐ d) die Schaltfunktion eines Halbaddierers ohne Übertragsausgang



97. Nebenstehendes Schaltnetz erfüllt

- ☐ a) eine UND-Funktion
☐ b) eine ODER-Funktion
☐ c) eine NAND-Funktion
☐ d) eine NOR-Funktion



zu 94.

- ☒ Äquivalenz: $Z = AB \vee \bar{A}\bar{B}$
☐ Wird der Ausgang negiert, so ergibt sich:
☐ $Z_1 = \overline{AB \vee \bar{A}\bar{B}} = \overline{AB} \overline{\bar{A}\bar{B}} = (\bar{A} \vee \bar{B}) (A \vee B)$
☐ $= A\bar{A} \vee \bar{A}B \vee A\bar{B} \vee \bar{B}B = \bar{A}B \vee A\bar{B}$

A	B	Z	$Z_1 = Z$
0	0	1	0
0	1	0	1
1	0	0	1
1	1	1	0

zu 95.

- ☒ Für die Äquivalenz gilt: $Z = AB \vee \bar{A}\bar{B}$.
☐ Wird z. B. der Eingang A negiert, so ergibt sich:
☐ $Z_1 = \bar{A}B \vee \bar{\bar{A}}\bar{B} = \bar{A}B \vee A\bar{B}$
☐

zu 96.

- ☒ $Z = \bar{A}\bar{B} (A \vee B)$
☐ $= (\bar{A} \vee \bar{B}) (A \vee B)$
☐ $= \bar{A}B \vee A\bar{B}$
☒ (vgl. hierzu Frage 94)

A	B	Z_1	Z_2	Z
0	0	0	0	0
0	1	0	1	1
1	0	0	1	1
1	1	1	1	0

Additionsregeln

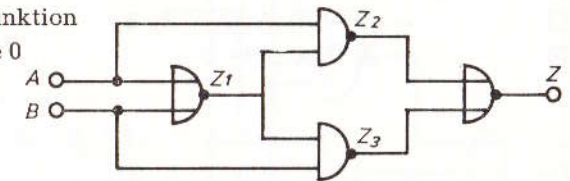
$0 + 0 = 0$
 $0 + 1 = 1$
 $1 + 0 = 1$
 $1 + 1 = 0 + 1 \cup$

zu 97.

- ☐ $Z_1 = \overline{A \vee B}; Z_2 = \overline{A \vee B}; Z = \overline{Z_1 Z_2}$
☒ $Z = \overline{(A \vee B) (A \vee B)}$
☐ $= (A \vee B) \vee (A \vee B)$
☐ $= A \vee B$

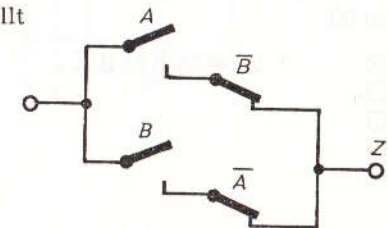
98. Nebenstehendes Schaltnetz erfüllt

- ☐ a) eine Negation
☐ b) die Konstante 1
☐ c) die NAND-Funktion
☐ d) die Konstante 0



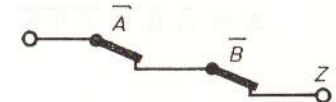
99. Das dargestellte Kontaktnetzwerk erfüllt

- ☐ a) eine Antivalenz
☐ b) eine Äquivalenz
☐ c) eine Inhibition
☐ d) eine Implikation



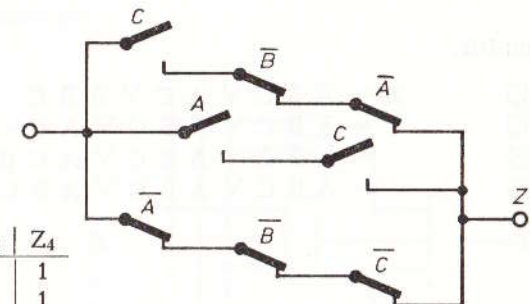
100. Die nebenstehende Kontaktfolge entspricht

- ☐ a) einer NAND-Funktion
☐ b) einer NOR-Funktion
☐ c) einer UND-Funktion
☐ d) einer ODER-Funktion



101. Für nebenstehendes Kontaktnetz gilt

- ☐ a) $Z = Z_1$
☐ b) $Z = Z_2$
☐ c) $Z = Z_3$
☐ d) $Z = Z_4$



A	B	C	Z_1	Z_2	Z_3	Z_4
0	0	0	1	1	1	1
0	0	1	0	1	1	1
0	1	0	1	0	0	1
0	1	1	0	1	0	0
1	0	0	0	0	0	0
1	0	1	1	0	1	1
1	1	0	0	0	0	0
1	1	1	1	1	1	1

zu 98.

- ☐ $Z_1 = \overline{A \vee B}; Z_2 = \overline{Z_1 A}; Z_3 = \overline{Z_1 B}; Z = \overline{Z_2 \vee Z_3}$
☐ $Z = \overline{(\overline{A \vee B}) A \vee (\overline{A \vee B}) B}$
☐ $= \overline{(\overline{A \vee B}) A (\overline{A \vee B}) B}$
☒ $= \overline{\overline{A} \overline{B} A B} = 0$

A	B	Z ₁	Z ₂	Z ₃	Z
0	0	1	1	1	0
0	1	0	1	1	0
1	0	0	1	1	0
1	1	0	1	1	0

zu 99.

- ☒ $Z = A \overline{B} \vee B \overline{A}$
☐
☐
☐

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	0

zu 100.

- ☐ $Z = \overline{A} \overline{B} = \overline{A \vee B}$
☒
☐
☐

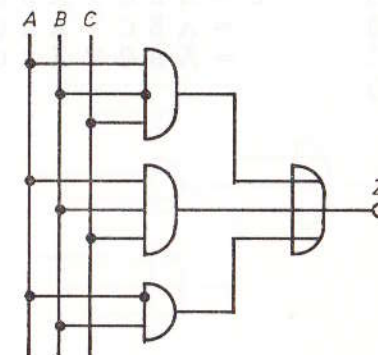
zu 101.

- ☐ $Z = \overline{A} \overline{B} C \vee A C \vee \overline{A} \overline{B} \overline{C}$
☐ $= \overline{A} \overline{B} \overline{C} \vee \overline{A} \overline{B} C \vee A C \cdot 1$
☒ $= \overline{A} \overline{B} \overline{C} \vee \overline{A} \overline{B} C \vee A C (B \vee \overline{B})$
☐ $= \overline{A} \overline{B} \overline{C} \vee \overline{A} \overline{B} C \vee A \overline{B} C \vee A B C$

102. Für nebenstehendes Schaltnetz gilt

- ☐ a) $Z = Z_1$
☐ b) $Z = Z_2$
☐ c) $Z = Z_3$
☐ d) $Z = Z_4$

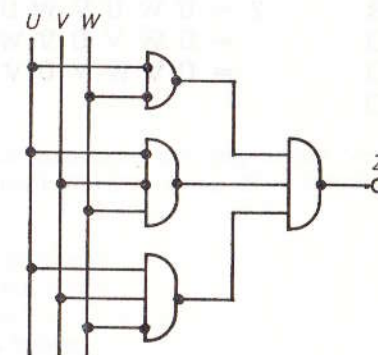
A	B	C	Z ₁	Z ₂	Z ₃	Z ₄
0	0	0	0	0	0	0
0	0	1	1	0	0	0
0	1	0	0	1	1	1
0	1	1	1	1	0	1
1	0	0	0	0	1	1
1	0	1	1	1	1	0
1	1	0	0	0	0	0
1	1	1	1	1	1	1



103. Für nebenstehendes Schaltnetz gilt

- ☐ a) $Z = Z_1$
☐ b) $Z = Z_2$
☐ c) $Z = Z_3$
☐ d) $Z = Z_4$

U	V	W	Z ₁	Z ₂	Z ₃	Z ₄
0	0	0	1	1	1	0
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	0	1	1	1
1	0	0	0	0	0	0
1	0	1	0	0	0	0
1	1	0	1	1	1	1
1	1	1	0	0	0	0



zu 102.

- ☐ $Z = A \bar{B} C \vee A B C \vee \bar{A} B$
☒ $= A \bar{B} C \vee A B C \vee \bar{A} B \cdot 1$
☐ $= \bar{A} B \bar{C} \vee \bar{A} B C \vee A \bar{B} C \vee A B C$
☐

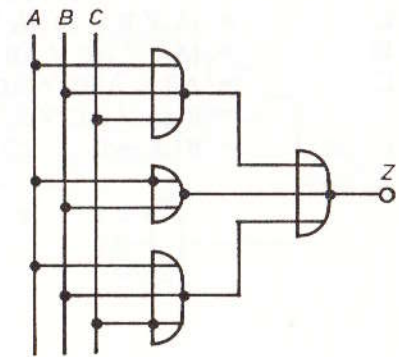
zu 103.

- ☒ $Z = \bar{U} \bar{W} \bar{U} \bar{V} W \bar{U} V \bar{W}$
☐ $= \bar{U} \bar{W} \vee \bar{U} \bar{V} W \vee U V \bar{W}$
☐ $= \bar{U} \bar{V} \bar{W} \vee \bar{U} V \bar{W} \vee \bar{U} \bar{V} W \vee U V \bar{W}$
☐

104. Für nebenstehendes Schaltnetz gilt

- ☐ a) $Z = Z_1$
☐ b) $Z = Z_2$
☐ c) $Z = Z_3$
☐ d) $Z = Z_4$

A	B	C	Z ₁	Z ₂	Z ₃	Z ₄
0	0	0	0	1	0	0
0	0	1	1	0	0	0
0	1	0	0	1	1	1
0	1	1	1	1	1	1
1	0	0	0	0	0	0
1	0	1	0	1	0	1
1	1	0	1	0	1	0
1	1	1	1	1	1	1



105. Nebenstehende Funktionstabelle gilt

- ☐ a) für einen Halbsubtrahierer ohne Entlehnungsausgang
☐ b) für einen Halbaddierer ohne Übertragungsausgang
☐ c) für eine Antivalenz
☐ d) für eine Äquivalenz

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	0

106. Ein schaltalgebraischer Ausdruck kann manchmal mit gegebenen Verknüpfungsgliedern nicht direkt aufgebaut werden, wenn die Verknüpfungsglieder

- ☐ a) keinen ausreichenden Fan out haben
☐ b) einen zu großen Fan out haben
☐ c) einen zu großen Fan in haben
☐ d) keinen ausreichenden Fan in haben

zu 104.

- ☐ $Z = \overline{A \vee B \vee C \vee \overline{A} \vee B \vee A \vee B \vee \overline{C}}$
☐ $= (A \vee B \vee C) (\overline{A} \vee B) (A \vee B \vee \overline{C})$
☒ $= (A\overline{A} \vee AB \vee \overline{A}B \vee B \vee \overline{A}C \vee BC) (A \vee B \vee \overline{C})$
☐ $= AB \vee ABC \vee \overline{A}B \vee B \vee \overline{A}BC \vee BC \vee ABC \vee \overline{A}BC \vee B\overline{C}$
 $= B (A \vee AC \vee \overline{A} \vee 1 \vee \overline{A}C \vee C \vee AC \vee \overline{A}C \vee \overline{C})$
 $= B \cdot 1 = B$

zu 105.

- ☒ Halbsubtrahierer: $0 - 0 = 0$
 $0 - 1 = 1 (+1E)$
☒ $1 - 0 = 1$
 $1 - 1 = 0$
☒ Halbaddierer: $0 + 0 = 0$
☐ $0 + 1 = 1$
 $1 + 0 = 1$
 $1 + 1 = 0 (+1U)$

Antivalenzen eignen sich daher besonders gut zum Aufbau von Addierern und Subtrahierern.

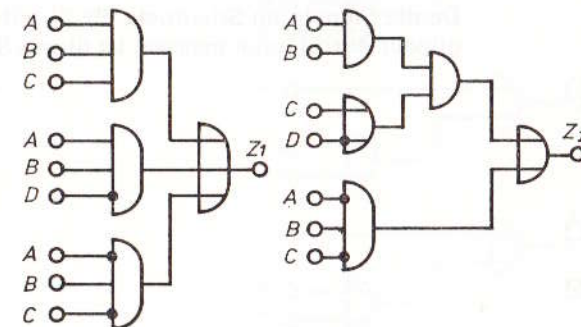
zu 106.

Merke:

- ☒ Der Fan out oder Ausgangsfächer gibt die maximale Anzahl von Eingängen weiterer Verknüpfungsglieder gleicher Technik an, mit der ein Ausgang belastet werden kann.
☐
☐
☒ Der Fan in oder Eingangsfächer ist die Anzahl der Eingänge eines Verknüpfungsgliedes. Ist er größer als erforderlich, so kann man Eingänge parallelschalten.

107. Nebenstehende Schaltnetze

- ☐ a) haben die gleiche Schaltfunktion
☐ b) haben unterschiedliche Schaltfunktionen
☐ c) sind gleich schnell
☐ d) haben unterschiedliche Laufzeiten

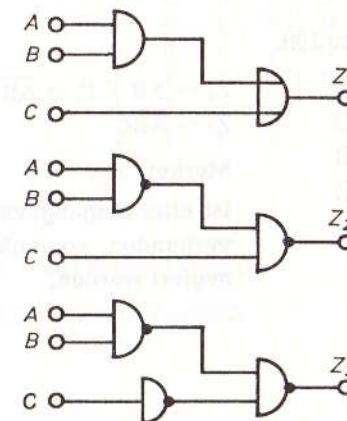


108. Die Typisierung führt am einfachsten zu einem Schaltnetz aus nur

- ☐ a) NAND-Gliedern bei der disjunktiven Normalform
☐ b) NOR-Gliedern bei der disjunktiven Normalform
☐ c) NOR-Gliedern bei der konjunktiven Normalform
☐ d) NAND-Gliedern bei der konjunktiven Normalform

109. Für nebenstehende Schaltnetze gilt

- ☐ a) $Z_1 = Z_2$
☐ b) $Z_2 = Z_3$
☐ c) $Z_1 = Z_3$
☐ d) $Z_1 = Z_2 = Z_3$



zu 107.

- ☒ $Z_1 = ABC \vee ABD \vee \bar{A}BC = AB(C \vee D) \vee \bar{A}BC = Z_2$
 Da die Signale im Schaltnetz für Z_2 teilweise drei Verknüpfungsglieder durchlaufen müssen, ist dieses Schaltnetz langsamer.

☐

☐

☒

zu 108.

Merke:

- ☒ Bei der Typisierung der disjunktiven Normalform wird das Ausgangs-ODER-Glied durch ein an allen Eingängen und am Ausgang negiertes UND-Glied ersetzt. Durch Verlagerung der Eingangsnegationen auf die Ausgänge der davorliegenden UND-Glieder entsteht ein Schaltnetz, das nur NAND-Glieder enthält.

Geht man von der konjunktiven Normalform aus, so wird das Ausgangs-UND-Glied durch ein allseitig negiertes ODER-Glied ersetzt. Durch Verlagerung der Negationen entsteht ein Schaltnetz aus NOR-Gliedern.

zu 109.

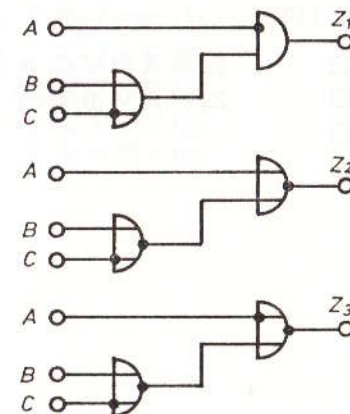
- ☐ $Z_1 = AB \vee C = \overline{AB \vee C} = \overline{ABC} = Z_3$
☐ $Z_2 = \overline{ABC}$

☒ **Merke:**

- ☐ Ist eine Eingangsvariable direkt mit dem Ausgangs-ODER-Glied verbunden, so muß sie bei Verwendung von NAND-Gliedern negiert werden.

110. Für nebenstehende Schaltnetze gilt

- ☐ a) $Z_1 = Z_2$
☐ b) $Z_2 = Z_3$
☐ c) $Z_1 = Z_3$
☐ d) $Z_1 = Z_2 = Z_3$



111. Nebenstehende Funktionstabelle gilt für

- ☐ a) die Pseudotetradenerkennung beim Aikencode
☐ b) die Neunerkomplementbildung beim Drei-Exzeßcode
☐ c) die Neunerkomplementbildung beim Aikencode
☐ d) die Pseudotetradenerkennung beim Drei-Exzeßcode

A	B	C	D	Z
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	0
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	0
1	1	0	0	0
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1

112. Die einfachste disjunktive Normalform für Z aus Frage 111 lautet

- ☐ a) $Z = \bar{A}\bar{B}\bar{C}\bar{D} \vee \bar{A}\bar{B}\bar{C}D \vee \bar{A}\bar{B}C\bar{D} \vee \bar{A}\bar{B}CD \vee \bar{A}BC\bar{D} \vee \bar{A}BCD$
☐ b) $Z = \bar{A}\bar{B}\bar{C} \vee \bar{A}\bar{B}D \vee \bar{A}BC \vee \bar{A}BD$
☐ c) $Z = \bar{A}\bar{B}\bar{C} \vee \bar{A}\bar{B}D \vee \bar{A}B\bar{C} \vee \bar{A}BD$
☐ d) $Z = \bar{A}BC \vee \bar{A}BD \vee \bar{A}BC \vee \bar{A}BD$

zu 110.

- ☒ $Z_1 = \overline{A} (B \vee \overline{C}) = \overline{\overline{A} (B \vee \overline{C})} = \overline{A \vee (\overline{B \vee \overline{C}})} = Z_2$
☐ $Z_3 = \overline{A \vee (B \vee \overline{C})}$
☐
☐

zu 111.

- ☐ Der Ausgang Z ist bei den im Drei-Exzeßcode nicht ausgenutzten Kombinationen im Zustand 1 (vgl. hierzu Frage 35). Es handelt sich also um eine Pseudotetradenerkennung für den Drei-Exzeßcode.
☐
☐
☒

zu 112.

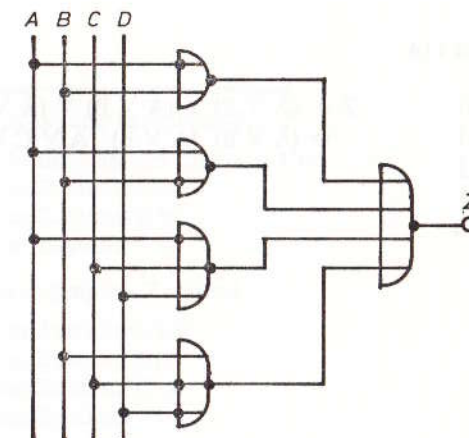
- ☐ Bei der Antwort a) handelt es sich um die vollständige disjunktive Normalform. Die richtige Antwort b) ergibt sich durch Ausklammern oder aus dem Karnaughdiagramm.
☒
☐
☐

113. Die einfachste konjunktive Normalform für Z aus Frage 111 lautet

- ☐ a) $Z = (\overline{A} \vee B) (A \vee \overline{B}) (\overline{B} \vee C \vee D) (A \vee \overline{C} \vee \overline{D})$
☐ b) $Z = (\overline{A} \vee B) (A \vee \overline{B}) (\overline{B} \vee C \vee D) (B \vee \overline{C} \vee \overline{D})$
☐ c) $Z = (\overline{A} \vee B) (A \vee \overline{B}) (\overline{A} \vee C \vee D) (A \vee \overline{C} \vee \overline{D})$
☐ d) $Z = (\overline{A} \vee B) (A \vee \overline{B}) (\overline{A} \vee C \vee D) (B \vee \overline{C} \vee \overline{D})$

114. Nebenstehendes Schaltnetz entspricht der Formel zu

- ☐ a) 113 a)
☐ b) 113 b)
☐ c) 113 c)
☐ d) 113 d)



115. Ist in einer Funktionstabelle der Ausgang Z häufiger im Zustand 1 als im Zustand 0, so ist die vollständige

- ☐ a) disjunktive Normalform aufwendiger als die konjunktive
☐ b) konjunktive Normalform aufwendiger als die disjunktive
☐ c) disjunktive Normalform ebenso aufwendig wie die konjunktive

zu 113.

- ☒ $1 = \bar{A} \vee B; 2 = A \vee \bar{B};$
☒ $3 = \bar{B} \vee C \vee D;$
☒ $4 = \bar{A} \vee C \vee D;$
☒ $5 = A \vee \bar{C} \vee \bar{D};$
 $6 = B \vee \bar{C} \vee \bar{D};$

Alle Felder im Zustand 0
 sind überdeckt bei
 1 und 2 und 3 und 5 (a)
 und bei
 1 und 2 und 3 und 6 (b)
 und bei
 1 und 2 und 4 und 5 (c)
 und bei
 1 und 2 und 4 und 6 (d).

AB \ CD		AB			
		$\bar{A}\bar{B}$	$\bar{A}B$	AB	$A\bar{B}$
$\bar{C}\bar{D}$	00	1	0	0	0
	01	1	0	1	0
CD	11	0	0	1	0
	10	1	0	1	0

zu 114.

- ☐ $Z = (\bar{A} \vee B) \vee (A \vee \bar{B}) \vee (\bar{A} \vee C \vee D) \vee (B \vee \bar{C} \vee \bar{D})$
☐ $= (\bar{A} \vee B) (A \vee \bar{B}) (\bar{A} \vee C \vee D) (B \vee \bar{C} \vee \bar{D})$
☐
☒

zu 115.

- ☒ Wenn der Ausgang Z bei mehr Eingangskombinationen im Zustand 1 als im Zustand 0 ist, so ist die vollständige disjunktive Normalform aufwendiger, weil sie alle Minterme für den Ausgangszustand 1 enthält, während die vollständige konjunktive Normalform alle Maxterme für den Ausgangszustand 0 enthält.
☐
☐

116. Ist in einer Funktionstabelle der Ausgang Z häufiger im Zustand 0 als im Zustand 1, so ist die einfachste

- ☐ a) disjunktive Normalform immer aufwendiger als die konjunktive
☐ b) konjunktive Normalform immer aufwendiger als die disjunktive
☐ c) disjunktive Normalform immer ebenso aufwendig wie die konjunktive
☐ d) Normalform je nach Funktionstabelle konjunktiv oder disjunktiv; es können jedoch auch die einfachste disjunktive und konjunktive Normalform im Aufwand gleichwertig sein

117. Bei einem NAND-Glied ist der Ausgang im Zustand

- ☐ a) 0, wenn mindestens ein Eingang im Zustand 1 ist
☐ b) 1, wenn ein Eingang im Zustand 0 ist
☐ c) 0, wenn ein Eingang im Zustand 0 ist
☐ d) 1, wenn ein Eingang im Zustand 1 ist

118. Bei einem ODER-Glied ist der Ausgang im Zustand

- ☐ a) 0, wenn ein Eingang im Zustand 1 ist
☐ b) 1, wenn ein Eingang im Zustand 0 ist
☐ c) 0, wenn ein Eingang im Zustand 0 ist
☐ d) 1, wenn ein Eingang im Zustand 1 ist

119. Bei einem NOR-Glied ist der Ausgang im Zustand

- ☐ a) 0, wenn ein Eingang im Zustand 1 ist
☐ b) 1, wenn ein Eingang im Zustand 0 ist
☐ c) 0, wenn ein Eingang im Zustand 0 ist
☐ d) 1, wenn ein Eingang im Zustand 1 ist

120. Bei einem UND-Glied ist der Ausgang im Zustand

- ☐ a) 0, wenn ein Eingang im Zustand 1 ist
☐ b) 1, wenn ein Eingang im Zustand 0 ist
☐ c) 0, wenn ein Eingang im Zustand 0 ist
☐ d) 1, wenn ein Eingang im Zustand 1 ist

zu 116.

- ☐ Die einfachste Normalform kann man z. B. der Karnaughtafel entnehmen. In den Fragen 111, 112 und 113 steht ein Beispiel, in dem die einfachste konjunktive Normalform weniger Verknüpfungsgliedereingänge (14) enthält als die disjunktive (16), obwohl Z häufiger im Zustand 0 als im Zustand 1 ist.

- ☒ Nebenstehende Karnaughtafel zeigt ein Beispiel, in dem die einfachste disjunktive Normalform weniger Verknüpfungsgliedereingänge enthält (9) als die konjunktive (12):

$$Z = \bar{A} B \bar{C} \vee A \bar{B} C D$$

$$Z = (B \vee C) (\bar{A} \vee \bar{B}) (\bar{C} \vee D) (A \vee \bar{C})$$

AB \ CD				
	$\bar{A}\bar{B}$	$\bar{A}B$	AB	$A\bar{B}$
$\bar{C}\bar{D}$	0 0	0 1	1 1	1 0
$\bar{C}D$	0 0	0 1	0 0	0 0
CD	1 1	0 0	0 0	1 1
$C\bar{D}$	0 0	0 0	0 0	0 0

zu 117.

- ☐ NAND-Glied: $Z = \overline{AB} = \bar{A} \vee \bar{B}$
- ☒
- ☐
- ☐

A	B	Z
0	0	1
0	1	1
1	0	1
1	1	0

zu 118.

- ☐ ODER-Glied: $Z = A \vee B$
- ☐
- ☐
- ☒

A	B	Z
0	0	0
0	1	1
1	0	1
1	1	1

zu 119.

- ☒ NOR-Glied: $Z = \overline{A \vee B} = \bar{A} \bar{B}$
- ☐
- ☐
- ☐

A	B	Z
0	0	1
0	1	0
1	0	0
1	1	0

zu 120.

- ☐ UND-Glied: $Z = AB$
- ☐
- ☒
- ☐

A	B	Z
0	0	0
0	1	0
1	0	0
1	1	1

Zu Abschnitt 2

Verknüpfungsglieder*)

1. Bei einem geschlossenen idealen Schalter

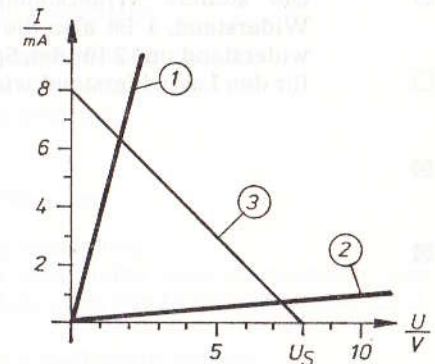
- ☐ a) ist der Spannungsabfall am Schalter gleich der Speisespannung U_S , der Strom durch den Schalter gleich 0
- ☐ b) ist der Spannungsabfall gleich 0, der Strom gleich U_S dividiert durch den Lastwiderstand R_L
- ☐ c) ist der Spannungsabfall gleich U_S , der Strom gleich $U_S : R_L$
- ☐ d) sind Spannungsabfall und Strom gleich 0

2. Bei einem offenen realen Schalter ist die Spannung am Schalter

- ☐ a) gleich 0
- ☐ b) gleich der Speisespannung U_S
- ☐ c) gleich dem Spannungsabfall, den der Reststrom am Lastwiderstand hervorruft
- ☐ d) gleich der Speisespannung, vermindert um den Spannungsabfall, den der Reststrom am Lastwiderstand hervorruft

3. In der nebenstehenden Schalterkennlinie ist

- ☐ a) 2 die Widerstandsgerade für den Sperrwiderstand
- ☐ b) 2 die Widerstandsgerade für den Lastwiderstand
- ☐ c) 1 die Widerstandsgerade für den Durchlaßwiderstand
- ☐ d) 3 die Widerstandsgerade für den Lastwiderstand



*) Vgl. hierzu Abschnitt 2 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☐ Der geschlossene ideale Schalter ist widerstandslos, es kann an ihm kein Spannungsabfall entstehen. Der Strom durch den Schalter wird daher nur durch den Lastwiderstand begrenzt.
- ☒

☐
☐

zu 2.

- ☐ Auch über einen offenen Schalter fließt ein kleiner Strom, der Reststrom. Die Spannung am offenen Schalter ist daher um den Spannungsabfall, den der Reststrom am Lastwiderstand hervorruft, kleiner als die Speisespannung.
- ☐
- ☒

zu 3.

- ☒ Die steilere Widerstandsgerade kennzeichnet den kleineren Widerstand. 1 ist also die Widerstandsgerade für den Durchlaßwiderstand und 2 für den Sperrwiderstand. Die Widerstandsgerade für den Lastwiderstand wird von U_S aus angetragen.
- ☐

☒

☒

4. In der Kennlinie zu Frage 3 beträgt

- ☐ a) der Durchlaßwiderstand 250 Ohm
- ☐ b) der Sperrwiderstand 1 kOhm
- ☐ c) der Lastwiderstand 1 kOhm
- ☐ d) der Sperrwiderstand 10 kOhm

5. Die Abfallzeit (fall time) bei einem öffnenden Schalter wird bewirkt

- ☐ a) nur durch die Schaltungs- und Kontaktkapazitäten
- ☐ b) nur durch den Lastwiderstand
- ☐ c) durch den Lastwiderstand und die Schaltungs- und Kontaktkapazitäten
- ☐ d) durch den Sperrwiderstand des Schalters

6. Wenn die Einschaltzeit eines Schalters $3 \mu s$ beträgt und die Ausschaltzeit $2 \mu s$, so ist die maximale Schaltfrequenz

- ☐ a) 200 kHz
- ☐ b) 500 kHz
- ☐ c) 333 kHz
- ☐ d) 1 MHz

7. Der Durchlaßwiderstand einer Diode als Schalter

- ☐ a) steigt mit steigendem Durchlaßstrom
- ☐ b) sinkt mit steigendem Durchlaßstrom
- ☐ c) ist unabhängig vom Durchlaßstrom

8. Die maximale Schaltleistung einer Diode ist

- ☐ a) gleich der maximalen Verlustleistung
- ☐ b) um das Verhältnis von maximalen Sperrspannungen zum Spannungsabfall an der leitenden Diode größer als die maximale Verlustleistung
- ☐ c) etwas kleiner als die maximale Verlustleistung
- ☐ d) immer doppelt so groß wie die maximale Verlustleistung

zu 4.

- ☒ Die Widerstandsgerade 1 (Durchlaßwiderstand) steigt bei einer Spannungsänderung von 1 V um 4 mA. Der Durchlaßwiderstand beträgt daher
☐
☒ $\frac{1 \text{ V}}{4 \text{ mA}} = 250 \text{ Ohm.}$
☒
 Sperrwiderstand: $\frac{10 \text{ V}}{1 \text{ mA}} = 10 \text{ kOhm}$
 Für den Lastwiderstand gilt: $\frac{8 \text{ V}}{8 \text{ mA}} = 1 \text{ kOhm}$

zu 5.

- ☐ Die Schaltungs- und Kontaktkapazitäten sind bei geschlossenem Schalter kurzgeschlossen und damit entladen. Beim Öffnen des Schalters werden sie über den Lastwiderstand aufgeladen.
☐
☒

zu 6.

Merke:

- ☒ Die Periodendauer der maximalen Schaltfrequenz muß mindestens ebenso groß sein wie die Summe aus Einschalt- und Ausschaltzeit.
☐
☐
☐

$$f_{\max} = \frac{1}{t_{\text{ein}} + t_{\text{aus}}} = \frac{1}{3 \mu\text{s} + 2 \mu\text{s}} = \frac{1}{5 \mu\text{s}} = 200 \text{ kHz}$$

zu 7.

Merke:

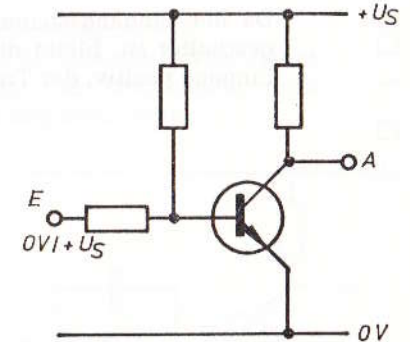
- ☐ Da der Spannungsabfall an einer leitenden Diode annähernd konstant ist, sinkt der Durchlaßwiderstand mit steigendem Strom.
☒
☐

zu 8.

- ☐ $P_{S\max} = U_{R\max} \cdot I_{F\max} = U_{R\max} \cdot \frac{P_{V\max}}{U_F} = \frac{U_{R\max}}{U_F} \cdot P_{V\max}$
☒

9. Nebenstehender Transistorschalter ist

- ☐ a) immer leitend
☐ b) immer gesperrt
☐ c) bei 0V am Eingang gesperrt
☐ d) bei $+U_S$ am Eingang gesperrt

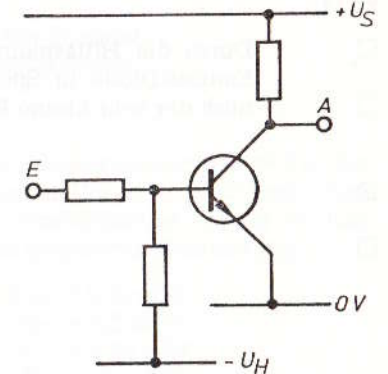


10. Der Sperrwiderstand eines Transistorschalters ist abhängig

- ☐ a) vom Lastwiderstand
☐ b) von der Temperatur
☐ c) von der Beschaltung der Basis
☐ d) von der Schaltkapazität

 11. Die negative Hilfsspannung U_H in nebenstehender Schaltung hat die Aufgabe,

- ☐ a) den Transistor vor Überlastung zu schützen
☐ b) den Sperrwiderstand temperaturunabhängig zu machen.
☐ c) den Sperrwiderstand zu erhöhen
☐ d) den Durchlaßwiderstand zu verringern



12. Durch Übersteuerung eines Transistors

- ☐ a) wird der Durchlaßwiderstand erhöht und die Ausschaltzeit verringert
☐ b) werden Durchlaßwiderstand und Ausschaltzeit verringert
☐ c) werden Durchlaßwiderstand und Ausschaltzeit erhöht
☐ d) wird der Durchlaßwiderstand verringert und die Ausschaltzeit erhöht

zu 9.

- ☒ Da der Eingangsspannungsteiler nicht nach OV sondern $+U_S$ geschaltet ist, bleibt die Basis des Transistors auch bei OV am Eingang positiv, der Transistor damit immer leitend.
- ☐
- ☐
- ☐

zu 10. **Merke:**

- ☐ Der Sperrwiderstand eines Transistors wird von der Größe des Reststromes bestimmt. Dieser ist stark abhängig von der Temperatur und der Beschaltung der Basis.
- ☒
- ☒
- ☐

zu 11.

- ☐ Durch die Hilfsspannung wird bei OV am Eingang die Basis-Emitter-Diode in Sperrichtung vorgespannt. Es fließt dann nur noch der sehr kleine Reststrom I_{CEV} .
- ☐

☒☐

zu 12.

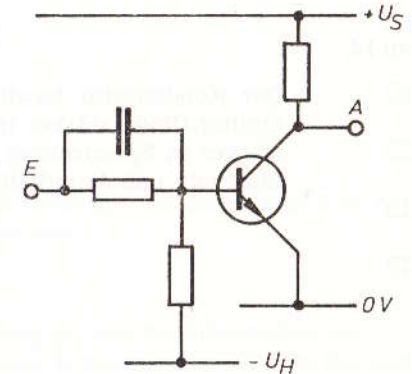
- ☐ Durch die Übersteuerung ist der Transistor übersättigt. Sowohl Basis-Emitter- als auch Basis-Kollektor-Diode sind in Durchlaßrichtung vorgespannt. Die Kollektor-Emitter-Restspannung und damit der Durchlaßwiderstand sind klein. Beim Ausschalten müssen sehr viele Ladungsträger aus der Basis abgezogen werden, wodurch die Ausschaltzeit steigt.
- ☐
- ☐
- ☒

13. Durch Übersteuerung eines Transistors

- ☐ a) werden Anstiegs- und Abfallzeit erhöht
- ☐ b) wird die Anstiegszeit erhöht, die Speicherzeit verringert
- ☐ c) wird die Anstiegszeit verringert, die Speicherzeit erhöht
- ☐ d) werden Anstiegs- und Abfallzeit verringert

14. Der Kondensator in nebenstehender Schaltung

- ☐ a) bewirkt eine Temperaturstabilisierung
- ☐ b) verkürzt nur die Ausschaltzeit
- ☐ c) verkürzt nur die Einschaltzeit
- ☐ d) verkürzt sowohl die Einschalt- als auch die Ausschaltzeit

15. Bei einem Transistorschalter ist das Produkt aus Reststrom I_{CR} und Speisespannung U_S

- ☐ a) die Schaltleistung
- ☐ b) die Verlustleistung im gesperrten Zustand
- ☐ c) die Verlustleistung im leitenden Zustand
- ☐ d) die maximale Verlustleistung

16. Bei einer Speisespannung $U_S = 12\text{ V}$, einem Lastwiderstand $R_L = 1\text{ k}\Omega$, einer Kollektor-Emitter-Sättigungsspannung $U_{CEsat} = 0,7\text{ V}$ und einem Reststrom $I_{CEV} = 20\text{ }\mu\text{A}$ betragen die Schaltleistung P_S , die Verlustleistung im leitenden Zustand P_{V1} und im gesperrten Zustand P_{V2} :

- ☐ a) $P_S = 144\text{ mW}$; $P_{V1} = 84\text{ mW}$; $P_{V2} = 0,24\text{ mW}$
- ☐ b) $P_S = 1,44\text{ W}$; $P_{V1} = 0,24\text{ mW}$; $P_{V2} = 8,2\text{ mW}$
- ☐ c) $P_S = 144\text{ mW}$; $P_{V1} = 8,4\text{ mW}$; $P_{V2} = 0,24\text{ mW}$
- ☐ d) $P_S = 14,4\text{ mW}$; $P_{V1} = 8,4\text{ mW}$; $P_{V2} = 24\text{ }\mu\text{W}$

17. Ein Transistorschalter ist gefährdet

- ☐ a) beim Einschalten von kapazitiver Last
- ☐ b) beim Ausschalten von induktiver Last
- ☐ c) beim Ausschalten von kapazitiver Last
- ☐ d) beim Einschalten von induktiver Last

zu 13.

- ☐ Die Übersteuerung beeinflusst die Anstiegszeit und die Speicherzeit. Die Anstiegszeit wird verringert, die Speicherzeit erhöht.
☒
☐

zu 14.

- ☐ Der Kondensator bewirkt, daß im Einschaltmoment die Basis-Emitter-Diode stärker in Durchlaßrichtung, im Ausschaltmoment stärker in Sperrrichtung vorgespannt wird. Er verkürzt also die Einschalt- und Ausschaltzeit.
☐
☒

zu 15.

- ☐ I_{CR} ist der Strom durch den gesperrten Transistor. An ihm fällt praktisch die gesamte Speisespannung ab. $I_{CR} \cdot U_S$ ist daher die Leistung, die der Transistor im gesperrten Zustand aufnimmt.
☒
☐

zu 16.

- ☐ $I_C = \frac{12 \text{ V}}{1 \text{ k}\Omega} = 12 \text{ mA}$
☐ $P_S = U_S \cdot I_C = 12 \text{ V} \cdot 12 \text{ mA} = 144 \text{ mW}$
☒ $P_{V1} = U_{CEsat} \cdot I_C = 0,7 \text{ V} \cdot 12 \text{ mA} = 8,4 \text{ mW}$
☐ $P_{V2} = U_S \cdot I_{CEV} = 12 \text{ V} \cdot 20 \mu\text{A} = 240 \mu\text{W} = 0,24 \text{ mW}$

zu 17.

- ☒ Beim Einschalten von kapazitiver Last fließt ein großer Ladestrom, beim Ausschalten von induktiver Last entsteht eine große Induktionsspannung.
☒
☐
☐

18. Beim Schalten von induktiver Last wird ein Transistor meist geschützt

- ☐ a) durch einen Parallelwiderstand
☐ b) durch Verwendung einer Hilfsspannung
☐ c) durch eine Diode parallel zur Induktivität
☐ d) durch eine Diode in Reihe zur Induktivität

19. Eine H-Zuordnung liegt vor, wenn

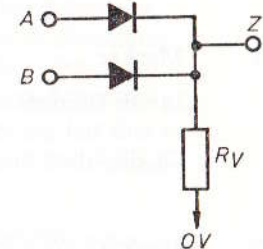
- ☐ a) $0 \triangleq +100 \text{ V}$, $1 \triangleq +95 \text{ V}$
☐ b) $1 \triangleq -18 \text{ V}$, $0 \triangleq -30 \text{ V}$
☐ c) $0 \triangleq +6 \text{ V}$, $1 \triangleq -6 \text{ V}$
☐ d) $1 \triangleq 0 \text{ V}$, $0 \triangleq -12 \text{ V}$

20. Wenn bei einer PNP-Transistor-Schaltstufe der leitende Transistor am Kollektor den Zustand 1 abgibt, so liegt vor

- ☐ a) eine L-Zuordnung
☐ b) eine H-Zuordnung
☐ c) eine L- oder eine H-Zuordnung, je nach Kollektorpotential
☐ d) eine L- oder eine H-Zuordnung, je nachdem, ob OV am Emitter oder an der Basis liegen

21. Nebenstehende Schaltung kann je nach Zuordnung sein

- ☐ a) ein UND- und ein NOR-Glied
☐ b) ein ODER- und ein NAND-Glied
☐ c) ein UND- und ein ODER-Glied
☐ d) ein NAND- und ein NOR-Glied



22. Die Schaltung zu Frage 21 ist

- ☐ a) ein UND-Glied bei H-Zuordnung
☐ b) ein UND-Glied bei L-Zuordnung
☐ c) ein ODER-Glied bei H-Zuordnung
☐ d) ein ODER-Glied bei L-Zuordnung

23. Wird bei einem UND-Glied ($0 \triangleq +U_S$, $1 \triangleq OV$) nach der Schaltung zu Frage 21 der Vorwiderstand nicht an OV sondern an $-U_H$ gelegt, so hat dies den Vorteil, daß

- ☐ a) die Stromaufnahme der Eingänge kleiner wird
☐ b) der Ausgangswiderstand beim Zustand 1 kleiner wird
☐ c) der Ausgangswiderstand beim Zustand 0 kleiner wird
☐ d) die Dioden besser sperren

zu 18.

- ☐ Die parallel zur Induktivität liegende Freilaufdiode schließt die
☐ beim Ausschalten entstehende Induktionsspannung kurz und hält
☒ sie somit vom Transistor fern.
☐

zu 19. **Merke:**

- ☐ **H-Zuordnung heißt: dem Zustand 1 entspricht das höhere Potential.**
☒ Demnach entsprechen die Zuordnungen b) und d) der H-Zuordnung,
☐ a) und c) der L-Zuordnung.
☒

zu 20.

- ☐ Bei einem PNP-Transistor liegt am Emitter immer das positivere
☒ Potential. Der leitende Transistor schaltet dieses positivere Potential
☐ zum Kollektor durch. Wenn dieses positivere Potential dem
☐ Zustand 1 entspricht, handelt es sich also um eine H-Zuordnung.

zu 21. **Merke:**

- ☐ **In der Diodentechnik sind keine Negationen möglich.** Daher kann
☐ es sich bei der dargestellten Schaltung nur um ein UND- oder ein
☒ ODER-Glied handeln.
☐

zu 22. **Merke:**

- ☐ **Bei einem UND-Glied sind die Dioden stärker für den Zustand 0**
☒ **(+ U_S bei L-Zuordnung) in Durchlaßrichtung vorgespannt, bei**
☒ **einem ODER-Glied für den Zustand 1 (+ U_S bei H-Zuordnung).**
☐

zu 23.

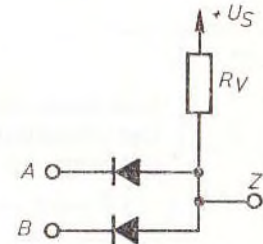
- ☐ Durch die Verwendung der negativen Hilfsspannung sind die
☒ Dioden auch leitend, wenn an beiden Eingängen der Zustand 1
☐ (OV) anliegt. Die 1 liegt dadurch am Ausgang über die leitenden
☐ Dioden anstatt über den relativ hochohmigen R_Y .

24. Die Zahl der Eingänge (oder Fan In) wird bei einem Verknüpfungsglied in Diodentechnik begrenzt

- ☐ a) durch die Schleusenspannung der Dioden
☐ b) durch die Ausgangsbelastbarkeit
☐ c) durch die minimale Stromaufnahme der Verknüpfungsglieder
☐ d) durch den Reststrom der Dioden

25. In nebenstehendem ODER-Glied für L-Zuordnung entspricht ein offener Eingang

- ☐ a) dem Zustand 0
☐ b) dem Zustand 1
☐ c) dem Zustand 0 oder 1, je nach der
 Beschaltung des anderen Einganges
☐ d) dem Zustand 0 nur bei unbelastetem
 Ausgang



26. Diodenglieder ohne Hilfsspannung haben gegenüber solchen mit Hilfsspannung

- ☐ a) ein größeres Fan Out und eine größere Schaltzeit
☐ b) ein kleineres Fan Out und eine kleinere Schaltzeit
☐ c) ein kleineres Fan Out und eine größere Schaltzeit
☐ d) ein größeres Fan Out und eine kleinere Schaltzeit

27. Diodenglieder sind nicht in beliebiger Anzahl hintereinander schaltbar, weil

- ☐ a) dadurch die Dioden überlastet werden können
☐ b) durch die sich addierenden Spannungsabfälle an den Dioden
 die Ausgangsspannung den definierten 0- oder 1-Bereich verläßt
☐ c) die Dioden dann nicht mehr sicher gesperrt werden
☐ d) dann die maximale Sperrspannung der Dioden überschritten
 werden kann

28. Wenn ein Transistorschalter die NICHT-Funktion erfüllen soll, so muß er betrieben werden

- ☐ a) in der Kollektorschaltung
☐ b) in der Basisschaltung
☐ c) in der Kollektor- oder in der Emitterschaltung
☐ d) in der Emitterschaltung

zu 24.

- ☐ Wenn bei mehreren Eingängen nur eine Diode leitend ist und die anderen Dioden sperren, so addieren sich die Restströme der gesperrten Dioden. Die Summe der Restströme kann so groß werden, daß das Ausgangspotential außerhalb des definierten 0- oder 1-Bereiches liegt.

zu 25.

- ☒ Sind beide Eingänge unbeschadet, so liegt am Ausgang $+U_S$ (0). Der offene Eingang entspricht also hier dem Zustand 0. Das gleiche gilt, wenn bei einem offenen Eingang der andere an $+U_S$ liegt.

zu 26.

- ☐ Diodenglieder ohne Hilfsspannung haben ein kleineres Fan Out (vgl. hierzu Frage 23). Ihre Schaltzeit ist größer, weil die immer vorhandenen Schaltungskapazitäten sich über den R_V auf- oder entladen müssen.

zu 27.

- ☐ An jeder Diode fällt mindestens die Schleusenspannung ab. Bei hintereinander liegenden Diodengliedern addieren sie sich.

zu 28.

- ☐ Die Signalumkehr eines Transistorschalters entspricht der 180° -Phasendrehung eines Transistorverstärkers. Nur bei der Emitter-schaltung sind Eingangs- und Ausgangsspannung um 180° phasen-verschoben.

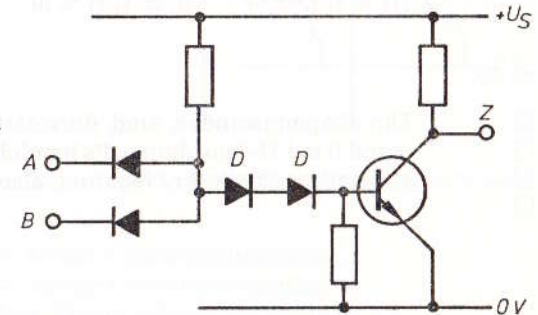
29. Nebenstehende Funktionstabelle entspricht

- ☐ a) einer NAND-Funktion bei H-Zuordnung
☐ b) einer NAND-Funktion bei L-Zuordnung
☐ c) einer NOR-Funktion bei H-Zuordnung
☐ d) einer NOR-Funktion bei L-Zuordnung

A	B	Z
H	H	L
H	L	H
L	H	H
L	L	H

30. Nebenstehendes Schalt-glied erfüllt bei positiver (H-) Zuordnung eine

- ☐ a) NAND-Funktion
☐ b) UND-Funktion
☐ c) ODER-Funktion
☐ d) NOR-Funktion



31. Die beiden Dioden D in der Abb. zu Frage 30 haben die Aufgabe,

- ☐ a) die Basis-Emitter-Diode vor Überspannung zu schützen
☐ b) den Transistor vor Übersteuerung zu schützen
☐ c) den Transistor sicher zu sperren, wenn 0V an einem Eingang liegen
☐ d) den Transistor sicher zu sperren, wenn $+U_S$ an einem Eingang liegt

32. Die RTL-Technik

- ☐ a) kann nur NAND-Glieder realisieren
☐ b) hat den Nachteil eines kleinen Fan In
☐ c) kann NAND- und NOR-Glieder realisieren
☐ d) hat den Vorteil eines großen Fan Out

33. Die DTLZ-Technik ist

- ☐ a) schnell und störsicher
☐ b) langsam und störanfällig
☐ c) schnell und störanfällig
☐ d) langsam und störsicher

zu 29.

☒	☐	☐	☒
A	B	Z	
1	1	0	
1	0	1	
0	1	1	
0	0	1	
H-Zuordnung (H = 1, L = 0)			L-Zuordnung (L = 1, H = 0)
A	B	Z	
0	0	1	
0	1	0	
1	0	0	
1	1	0	

Wie die beiden Funktionstabellen zeigen, handelt es sich bei H-Zuordnung um eine NAND-Funktion, bei L-Zuordnung um eine NOR-Funktion.

zu 30.

- ☒ Die Eingangsdioden sind durchlässig für OV, also für den Zustand 0 bei H-Zuordnung. Es handelt sich daher um ein UND-Glied mit nachgeschalteter Negation, also um ein NAND-Glied.
- ☐
- ☐
- ☐

zu 31.

- ☐ Bei OV an einem Eingang entsteht hinter den Eingangsdioden ein positives Potential. Das reicht aber nicht aus, um die beiden Hubdioden D und die Basis-Emitter-Diode des Transistors durchzusteuern.
- ☒
- ☐

zu 32.

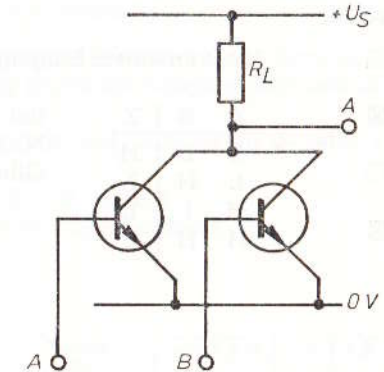
- ☐ Da bei der RTL-Technik im Gegensatz zur DTL-Technik die Eingänge nicht gegeneinander entkoppelt sind, ist nur ein kleines Fan In möglich. Es lassen sich in der RTL-Technik sowohl NAND- als auch NOR-Glieder verwirklichen.
- ☒
- ☐

zu 33.

- ☐ Die DTLZ-Technik entspricht der Schaltung zu Frage 30, nur sind die beiden Hubdioden durch eine Z-Diode ersetzt. Dadurch ergibt sich ein Störabstand, der ungefähr der Durchbruchspannung der Z-Diode entspricht. Z-Dioden sind relativ langsam.
- ☒

34. Nebenstehende Schaltung ist

- ☐ a) ein UND-Glied bei H-Zuordnung
- ☐ b) ein NAND-Glied bei L-Zuordnung
- ☐ c) ein ODER-Glied bei L-Zuordnung
- ☐ d) ein NOR-Glied bei H-Zuordnung



35. Die typischen Kennzeichen der direkt gekoppelten Transistor-Glieder sind

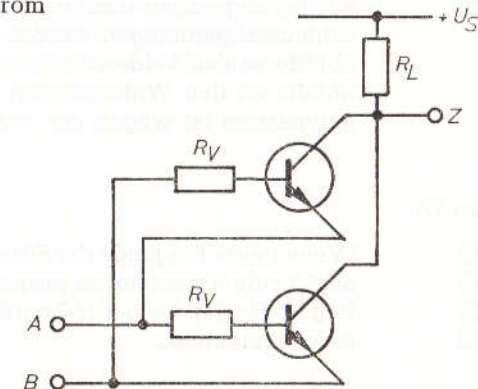
- ☐ a) großer Signalhub, kleine Leistungsaufnahme
- ☐ b) kleiner Signalhub, kleine Leistungsaufnahme
- ☐ c) kleiner Störabstand, kleine Leistungsaufnahme
- ☐ d) großer Störabstand, große Leistungsaufnahme

36. Die modifizierte DCTL-Technik (auch RTL-Technik genannt) unterscheidet sich von der DCTL-Technik durch

- ☐ a) größere Schaltzeit
- ☐ b) größere zulässige Toleranz der Transistoren
- ☐ c) größeren Signalhub
- ☐ d) kleineren Eingangsstrom

37. Nebenstehendes Schaltbild erfüllt bei H-Zuordnung

- ☐ a) eine Antivalenz
- ☐ b) eine Implikation
- ☐ c) eine Äquivalenz
- ☐ d) eine Inhibition



zu 34.

- ☐ Liegt an einem Eingang $+U_S$ (H), so liegt der Ausgang auf OV (L)
- ☒ Bei L-Zuordnung handelt es sich also um ein NAND-Glied, bei H-Zuordnung um ein NOR-Glied.
- | A | B | Z |
|---|---|---|
| L | L | H |
| L | H | L |
| H | L | L |
| H | H | L |
- ☐
- ☒

zu 35.

- ☐ Die Ausgangsspannung ist bei einem leitenden Transistor gleich der Kollektor-Emitter-Sättigungsspannung, bei gesperrten Transistoren gleich der Basis-Emitter-Schleusenspannung des nachgeschalteten Schaltgliedes. Die Differenz zwischen beiden Spannungen und damit der Signalhub sind klein. Bei kleinem Signalhub ist auch der Störabstand klein. DCTL-Glieder haben eine geringe Leistungsaufnahme.
- ☒
- ☒
- ☐

zu 36.

- ☒ Bei der modifizierten DCTL-Technik liegen in den Basiszuleitungen Widerstände. Dadurch werden die Schaltzeiten erhöht, weil die Ladungsträger über den Widerstand in die Basis gedrückt bzw. aus ihr abgezogen werden müssen. Unterschiedliche Basis-Emitter-Schleusenspannungen werden durch unterschiedliche Spannungsabfälle an den Widerständen ausgeglichen. Um diese Spannungsabfälle an den Widerständen ist der Signalhub größer. Der Eingangsstrom ist wegen der vorgeschalteten Widerstände kleiner.
- ☒
- ☒
- ☒
- ☐

zu 37.

- ☐ Wenn beide Eingänge der Schaltung auf gleichem Potential liegen, sind beide Transistoren gesperrt und am gemeinsamen Ausgang liegt $+U_S$ (H). Da bei H-Zuordnung $H = 1$ ist, handelt es sich um eine Äquivalenz.
- ☐
- ☒
- ☐

38. Ein unbestimmter Funktionswert liegt vor, wenn

- ☐ a) es für eine bestimmte Eingangskombination bei der jeweiligen Aufgabenstellung gleichgültig ist, ob der Ausgang im Zustand 1 oder 0 ist
- ☐ b) das Ausgangspotential außerhalb des definierten 0- oder 1-Bereiches liegt.
- ☐ c) die Eingangskombination 0 0 0 0 anliegt
- ☐ d) eine Eingangskombination nicht auftreten kann

39. Die einfachste disjunktive Normalform für nebenstehende Karnaugh-tafel lautet

AB \ CD	$\bar{A}\bar{B}$	$\bar{A}B$	AB	$A\bar{B}$
	00	01	11	10
$\bar{C}\bar{D}$ 00	X	1	0	1
$\bar{C}\bar{D}$ 01	1	X	0	0
CD 11	0	0	X	0
CD 10	X	0	0	X

- ☐ a) $Z = \bar{B}\bar{C}\bar{D} \vee \bar{A}\bar{B}\bar{C}$
- ☐ b) $Z = \bar{A}\bar{C} \vee \bar{B}\bar{D}$
- ☐ c) $Z = \bar{A}\bar{C} \vee \bar{B}\bar{D}$
- ☐ d) $Z = A\bar{C} \vee \bar{B}\bar{D}$

40. Ein Schaltnetz in „Tannenbaumtechnik“ (die einzelnen Eingänge der Ausgangsverknüpfung sind über unterschiedlich viele Verknüpfungsglieder mit dem Eingang verbunden)

- ☐ a) ist schneller als die konjunktive Normalform
- ☐ b) bringt bei Übergängen von einer Eingangskombination zu einer anderen u. U. unerwünschte 1-Impulse
- ☐ c) ist langsamer als die disjunktive Normalform
- ☐ d) ist aufwendiger als die disjunktive Normalform

zu 38.

- ☒ Ein unbestimmter Funktionswert liegt vor, wenn der Ausgangszustand 0 oder 1 sein kann. Dies ist der Fall, wenn eine Eingangskombination nicht auftreten kann oder wenn sie auftritt, der Ausgangszustand aber nicht ausgewertet wird oder ohne Bedeutung ist.
- ☐
- ☐
- ☒

zu 39.

- ☐ $Z = \bar{A} \bar{C} \vee \bar{B} \bar{D}$
- ☒ $\bar{A} \bar{C}$ umfaßt die vier Felder links oben.
- ☐ $\bar{B} \bar{D}$ umfaßt die vier Eckfelder.
- ☐ Das Feld in der 3. Zeile (ABCD) gibt einen unbestimmten Funktionswert ($\times$), der zur Vereinfachung mit 0 angenommen werden kann, so daß dieser bei der Zusammenfassung nicht berücksichtigt werden muß.

zu 40.

- ☐ Ein Schaltnetz in „Tannenbaumtechnik“ ist langsamer als die disjunktive oder konjunktive Normalform, weil mehr als zwei Verknüpfungsglieder hintereinander liegen. Da die Verknüpfungsglieder aufgrund ihrer Schaltzeiten nacheinander schalten, kann es zu kurzen, unerwünschten 1-Impulsen kommen.
- ☒
- ☐

Zu Abschnitt 3

Impulsformer*)

1. RC-Glieder in Reihenschaltung dienen zur Umformung von

- ☐ a) Rechteckspannungen in Nadelimpulse
- ☐ b) Nadelimpulsen in Rechteckspannungen
- ☐ c) Spannungen beliebiger Kurvenform in Rechteckspannungen
- ☐ d) Spannungen beliebiger Kurvenform in Nadelimpulse

2. Was ist die Zeitkonstante τ eines RC-Gliedes?

- ☐ a) Die Zeitkonstante ist die Zeit für die Aufladung des Kondensators bis auf den Endwert.
- ☐ b) Die Zeitkonstante ist die Zeit, die zur völligen Entladung des Kondensators notwendig ist.
- ☐ c) Die Zeitkonstante ist die Zeit, in der sich die zeitabhängigen Größen bei Auf- und Entladung um 63 % dem Endwert nähern.

3. Ein auf 100 V aufgeladener Kondensator eines RC-Gliedes wird entladen. Nach welcher Zeit beträgt die Kondensatorspannung noch etwa 5 V?

- ☐ a) nach τ
- ☐ b) nach 2τ
- ☐ c) nach 3τ
- ☐ d) nach 4τ
- ☐ e) nach 5τ

4. Berechnen Sie die Zeitkonstante τ für ein RC-Glied mit $R = 33 \text{ k}\Omega$ und $C = 0,2 \mu\text{F}$.

- ☐ a) $\tau = 6,6 \text{ s}$
- ☐ b) $\tau = 6,6 \text{ ms}$
- ☐ c) $\tau = 16,5 \text{ s}$
- ☐ d) $\tau = 16,5 \text{ ms}$

*) Vgl. hierzu Abschnitt 3 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☒ RC-Glieder haben in der Digitaltechnik vorwiegend die Aufgabe, Rechteckspannungen in Nadelimpulse (Differentiation) oder Nadelimpulse in Rechtecke (Integration) umzuformen. Die Umformung beruht auf Lade- und Entladevorgängen der Kondensatoren.

zu 2. **Merke:**

- ☐ Die Zeitkonstante τ eines RC-Gliedes ist die Zeit, in der sich die zeitabhängigen Größen (Ströme und Spannungen) um 63% dem angestrebten Endwert nähern.
- ☐ Nach Ablauf einer Zeitkonstanten ist die zu Beginn herrschende Differenz einer zeitabhängigen Größe vom Endwert auf 37% abgesunken.

zu 3.

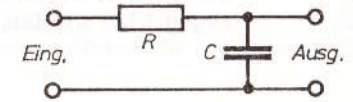
- ☐ Der auf $U_{C0} = 100 \text{ V}$ aufgeladene Kondensator entlädt sich in jeder Zeitkonstanten um 63%, so daß jeweils eine Restladung von 37% verbleibt. Es ist also:
- ☒ nach τ : $U_{C1} = 0,37 U_{C0} = 37 \text{ V}$
- ☐ nach 2τ : $U_{C2} = 0,37 U_{C1} = 0,37^2 U_{C0} = 13,5 \text{ V}$
- ☐ nach 3τ : $U_{C3} = 0,37 U_{C2} = 0,37^3 U_{C0} = 5 \text{ V}$

zu 4.

- ☐ Zur Berechnung von τ gilt die Formel:
- ☒ $\tau = R \cdot C$
- ☐ $\tau = 33 \text{ k}\Omega \cdot 0,2 \mu\text{F} = 33 \cdot 10^3 \Omega \cdot 0,2 \cdot 10^{-6} \frac{\text{s}}{\Omega}$
- ☐ $\tau = 6,6 \cdot 10^{-3} \text{ s} = 6,6 \text{ ms}$

5. Nebenstehende Schaltung zeigt ein

- ☐ a) RC-Glied als Differenzierglied
- ☐ b) RC-Glied als Integrierglied
- ☐ c) RC-Glied zur Differentiation oder Integration, je nach Art der Eingangsspannung



6. Wie ist die Zeitkonstante eines Differenziergliedes zu wählen, damit die bei der Differentiation einer Rechteckspannung entstehenden Nadelimpulse möglichst kurzzeitig sind?

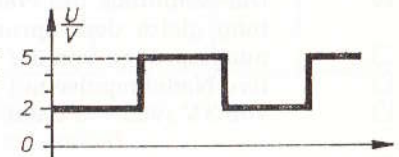
- ☐ a) groß gegenüber der Rechteckimpulsdauer
- ☐ b) gleich der Impulsdauer der Rechteckspannung
- ☐ c) sehr klein gegenüber der Rechteckimpulsdauer
- ☐ d) beliebig, da die Zeitkonstante keinen Einfluß auf die Dauer und Form der Nadelimpulse ausübt

7. Wie ist der Einfluß der Rechteckspannung (Amplitude) auf die Impulsdauer der differenzierten Nadelimpulse?

- ☐ a) mit steigender Spannung wächst die Nadelimpulsdauer
- ☐ b) mit fallender Spannung wächst die Nadelimpulsdauer
- ☐ c) die Spannung übt keinen Einfluß auf die Impulsdauer der Nadelimpulse aus

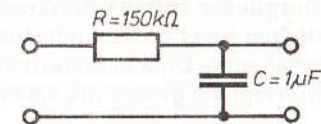
8. Bei der Differentiation der nebenstehenden Rechteckspannung entstehen

- ☐ a) positive und negative Impulse mit je 3 V
- ☐ b) nur positive Impulse mit 5 V
- ☐ c) nur positive Impulse mit 3 V
- ☐ d) positive und negative Impulse mit je 5 V
- ☐ e) positive Impulse mit 5 V und negative Impulse mit 3 V



9. Für welche der angegebenen Impulsfrequenzen ist das abgebildete Integrierglied aufgrund seiner Dimensionierung gut geeignet?

- ☐ a) 2 Hz
- ☐ b) 20 Hz
- ☐ c) 200 Hz
- ☐ d) 2 kHz
- ☐ e) 20 kHz



zu 10.

- ☒ Dynamische Eingänge sprechen nur auf Potentialsprünge mit großer Flankensteilheit an; deshalb werden Differenzierglieder eingesetzt, die während der Flanken kurzzeitige Nadelimpulse abgeben.
- ☐
- ☐

zu 11.

Falsch:

Antwort b) und c).

- ☐
- ☐ **Es sind zwei unterschiedliche Symbole für die Darstellung dynamischer Eingänge erforderlich, da zur Beurteilung von Zeitbedingungen zwischen ansteigenden und abfallenden Flanken unterschieden werden muß.**
- ☐
- ☒

zu 12.

- ☐ Die Wirkungsweise der Schaltung beruht auf einer Differentiation der eingangsseitigen Rechtecke durch C_1/R_1 und einer anschließenden Integration der Nadelimpulse durch C_2/R_2 zur Anzeigespannung.
- ☐
- ☒
- ☐

zu 13.

- ☒ Der Schmitt-Trigger ist eine eingangsspannungsabhängige Kipp-schaltung. Der Kippunkt liegt bei einer durch die Dimensionierung festgelegten Spannung (Schwellwertschalter). Periodisch sich ändernde Eingangsspannungen führen zu ständig sich wiederholenden Kippvorgängen (Rechteckformer).
- ☐
- ☒
- ☐

14. Die Schaltung des Schmitt-Triggers entspricht einem

- ☐ a) stark gegengekoppelten einstufigen Transistorverstärker
- ☐ b) stark mitgekoppelten einstufigen Transistorverstärker
- ☐ c) zweistufigen Transistorverstärker mit RC-Kopplung und einem gemeinsamen Emittterwiderstand
- ☐ d) zweistufigen Transistorverstärker mit Gleichspannungskopplung und einem gemeinsamen Emittterwiderstand

15. Bei einem Schmitt-Trigger mit zwei NPN-Transistoren sind immer bei offenem Eingang

- ☐ a) beide Transistoren gesperrt
- ☐ b) ein Transistor leitend und der andere gesperrt
- ☐ c) beide Transistoren leitend

16. Wie verhalten sich die Eingangsspannungen bei der Ein- und Ausschalt-schwelle eines Schmitt-Triggers?

- ☐ a) Einschalt-schwellspannung $>$ Ausschalt-schwellspannung
- ☐ b) Einschalt-schwellspannung $<$ Ausschalt-schwellspannung
- ☐ c) beide gleich groß

17. Die Kollektorwiderstände der beiden Transistoren eines Schmitt-Triggers seien R_1 für den ersten und R_2 für den zweiten Transistor. Wie werden diese dimensioniert, damit der Kippvorgang möglichst sprunghaft wird?

- ☐ a) $R_1 = R_2$
- ☐ b) $R_1 < R_2$
- ☐ c) $R_1 > R_2$
- ☐ d) R_1 und R_2 haben keinen Einfluß auf den Kippvorgang

zu 14.

- ☐ Die beiden Transistorstufen eines Schmitt-Triggers sind gleichspannungsgekoppelt. Ein gemeinsamer Emitterwiderstand verleiht der Schaltung das Kippverhalten.

☒

zu 15.

- ☐ Durch die Gleichspannungskopplung zwischen beiden Transistorstufen in Emitterschaltung wird immer der zweite Transistor leitend, wenn der erste gesperrt ist und umgekehrt.

☒
☐

zu 16.

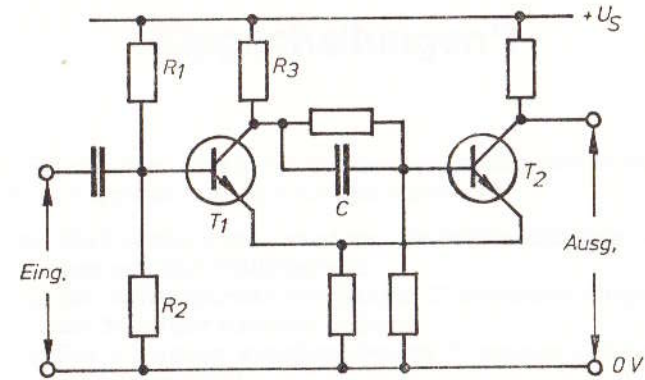
- ☒ Beim Schmitt-Trigger ist immer die Eingangsspannung, bei der er in die Arbeitslage kippt (Einschaltswelle), etwas höher als die der Ausschaltswelle, bei der er wieder in die Ruhelage zurückkippt.

☐
☐

zu 17.

- ☒ Der Kippvorgang geht sehr schnell vor sich, wenn der Strom bei leitendem Transistor T_1 im gemeinsamen Emitterwiderstand kleiner ist als der bei leitendem Transistor T_2 . Deshalb wird oft $R_1 > R_2$ dimensioniert. Bei gleich großen Widerständen R_1 und R_2 bleibt die Bedingung trotzdem erfüllt, da durch den Basisspannungsteiler des zweiten Transistors ein geringer Anteil des durch R_1 fließenden Stroms abgezweigt wird.

18. Welche Aufgabe hat der Kondensator C in der dargestellten Schaltung eines Schmitt-Triggers?



- ☐ a) Arbeitspunktstabilisierung für Transistor T_1
☐ b) Arbeitspunktstabilisierung für Transistor T_2
☐ c) Temperaturstabilisierung der Schaltung
☐ d) Beschleunigung der Schaltvorgänge des Transistors T_1
☐ e) Beschleunigung der Schaltvorgänge des Transistors T_2

19. Zur Anwendung des Schmitt-Triggers als Temperaturwächter wird einer der Widerstände der ersten Transistorstufe (Bezeichnung entspricht der Schaltung zu Frage 18) durch einen Heißleiter ersetzt. Geben Sie den Widerstand an, durch den erreicht wird, daß bei Erwärmung die Ausgangsspannung annähernd 0 wird.

- ☐ a) R_1
☐ b) R_2
☐ c) R_3

zu 18.

- ☐
☐
☐
☐
☒

Der Kondensator C beschleunigt die Schaltvorgänge des Transistors T_2 , da er die verzögernde transistorinterne Basis-Emitter-Kapazität und eventuelle Schaltkapazitäten kompensiert.

zu 19.

- ☐
☒
☐

Bei Erwärmung nimmt der Wert des NTC-Widerstandes ab und verringert die Basis-Emitter-Spannung des Transistors T_1 , wenn er anstelle von R_2 eingesetzt ist, so daß T_1 sperrt. Damit wird T_2 leitend und liefert eine Ausgangsspannung von annähernd 0 V.

Zu Abschnitt 4

Kippschaltungen*)

- Geben Sie von den unter a) bis d) aufgezählten Eigenschaften diejenigen an, die für Kippschaltungen charakteristisch sind.
 - ☐ a) Die Transistoren kennen nur die beiden extremen Leitzustände gesperrt und völlig leitend.
 - ☐ b) Die Arbeitspunkte der beiden Transistoren liegen immer in der Mitte der Arbeitsgeraden.
 - ☐ c) Der Übergang zwischen beiden Transistor-Leitzuständen erfolgt sprunghaft.
 - ☐ d) Während eines Übergangs zwischen beiden Transistor-Leitzuständen ändert sich die Ausgangsspannung sehr langsam.
- Eine Kippschaltung ist mit zwei gleichen Transistoren T_1 und T_2 ausgerüstet. Welche Leitzustände können beide Transistoren gleichzeitig annehmen?
 - ☐ a) T_1 leitend, T_2 leitend
 - ☐ b) T_1 leitend, T_2 gesperrt
 - ☐ c) T_1 gesperrt, T_2 leitend
 - ☐ d) T_1 gesperrt, T_2 gesperrt
- Ein Flipflop ist eine Kippschaltung mit
 - ☐ a) zwei stabilen Zuständen
 - ☐ b) zwei instabilen Zuständen
 - ☐ c) einem stabilen und einem instabilen Zustand
 - ☐ d) insgesamt vier unterschiedlichen Zuständen
- Durch statische oder dynamische Ansteuerung werden Kippvorgänge ausgelöst bei
 - ☐ a) bistabilen Kippstufen
 - ☐ b) monostabilen Kippstufen
 - ☐ c) astabilen Kippstufen

*) Vgl. hierzu Abschnitt 4 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☒ Kippschaltungen besitzen meistens zwei Transistoren, die nur die beiden extremen Leitzustände gesperrt und völlig leitend annehmen können. Der Übergang zwischen beiden Leitzuständen erfolgt sprunghaft (Kippvorgang). Jedem möglichen Leitzustand ist ein Arbeitspunkt am oberen bzw. unteren Ende der Arbeitsgeraden eigen.

☐ **Falsch sind deshalb:**
 Antwort b) und c)

zu 2.

Merke:

- ☐ **Kippschaltungen kennen nur zwei unterschiedliche Zustände, die meist als Ruhe- und Arbeitslage definiert sind.**
- ☒ Die beiden Transistoren verhalten sich dabei entgegengesetzt, so daß ein Transistor immer leitend ist, wenn der andere sperrt.

zu 3.

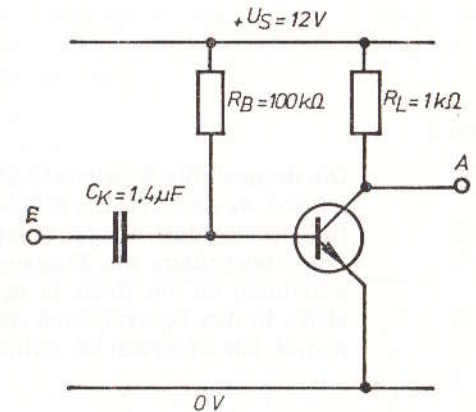
- ☒ Flipflop ist die heute übliche Bezeichnung einer bistabilen Kippstufe, also einer Kippstufe mit zwei stabilen Zuständen.

zu 4.

- ☒ Nur aus einem stabilen Zustand heraus wird ein Kippvorgang durch äußere Ansteuerung ausgelöst. Da es bei astabilen Kippstufen keine stabilen Zustände gibt, ist keine Ansteuerung erforderlich.

5. Die dargestellte Schaltstufe ist ein Bestandteil verschiedener Kippstufen. Bei welcher Ansteuerung an E liegt am Ausgang A das Potential $+U_S$?

- ☐ a) bei $+U_S$ am Eingang E
☐ b) bei OV am Eingang E
☐ c) nach einem positiven Potentialsprung an E
☐ d) nach einem negativen Potentialsprung an E



6. Wovon ist die Sperrzeit des Transistors in der Abb. zu Frage 5 bei entsprechender Ansteuerung abhängig?

- ☐ a) von C_K und R_L
☐ b) von C_K und R_B
☐ c) von C_K , R_B und U_S
☐ d) von C_K und U_S

7. Die Sperrzeit der Schaltstufe in der Abb. zu Frage 5 beträgt

- ☐ a) $t = 140 \text{ ms}$
☐ b) $t = 0,1 \text{ s}$
☐ c) $t = 70 \text{ ms}$
☐ d) $t = 1,4 \text{ ms}$

8. Schaltstufen mit dynamischen Eingängen sind enthalten in

- ☐ a) astabilen Kippstufen zweimal
☐ b) astabilen Kippstufen einmal
☐ c) monostabilen Kippstufen zweimal
☐ d) monostabilen Kippstufen einmal
☐ e) bistabilen Kippstufen zweimal
☐ f) bistabilen Kippstufen einmal

zu 5.

- ☐ Die dargestellte Schaltstufe ist bei statischer Ansteuerung ständig leitend, da die Basis des NPN-Transistors über R_B positives Potential erhält; das Ausgangspotential beträgt also 0V. Negative Potentialsprünge am Eingang E verursachen eine Potentialverschiebung an der Basis in negativer Richtung, so daß der Transistor in den Sperrzustand gesteuert wird und damit $+U_S$ an A abgibt. Die Sperrzeit ist zeitlich begrenzt.

zu 6.

Merke:

- ☐ Die Sperrzeit t der dynamisch zu steuernden Schaltstufe ist abhängig von der Koppelkapazität C_K und vom Basisvorwiderstand R_B .

Es gilt die Formel:

$$t = 0,7 \cdot R_B \cdot C_K$$

zu 7.

- ☐ Berechnung der Sperrzeit t :
☒ $R_B = 100 \text{ k}\Omega$
☐ $C_K = 1,4 \text{ }\mu\text{F}$
☐ $t = 0,7 \cdot R_B \cdot C_K = 0,7 \cdot 100 \cdot 10^3 \Omega \cdot 1,4 \cdot 10^{-6} \text{ F}$
 $t = 100 \text{ ms} = \underline{0,1 \text{ s}}$

zu 8.

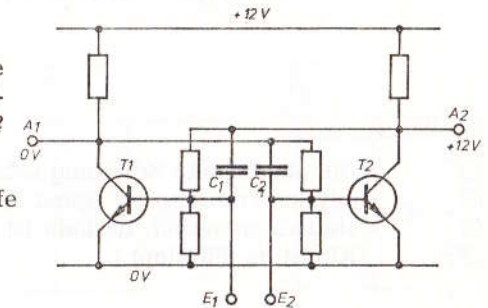
- ☒ Kippstufen setzen sich wie folgt zusammen:
- | | |
|--|--|
| ☐ Astabile Kippstufe: | 2 dynamisch zu steuernde Schaltstufen |
| ☐ Monostabile Kippstufe: | 1 dynamisch zu steuernde und 1 statisch zu steuernde Schaltstufe |
| ☒ Bistabile Kippstufe: | 2 statisch zu steuernde Schaltstufen |

9. Ein Flipflop besitzt die beiden Ausgänge A_1 und A_2 . An A_1 liegt ein Potential von 0 V und an A_2 von +12 V. Nach einem Kippvorgang stellen sich folgende Ausgangspotentiale ein:

- ☐ a) 0 V an A_1 und 0 V an A_2
☐ b) +12 V an A_1 und 0 V an A_2
☐ c) +12 V an A_1 und +12 V an A_2

10. Nebenstehende Abb. zeigt die Grundsaltung einer Kippstufe. Welche Kippstufe ist es?

- ☐ a) astabile Kippstufe
☐ b) monostabile Kippstufe
☐ c) bistabile Kippstufe
☐ d) Schmitt-Trigger



11. Für die Schaltung zu Frage 10 seien folgende Ausgangspotentiale angenommen: an A_1 0 V, an A_2 +12 V. Durch welche statische Ansteuerung kann ein Kippvorgang ausgelöst werden?

- ☐ a) 0 V an E_1
☐ b) 0 V an E_2
☐ c) +1 V an E_1
☐ d) +1 V an E_2

12. Geben Sie die Aufgabe der in der Abb. zu Frage 10 dargestellten Kondensatoren C_1 und C_2 an.

- ☐ a) C_1 und C_2 differenzieren eingangsseitige Potentialsprünge.
☐ b) C_1 und C_2 sind Glättungskondensatoren. Sie verhindern, daß an E_1 und E_2 eventuell auftretende Störspannungen wirksam werden.
☐ c) C_1 und C_2 sind Kompensationskapazitäten. Sie kompensieren die durch die Diffusionskapazität der Transistoren T_1 und T_2 verursachten Schaltverzögerungen.

zu 9.

- ☐
☒
☐

Bei einem Kippvorgang wechseln stets die Leitzustände beider Transistoren, deshalb ändern sich auch beide Ausgangspotentiale wie folgt:

an A_1 von 0 V auf + 12 V
 an A_2 von + 12 V auf 0 V

zu 10.

- ☐
☐
☒
☐

Die abgebildete Schaltung setzt sich aus den beiden Schaltstufen mit den Transistoren T_1 und T_2 zusammen. Beide Schaltstufen sind statisch steuerbar, deshalb ist die Grundschaltung eine bistabile Kippstufe (Flipflop).

zu 11.

Merke:

- ☒
☐
☐
☒

Flipflops werden wirksam angesteuert, indem der leitende Transistor gesperrt oder der gesperrte durchgesteuert wird.

Bei den angenommenen Ausgangspotentialen ist T_1 leitend und T_2 gesperrt, also wird ein Kippvorgang durch Anlegen von 0 V an E_1 oder + 1 V an E_2 eingeleitet.

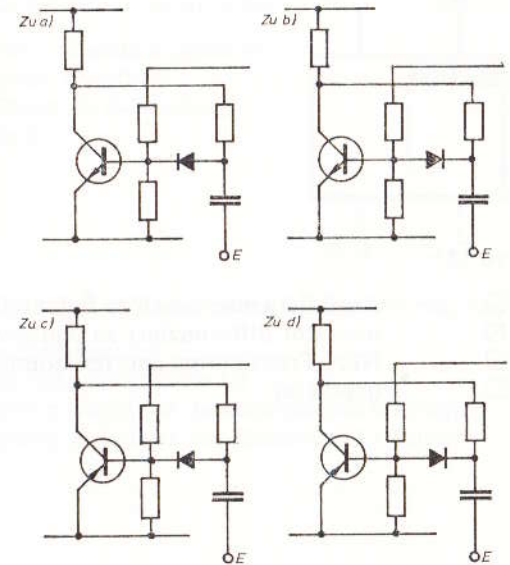
zu 12.

- ☐
☐
☒

Ein Kondensator, parallel zum oberen Teilerwiderstand des Basisspannungsteilers einer Transistorschaltstufe, kompensiert bei richtiger Dimensionierung die innere Diffusionskapazität des Transistors, die parallel zum unteren Teilerwiderstand liegt.

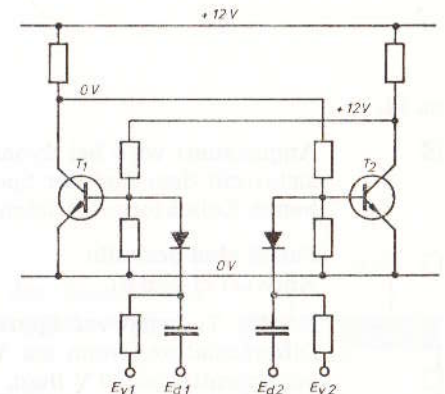
13. In den nebenstehenden vier Abbildungen ist jeweils eine Schaltstufe eines Flipflops mit dynamischem Eingang dargestellt. Geben Sie die Schaltung an, in der durch negative Potentialsprünge an E (+ 12 V $\rightarrow$ 0 V) der leitende Transistor gesperrt wird.

- ☐ a)
☐ b)
☐ c)
☐ d)



14. Ein Flipflop nach nebenstehender Abb. mit dynamischen Eingängen E_{d1} und E_{d2} und Vorbereitungseingängen E_{v1} und E_{v2} wird wirksam angesteuert, wenn

- ☐ a) 0 V an E_{v1} und ein Potentialsprung + 12 V $\rightarrow$ 0 V an E_{d1} liegt
☐ b) + 12 V an E_{v1} und ein Potentialsprung + 12 V $\rightarrow$ 0 V an E_{d1} liegt
☐ c) 0 V an E_{v2} und ein Potentialsprung + 12 V $\rightarrow$ 0 V an E_{d2} liegt
☐ d) + 12 V an E_{v2} und ein Potentialsprung + 12 V $\rightarrow$ 0 V an E_{d2} liegt



zu 13.

- ☐ An E liegende negative Potentialsprünge werden durch den Kondensator differenziert zu negativen Nadelimpulsen, die nur dann NPN-Transistoren sperren können, wenn die Diode wie in Abb. b) gepolt ist.

zu 14.

- ☒ Angesteuert wird bei dynamischen Eingängen der leitende Transistor mit dem Ziel der Sperrung. Nach den in der Abb. angegebenen Kollektorpotentialen ist T_1 leitend.

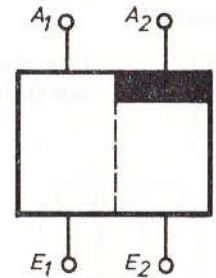
- ☐ **Falsch sind deshalb:**
Antwort c) und d).

- ☐ Ein für T_1 negativer Sperrimpuls ergibt sich nur dann aus der Differentiation, wenn am Vorbereitungseingang E_{V1} gleichzeitig ein Potential von 0 V liegt.

☐

15. Nebenstehende Abb. zeigt das genormte Symbol für

- ☐ a) eine bistabile oder monostabile Kippstufe
☐ b) eine bistabile Kippstufe (Flipflop)
☐ c) eine monostabile Kippstufe (Monoflop)
☐ d) eine astabile Kippstufe



16. Der schwarze Balken unter A_2 in der Abb. zu Frage 15 kennzeichnet, daß

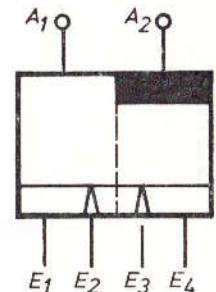
- ☐ a) Ausgang A_2 stärker belastbar ist
☐ b) Ausgang A_2 weniger belastungsfähig ist
☐ c) Ausgang A_2 bei Flipflop-Ruhelage das Binärsignal 0 bringt
☐ d) Ausgang A_2 bei Flipflop-Ruhelage das Binärsignal 1 bringt

17. Die in dem zur Frage 15 dargestellten Flipflopsymbol eingezeichneten Eingänge E_1 und E_2 sind

- ☐ a) statische Eingänge, die nur bei Binärsignal 1 wirksam werden
☐ b) statische Eingänge, die nur bei Binärsignal 0 wirksam werden
☐ c) dynamische Eingänge
☐ d) Vorbereitungseingänge

18. Eine wirksame Ansteuerung für das dargestellte, in Ruhelage befindliche Flipflop ist gegeben bei

- ☐ a) Signal 1 an E_1
☐ b) Potentialsprung 0 $\rightarrow$ 1 an E_2
☐ c) Signal 1 an E_1 und gleichzeitig Potentialsprung 0 $\rightarrow$ 1 an E_2



zu 15.

- ☐ Das abgebildete Symbol darf nach DIN 40700 Blatt 14 nur für bistabile Kippstufen (Flipflops) verwendet werden.

zu 16.

- ☐ Der schwarze, unter einem Flipflop-Ausgang dargestellte Balken, dient zur Unterscheidung der Ausgangssignale bei Ruhe- bzw. Arbeitslage.

Merke:

Der durch einen schwarzen Balken gekennzeichnete Ausgang eines Flipflops bringt in Ruhelage 1 und damit in der Arbeitslage 0.

zu 17.

- ☒
☐
☐
☐

zu 17. und 18.

Zusammenstellung der Flipflopeingänge

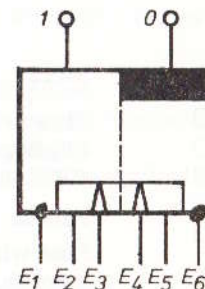
<u>Flipflop- eingang</u>	<u>Symbol</u>	<u>wirksam. An- steuerg.</u>	<u>Sign.am zugehör. Ausgang</u>
statisch		1	1
		0	1
dynamisch		0 → 1	1
		1 → 0	1
dynamisch mit Vorbereitung		0 → 1 1 (Vorber.)	1
		1 → 0 1 (Vorber.)	1

zu 18.

- ☐
☐
☒

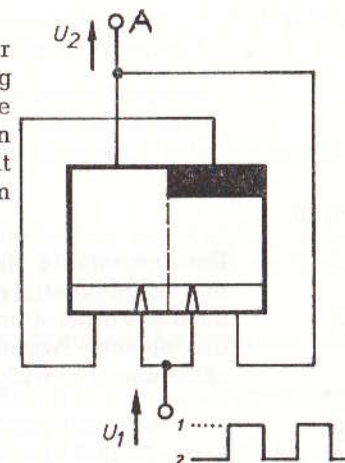
19. Geben Sie für das dargestellte Flipflop von den angegebenen Ansteuerungen diejenigen an, die zu einem Kippvorgang führen.

- ☐ a) 0 an E_1
☐ b) 1 an E_1
☐ c) 0 an E_6
☐ d) 1 an E_6
☐ e) 0 → 1 an E_3
☐ f) 0 → 1 an E_3 und gleichzeitig 1 an E_2
☐ g) 0 → 1 an E_4
☐ h) 0 → 1 an E_4 und gleichzeitig 1 an E_5



20. An den durch die Parallelschaltung der dynamischen Eingänge gebildeten Eingang des nebenstehenden Flipflops wird eine Rechteckspannung U_1 , die ständig zwischen 0 und 1 wechselt, angelegt. Wie verhält sich dabei die Ausgangsspannung U_2 am Arbeitsausgang A gegenüber U_1 ?

- ☐ a) U_2 hat gleiche Frequenz und Phasenlage
☐ b) U_2 hat gleiche Frequenz, aber eine Phasenverschiebung von 180° gegenüber U_1
☐ c) U_2 hat die doppelte Frequenz
☐ d) U_2 hat die halbe Frequenz



21. An den Eingang eines Flipflops nach Abb. zu Frage 20 wird ein Nadelimpuls richtiger Polarität angelegt. Dabei befindet sich das Flipflop in Ruhelage. Für welche Dauer nimmt das Flipflop dabei Arbeitslage ein?

- ☐ a) für beliebig lange Zeit, bis zum Eintreffen eines weiteren Impulses
☐ b) für die Dauer des Nadelimpulses
☐ c) für die Zeit $t = 0,7 R_B C_K$

22. Eine astabile Kippstufe kann eingesetzt werden als

- ☐ a) Impulsspeicher für Rechteckimpulse
☐ b) Rechteckgenerator
☐ c) Rechteckformer aus sinusförmigen Spannungen
☐ d) Rechteckformer aus Nadelimpulsen
☐ e) Zeittaktgeber z. B. für Blinkschaltungen

zu 19. **Merke:**

- ☐ Eine wirksame Ansteuerung ist nur dann möglich, wenn die Flipflopseite, deren Ausgangssignal 0 ist, angesteuert wird. (DIN 40 700)

☐ **Falsch:**

- ☐ Eine wirksame Ansteuerung über die Eingänge E_1 bis E_3 ist nicht möglich, da der zugehörige Ausgang 1 liefert.

zu 20.

- ☐ Das dargestellte Flipflop wird auch als Binärzählelement bezeichnet. Alle Potentialwechsel $0 \rightarrow 1$ verursachen einen Kippvorgang, da die Vorbereitungen durch die gekreuzten Verbindungen zu den eigenen Ausgängen immer fest geschaltet sind. Das Binärzählelement bewirkt eine Frequenzteilung im Verhältnis 2 : 1.

☐
☒

zu 21.

- ☒ Da ein Nadelimpuls immer einen Potentialsprung darstellt, kippt das Flipflop aus der angenommenen Ruhelage in die Arbeitslage. Diese wird für beliebig lange Zeit beibehalten (stabiles Verhalten in jeder Lage bei einem Flipflop).

zu 22.

- ☐ Astabile Kippstufen erzeugen durch die ständig sich wiederholenden, selbsttätig ausgelösten Kippvorgänge Rechteckspannungen, die an beiden Ausgängen abgegriffen werden können. Diese Rechteckspannungen werden bei verschiedenen Schaltungen als Zeittakt an die taktgesteuerten Schaltungsteile angelegt.

23. Die Frequenz der an einem Ausgang einer astabilen Kippstufe abgreifbaren Spannung ist abhängig von

- ☐ a) der zeitlichen Folge eingangsseitiger Nadelimpulse
☐ b) der Frequenz einer eingangsseitigen sinusförmigen Spannung
☐ c) der Amplitude einer eingangsseitigen Spannung
☐ d) den durch die Dimensionierung der Schaltung festgelegten Sperrzeiten beider Transistoren

24. An einem Ausgang einer astabilen Kippstufe liegt eine Rechteckschwingung mit einer Spannung $U_{ss} = 6 \text{ V}$ und einer Frequenz $f = 2 \text{ kHz}$. Wie verhält sich die Rechteckschwingung am anderen Ausgang?

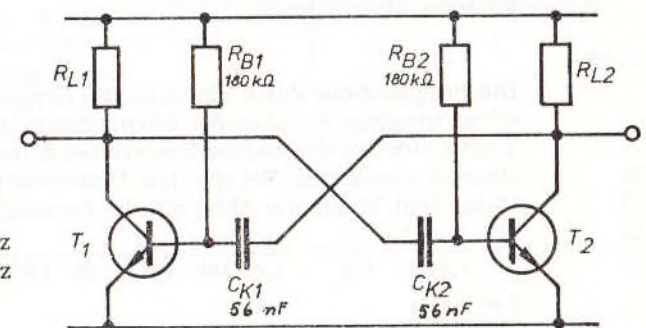
- ☐ a) sie hat die gleiche Spannung, aber halbe Frequenz
☐ b) sie hat die gleiche Frequenz, aber halbe Spannung
☐ c) sie besitzt gleiche Spannung und Frequenz, jedoch eine Phasenverschiebung von 180°

25. Zur Erzeugung einer vollen Rechteckschwingung am Ausgang einer astabilen Kippstufe sind zwei Kippvorgänge (ein Kipp- und ein Rückkippvorgang) erforderlich. Wie werden beide ausgelöst?

- ☐ a) Beide Kippvorgänge werden durch äußere Ansteuerung ausgelöst.
☐ b) Der Kippvorgang wird von außen und der Rückkippvorgang durch innere Kondensatorumladung ausgelöst.
☐ c) Beide Kippvorgänge werden durch Potentialverschiebungen an den Kapazitäten selbsttätig ausgelöst.

26. Nebenstehende astabile Kippstufe hat eine Frequenz von

- ☐ a) 70 Hz
☐ b) 140 Hz
☐ c) 7 kHz
☐ d) 14 kHz



zu 23.

- ☐
☐
☐
☒

Da die Rechteckspannung an den Ausgängen der astabilen Kippstufe durch selbsttätig ausgelöste Kippvorgänge entsteht, ist die Frequenz nur von der Dimensionierung und nicht von einer äußeren Ansteuerung abhängig.

Falsch:

Antworten a) bis c).

Astabile Kippstufen besitzen keine Eingänge zur Auslösung von Kippvorgängen.

zu 24.

- ☐
☐
☒

Bei Kippstufen — auch bei astabilen Kippstufen — ist ein Transistor leitend, wenn der andere gesperrt ist. Beide Transistor-Leitzustände wechseln gleichzeitig, so daß Frequenz und Spannung an beiden Ausgängen gleich sind.

zu 25.

- ☐
☐
☒

Astabile Kippstufen setzen sich aus zwei dynamisch gesteuerten Schaltstufen zusammen; ihre charakteristische Eigenschaft ist die bei einem eingangsseitigen Potentialsprung beginnende und von der Dimensionierung der Koppelkapazitäten abhängige Sperrzeit des Transistors.

Merke:

Bei astabilen Kippstufen lösen Kippvorgänge Potentialverschiebungen an den Koppelkapazitäten aus, denen eine Kondensatorumladung folgt. Nach Vollendung jeder Umladung erfolgt ein weiterer Kippvorgang.

zu 26.

- ☒
☐
☐
☐

Die Frequenz der durch eine astabile Kippstufe erzeugten Rechteckschwingung ist über die Schwingungsdauer T zu berechnen. T setzt sich aus den beiden Sperrzeiten t_1 und t_2 der beiden Transistoren zusammen. Bei gleicher Dimensionierung beider Schaltstufen (vgl. hierzu die Abb.) gilt die Formel:

$$f = \frac{1}{1,4 \cdot R_B \cdot C_K} = \frac{1}{1,4 \cdot 180 \cdot 10^3 \Omega \cdot 56 \cdot 10^{-9} \text{ F}}$$

$$f = 70 \text{ Hz}$$

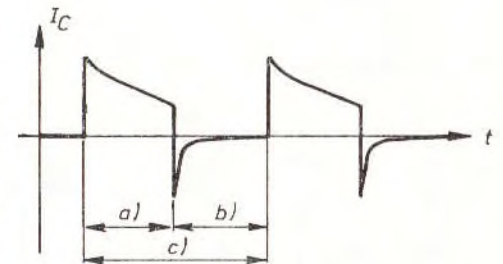
27. Welche der vier unter a) bis d) angegebenen Maßnahmen, jeweils allein angewendet, führen zu einer Verdopplung der erzeugten Rechteckfrequenz?

- ☐ a) Verdopplung der beiden Koppelkapazitäten C_{K1} und C_{K2}
☐ b) Halbierung der beiden Koppelkapazitäten C_{K1} und C_{K2}
☐ c) Verdopplung der beiden Basisvorwiderstände R_{B1} und R_{B2}
☐ d) Halbierung der beiden Basisvorwiderstände R_{B1} und R_{B2}

28. In der zu Frage 26 angegebenen Schaltung soll die Sperrzeit des Transistors T_2 unter Beibehaltung der Frequenz vergrößert werden. Zu diesem Zweck sind:

- ☐ a) C_{K1} zu vergrößern und gleichzeitig C_{K2} zu verkleinern
☐ b) C_{K1} zu verkleinern und gleichzeitig C_{K2} zu vergrößern
☐ c) C_{K1} und gleichzeitig R_{B1} zu vergrößern
☐ d) C_{K2} und gleichzeitig R_{B2} zu vergrößern
☐ e) C_{K1} zu vergrößern und gleichzeitig R_{B2} zu verkleinern
☐ f) C_{K1} zu verkleinern und gleichzeitig R_{B2} zu vergrößern
☐ g) C_{K2} zu vergrößern und gleichzeitig R_{B1} zu verkleinern
☐ h) C_{K2} zu verkleinern und gleichzeitig R_{B1} zu vergrößern

29. Das nebenstehende Stromdiagramm stellt die Kondensatorströme eines Koppelkondensators einer astabilen Kippstufe während beider Umladephasen dar. Geben Sie an, für welche der in der Abb. angegebenen Zeiten a) bis c) der zugehörige Schalttransistor gesperrt ist.



- ☐ a)
☐ b)
☐ c)

zu 27.

Eine Verdopplung der Rechteckfrequenz ergibt sich bei einer Halbierung der Schwingungsdauer T .

- ☐
☒
☐
☒

$$T = t_1 + t_2$$

$$f = \frac{1}{T}$$

Die Sperrzeiten t_1 und t_2 und damit die Schwingungsdauer werden halbiert durch Halbierung von C_{K1} und C_{K2} oder R_{B1} und R_{B2} .

zu 28.

- ☐
☒
☐
☐
☐
☒
☒
☐

Die geforderte Vergrößerung der Sperrzeit des Transistors T_2 ist möglich durch eine Erhöhung von R_{B2} oder C_{K2} . Gleichzeitig muß jedoch, damit die Frequenz beibehalten wird, die Sperrzeit von Transistor T_1 um den gleichen Wert verringert werden. Dies geschieht durch Verkleinern von R_{B1} oder C_{K1} .

zu 29.

- ☒
☐
☐

Die beiden Umladevorgänge bei einem Kondensator unterscheiden sich durch ihre Zeitkonstante. Während des Umladevorgangs über R_B mit der großen Zeitkonstanten ist der zugehörige Transistor gesperrt. Man erkennt diesen Umladevorgang im Stromdiagramm an der langsameren Stromabnahme.

30. Wie groß darf das Verhältnis $\frac{t_1}{t_2}$ der beiden Transistor-Sperrzeiten einer astabilen Kippstufe gewählt werden?

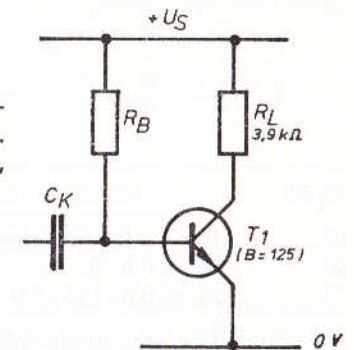
- ☐ a) 0,1 ... 100
☐ b) 0,2 ... 5
☐ c) mindestens 0,1 und nach oben unbegrenzt
☐ d) beliebig

31. Für eine astabile Kippstufe sind folgende frequenzbestimmende Teile festgelegt: $R_{B1} = 100 \text{ k}\Omega$, $C_{K1} = 0,047 \mu\text{F}$ und $R_{B2} = 220 \text{ k}\Omega$. In welchen Grenzen darf C_{K2} gewählt werden, damit noch ein sicheres Kippen gewährleistet ist?

- ☐ a) 1 nF ... 0,022 μF
☐ b) 4,7 nF ... 0,1 μF
☐ c) 0,022 ... 0,22 μF
☐ d) beliebig

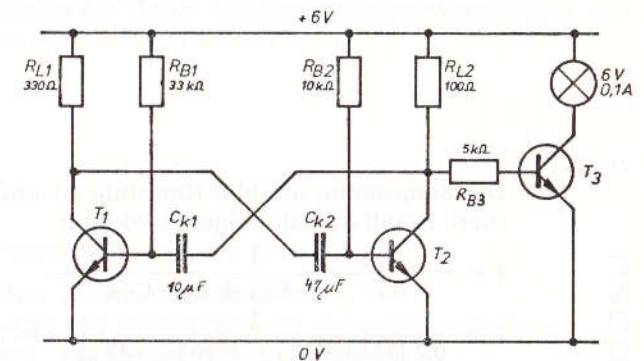
32. Eine der beiden Schaltstufen einer astabilen Kippstufe ist nebenstehend abgebildet. In welcher Größe muß R_B gewählt werden, damit der Transistor richtig schaltet?

- ☐ a) 100 k Ω
☐ b) 220 k Ω
☐ c) 470 k Ω



33. Nebenstehende Schaltung zeigt einen Blinkgeber. Die Blinkfrequenz für die angegebene Dimensionierung beträgt

- ☐ a) 1,5 Hz
☐ b) 1,8 Hz
☐ c) 2,2 Hz
☐ d) 5,6 Hz



zu 30. Merke:

- ☐ Das Verhältnis $t_1 : t_2$ der beiden Transistor-Sperrzeiten darf den Wert 1 : 5 nicht unterschreiten und den Wert 5 : 1 nicht überschreiten, um ein sicheres Kippen zu gewährleisten.
- ☐
- ☐
- ☐

zu 31.

- ☐ Geht man davon aus, daß das Verhältnis $t_1 : t_2$ zwischen 0,2 und 5 liegen darf, so ist
- ☒ $t_2 = (0,2 \dots 5) t_1$ und $C_{K2} = \frac{R_{B1} \cdot C_{K1}}{R_{B2}} \cdot (0,2 \dots 5)$
- ☐
- ☐

$$C_{K2} = 0,004 \dots 0,1 \mu F$$

$$C_{K2} \approx 4,7 \text{ nF} \dots 0,1 \mu F$$

zu 32.

- ☒ Für die Berechnung von R_B gilt folgende Formel:
- ☒ $R_B \leq 0,8 \cdot B \cdot R_L$
- ☐ $R_B \leq 0,8 \cdot 125 \cdot 3,9 \cdot 10^3 \Omega = \underline{390 \text{ k}\Omega}$
- Der errechnete Wert ist der größtmögliche Basisvorwiderstand. Er darf ohne weiteres etwas kleiner sein.

zu 33.

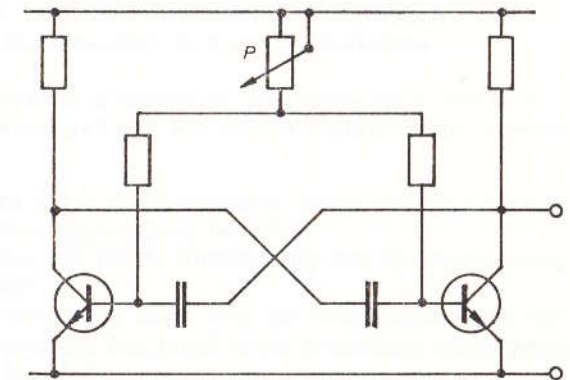
Die dargestellte astabile Kippstufe ist unsymmetrisch dimensioniert. Es gilt deshalb folgende Formel:

$$f = \frac{1}{0,7 \cdot (R_{B1} \cdot C_{K1} + R_{B2} \cdot C_{K2})}$$

$$f = \frac{1}{0,7 (33 \text{ k}\Omega \cdot 10 \mu F + 10 \text{ k}\Omega \cdot 47 \mu F)} = \underline{1,8 \text{ Hz}}$$

34. Wie ist das Verhältnis der Brenndauer zur Pausendauer der Glühlampe in der Schaltung zu Frage 33?

- ☐ a) Brenndauer = Pausendauer
- ☐ b) Brenndauer kleiner als Pausendauer
- ☐ c) Brenndauer größer als Pausendauer



35. Welche Aufgabe hat das Potentiometer P in der nebenstehenden Schaltung einer astabilen Kippstufe?

- ☐ a) Feinabgleich der erzeugten Rechteckfrequenz
- ☐ b) Symmetrierung der erzeugten Rechteckspannung
- ☐ c) Abgleich der bei allen Transistoren vorhandenen Unsymmetrien
- ☐ d) Beeinflussung der Transistor-Sperrzeiten beider Transistoren
- ☐ e) Kompensation der durch Temperatureinfluß entstehenden Frequenzänderungen
- ☐ f) Kompensation der durch Speisespannungsschwankungen entstehenden Frequenzänderungen

36. Eine monostabile Kippstufe setzt sich zusammen aus

- ☐ a) zwei statisch gesteuerten Schaltstufen
- ☐ b) einer statisch und einer dynamisch gesteuerten Schaltstufe
- ☐ c) zwei dynamisch gesteuerten Schaltstufen

zu 34.

- ☐ Die Glühlampe leuchtet auf, wenn der Transistor T_3 leitend angesteuert wird, also während der Sperrzeit von T_2 . Diese ist:
☒ $t_2 = 0,7 \cdot R_{B2} \cdot C_{K2} = 0,7 \cdot 10 \text{ k}\Omega \cdot 47 \text{ }\mu\text{F} = \underline{329 \text{ ms}}$

In der Sperrzeit für Transistor T_1 brennt die Lampe nicht. Sie beträgt:

$$t_1 = 0,7 \cdot R_{B1} \cdot C_{K1} = 0,7 \cdot 33 \text{ k}\Omega \cdot 10 \text{ }\mu\text{F} = \underline{231 \text{ ms}}$$

Die Brenndauer t_2 der Glühlampe ist also größer als die Pausendauer t_1 .

zu 35.

- ☒ Durch P wird die Sperrzeit beider Transistoren beeinflusst. Da die erzeugte Frequenz der Kehrwert der Summe beider Sperrzeiten ist, wirkt sich eine Veränderung von P auf die Frequenz aus.
☐
☐

Merke:

Je größer der mit dem Potentiometer P eingestellte Wert ist, um so kleiner ist die Frequenz.

☐

zu 36.

- ☐ Eine monostabile Kippstufe besteht immer aus einer statisch und
☒ einer dynamisch gesteuerten Schaltstufe.
☐

37. Welche Schaltstufe ist bei einer monostabilen Kippstufe leitend, wenn sich die Kippstufe in Ruhelage befindet?

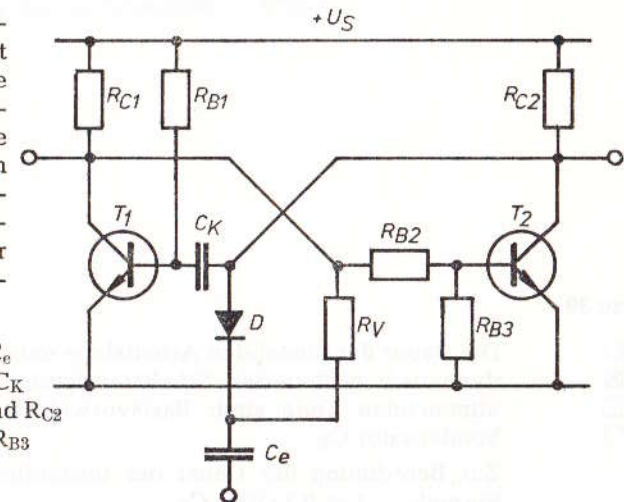
- ☐ a) bei Verwendung von NPN-Transistoren die statisch gesteuerte Schaltstufe
☐ b) bei Verwendung von PNP-Transistoren die statisch gesteuerte Schaltstufe
☐ c) bei Verwendung von NPN-Transistoren die dynamisch gesteuerte Schaltstufe
☐ d) bei Verwendung von PNP-Transistoren die dynamisch gesteuerte Schaltstufe
☐ e) in jedem Falle die statisch gesteuerte Schaltstufe
☐ f) in jedem Fall die dynamisch gesteuerte Schaltstufe

38. Eine in Ruhelage befindliche monostabile Kippstufe wird durch eine entsprechende Ansteuerung gekippt. Die daraus resultierende Arbeitslage ist

- ☐ a) stabil und wird durch einen weiteren, durch äußere Ansteuerung ausgelösten Kippvorgang beendet
☐ b) stabil und kann nur durch Abschaltung der Speisespannung beendet werden
☐ c) instabil und wird nach einer von der Dimensionierung der Schaltung abhängigen Zeit durch einen selbsttätig ausgelösten Kippvorgang beendet
☐ d) instabil und wird mit dem Wegfall der Ansteuerung beendet

39. In der nebenstehenden Abb. ist eine monostabile Kippstufe dargestellt. Geben Sie an, welche von den unter a) bis d) aufgeführten Bauteilen die Dauer der instabilen Arbeitslage bestimmen.

- ☐ a) R_V und C_e
☐ b) R_{B1} und C_K
☐ c) T_1 , C_K und R_{C2}
☐ d) R_{B2} und R_{B3}



zu 37.

- ☐ In Ruhelage ist immer die dynamisch gesteuerte Schaltstufe einer monostabilen Kippstufe leitend, unabhängig von der Verwendung von NPN- oder PNP-Transistoren, da in jedem Falle deren Transistor über einen Basisvorwiderstand positives Potential bei NPN-Transistoren bzw. negatives Potential bei PNP-Transistoren an der Basis gegenüber Emittter erhält.
- ☒
- ☐
- ☒

zu 38.

- ☐ Eine monostabile Kippstufe besitzt immer eine stabile Ruhelage, die durch einen von außen eingeleiteten Kippvorgang beendet wird, und eine instabile Arbeitslage, deren Dauer von der Dimensionierung der Schaltung abhängt. Der Rückkippvorgang erfolgt dann selbsttätig.
- ☒
- ☐

zu 39.

- ☐ Die Dauer der instabilen Arbeitslage entspricht der Sperrzeit des dynamisch gesteuerten Schalttransistors. Die die Sperrzeit bestimmenden Teile sind: Basisvorwiderstand R_{B1} und Koppelkondensator C_K .
- ☒
- ☐
- ☐
- Zur Berechnung der Dauer der instabilen Arbeitslage gilt die Formel: $t = 0,7 \cdot R_{B1} \cdot C_K$

40. Welches Eingangssignal ist erforderlich, um die in der Abb. zu Frage 39 dargestellte monostabile Kippstufe aus der stabilen Ruhelage in die instabile Arbeitslage zu kippen?

- ☐ a) Potential 0 V
☐ b) Potentialsprung $0 \text{ V} \rightarrow +U_s$
☐ c) Potential $+U_s$
☐ d) Potentialsprung $+U_s \rightarrow 0 \text{ V}$

41. Welche Aufgabe hat die Diode D in der Abb. zu Frage 39?

- ☐ a) Sperrung der bei der Differentiation der eingangsseitigen Potentialsprünge entstehenden positiven Impulse
☐ b) Verringerung der Eingangsspannung um den konstanten Wert der Diffusionsspannung der Diode
☐ c) Temperaturkompensation für Transistor T_1

42. Im Symbol der monostabilen Kippstufe ist zur Unterscheidung vom Flipflop ein Pfeil eingezeichnet. Die Pfeilspitze zeigt zum

- ☐ a) in Ruhelage leitenden Transistor
☐ b) in Arbeitslage leitenden Transistor
☐ c) Ausgang, der in Ruhelage 1 bringt
☐ d) Ausgang, der in Arbeitslage 1 bringt

zu 40.

- ☐ Der in der Abb. zu Frage 39 dargestellte Eingang ist ein dynamischer Eingang (zu erkennen an C_e), der nur bei negativen Potentialsprüngen negative Nadelimpulse (Richtung der Diode D) an den Transistor T_1 weitergibt.

zu 41.

- ☒ Die Diode sperrt die bei der Differentiation entstehenden positiven Nadelimpulse, da nur die negativen Nadelimpulse den in Ruhelage leitenden Transistor T_1 sperren sollen.
- ☐
- ☐

zu 42.

Falsch:

- ☐ Die Antworten a) und b) sind falsch, weil der leitende Transistor — je nach Zuordnung — am Ausgang 0 oder 1 haben kann.
- ☐
- ☒
- ☐

Zu Abschnitt 5**Schaltwerke*)**

1. Zähler für Binärcodes sind einzuordnen in die Gruppe der

- ☐ a) Schaltglieder
☐ b) Schaltwerke
☐ c) Schaltnetze

2. Nach ihrer Wirkungsweise lassen sich Binärzähler unterscheiden in

- ☐ a) Asynchronzähler und Rückwärtszähler
☐ b) Dualzähler und Vorwärtszähler
☐ c) Asynchronzähler und Synchronzähler
☐ d) Synchronzähler und BCD-Zähler
☐ e) Vorwärtszähler, Rückwärtszähler und Dualzähler

3. Bei einem sechsstelligen Dualzähler sind die einzelnen Flipflops der Reihe nach bewertet mit

- ☐ a) 0, 2, 4, 8, 16 und 32
☐ b) 1, 2, 4, 6, 8 und 10
☐ c) 1, 2, 4, 8, 16 und 32
☐ d) 1, 2, 4, 2, 10 und 20

4. Das besondere Merkmal der BCD-Zähler ist

- ☐ a) die spezielle Anwendung zur Zählung von Werten, die kleiner als 1 sind und somit als Dezimalbruch dargestellt werden
☐ b) die Darstellung des Zählergebnisses in einem Code, der jede einzelne Dezimalstelle verschlüsselt
☐ c) die spezielle Anwendung zur Zählung von Impulsen, die nach dem BCD-Code verschlüsselt sind

*) Vgl. hierzu Abschnitt 5 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☐ Zähler gehören zur Gruppe der Schaltwerke. Schaltwerke sind Schaltungen, die Speicherglieder, also z. B. Kippstufen, enthalten.

zu 2.

Merke:

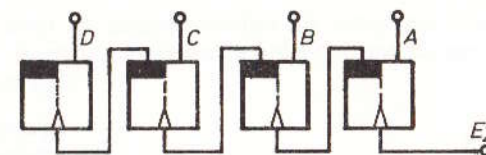
- ☐ **Zähler lassen sich unterteilen**
☐ **nach ihrer Wirkungsweise in**
☒ Asynchronzähler und
☐ Synchronzähler
☐ **nach ihrer Zählrichtung in**
☐ Vorwärtszähler und
☐ Rückwärtszähler
nach der Codierung ihres Zählergebnisses in
☐ Dualzähler,
☐ BCD-Zähler usw.

zu 3.

- ☐ Dualzähler liefern das Zählergebnis im Dualcode, deshalb sind die Flipflops mit den Wertigkeiten der Dualstellen bewertet.
☒ Diese sind:
☐ $2^0 = 1$, $2^1 = 2$, $2^2 = 4$, $2^3 = 8$, $2^4 = 16$ und $2^5 = 32$.

zu 4.

- ☐ BCD-Zähler liefern das Zählergebnis in einem BCD-Code; das ist ein Code, der jede Dezimalstelle einzeln verschlüsselt.

☒
☐


5. Die dargestellte Schaltung zeigt einen

- ☐ a) Asynchronzähler für Dualcode vorwärtszählend
☐ b) Synchronzähler für Dualcode vorwärtszählend
☐ c) Asynchronzähler für Dualcode rückwärtszählend
☐ d) Synchronzähler für Dualcode rückwärtszählend

6. Wie ist die Lage der Flipflops des in Frage 5 dargestellten Zählers, wenn am Eingang Ez 9 Impulse wirksam geworden sind und vorher alle Flipflops in Ruhelage waren?

- ☐ a) alle Flipflops in Arbeitslage
☐ b) Flipflop A und B in Arbeitslage und Flipflop C und D in Ruhelage
☐ c) Flipflop A und D in Arbeitslage und Flipflop B und C in Ruhelage
☐ d) Flipflop A, B und C in Arbeitslage und Flipflop D in Ruhelage

7. Welche Flipflops des in Frage 5 dargestellten Zählers kippen beim 10. Impuls?

- ☐ a) Alle vorher in Ruhelage befindlichen Flipflops kippen in die Arbeitslage.
☐ b) Alle vorher in Arbeitslage befindlichen Flipflops kippen in die Ruhelage.
☐ c) Flipflop A nimmt Ruhelage an, Flipflop B nimmt Arbeitslage an und Flipflop C und D kippen nicht.

8. Wie groß ist die Zählerkapazität des in Frage 5 dargestellten Zählers?

- ☐ a) 4
☐ b) 9
☐ c) 15
☐ d) 16

zu 5.

- ☒ Die in der dargestellten Schaltung verwendeten Flipflops werden dynamisch mit Potentialsprüngen $0 \rightarrow 1$ gesteuert. Dabei ergibt sich eine steigende Zählfolge, wenn die Weiterschaltimpulse jeweils an den Ruheaussgängen der vorherliegenden Flipflops abgegriffen werden. Der Zählerstand vergrößert sich mit jedem Impuls um 1, wenn die Flipflopwertigkeiten entsprechend dem Dualsystem festgelegt sind, also 1 für Flipflop A, 2 für Flipflop B, 4 für Flipflop C und 8 für Flipflop D.

zu 6.

- ☐ Der dargestellte Dualzähler zeigt den Zählerstand „9“ im Dualcode an den Arbeitsgängen an.
☐ $9 \triangleq 1001$
☒ Es befinden sich also nur die Flipflops A und D in Arbeitslage.

zu 7.

- ☐ Vor dem 10. Impuls ist der Zählerstand des Dualzählers $9 \triangleq 1001$ und nimmt mit dem 10. Impuls den Stand $10 \triangleq 1010$ an.
☐ Es ändern sich die letzten beiden Dualstellen, so daß also nur die Flipflops A und B kippen.
☒

zu 8.

- ☐ Unter Zählerkapazität versteht man das größte darstellbare Zählerergebnis. Dieses ist bei einem Dualzähler erreicht, wenn alle Flipflops in die Arbeitslage gekippt sind. Für den vierstelligen Zähler ergibt sich der Wert: $1 + 2 + 4 + 8 = 15$
☐

9. Welche Zähler nehmen nach dem 10. Impuls wieder die ursprüngliche Ausgangsstellung (vor dem 1. Impuls) ein und wieviel Flipflops müssen solche Zähler mindestens enthalten?

- ☐ a) Dualzähler mit 4 Flipflops
☐ b) Dualzähler mit 5 Flipflops
☐ c) BCD-Zähler mit 3 Flipflops
☐ d) BCD-Zähler mit 4 Flipflops

10. Wodurch unterscheiden sich Synchronzähler von Asynchronzählern?

- ☐ a) Synchronzähler sind schneller aber schaltungsaufwendiger
☐ b) Synchronzähler sind langsamer und schaltungsaufwendiger
☐ c) Synchronzähler sind schneller und weniger aufwendig in der Schaltung
☐ d) Synchronzähler sind langsamer und weniger aufwendig in der Schaltung

11. Eine gemeinsame Taktleitung für alle Flipflops und eine Vorbereitungsschaltung mittels Schaltnetzen bei jedem Flipflop ist kennzeichnend für

- ☐ a) Asynchron-Vorwärtszähler für Dualcode
☐ b) Synchron-Vorwärtszähler für Dualcode
☐ c) Asynchron-Rückwärtszähler für Dualcode
☐ d) Synchron-Rückwärtszähler für Dualcode

12. Bei einem vorwärtszählenden Synchronzähler für den Aikencode sind die vier vorhandenen Flipflops

- ☐ a) mit 1, 2, 4 und 8 bewertet
☐ b) mit 1, 2, 4 und 2 bewertet
☐ c) nicht bewertet, da der Aikencode nicht additiv ist

13. Wieviel Flipflops werden für einen Dualzähler benötigt, wenn dieser bis zu 999 am Eingang anliegende Impulse zählen soll?

- ☐ a) 8
☐ b) 9
☐ c) 10
☐ d) 11
☐ e) 12

zu 9.

- ☐ BCD-Zähler kennen nur 10 sich voneinander unterscheidende Stellungen, denen die Werte 0, 1, 2...9 zugeordnet sind. Es sind mindestens vier Flipflops erforderlich; damit sind 16 unterschiedliche Stellungen möglich, von denen jedoch 6 ungenutzt bleiben.

zu 10.

- ☒ Synchronzähler unterscheiden sich in der Schaltung von Asynchronzählern insofern, als alle Flipflops gleichzeitig angesteuert werden, während beim Asynchronzähler alle Flipflops nacheinander — jeweils vom vorherliegenden — angesteuert werden.
- ☐ Daraus resultiert für den Synchronzähler eine kürzere Einstellzeit; hierbei ist die Schaltungstechnik jedoch aufwendiger.

zu 11. **Merke:**

- ☐ Gemeinsame Taktleitung für alle Flipflops und Schaltnetze in den Vorbereitungsleitungen aller Flipflops kennzeichnen alle Synchronzähler, unabhängig von der Zählrichtung und Codierung.

zu 12.

- ☐ Der Aikencode ist ein additiver Code mit den Stellenwertigkeiten 1, 2, 4 und 2. Ebenso sind die Flipflops von synchronen und asynchronen Zählern für diesen Code bewertet.

zu 13.

- ☐ Die Anzahl z der verschiedenen Zählerstellungen eines Dualzählers ist abhängig von der Anzahl n der Flipflops. Es gilt die Formel:
- ☒ $z = 2^n$
- ☐ Für beispielsweise $n = 10$ Flipflops ergeben sich $z = 2^{10} = 1024$ Zählerstellungen, von denen 1000 zur Darstellung der Werte 0...999 genutzt werden.

14. Wieviel Flipflops werden für einen BCD-Zähler mit Aikencode benötigt, wenn dieser bis zu 999 am Eingang anliegende Impulse zählen soll?

- ☐ a) 8
- ☐ b) 9
- ☐ c) 10
- ☐ d) 11
- ☐ e) 12

15. Ein vierstelliger rückwärtszählender Dualzähler befindet sich in seiner Ausgangsstellung, bei der alle Flipflops Ruhelage einnehmen. Wieviel Eingangsimpulse sind erforderlich, damit Flipflop 1 (Wertigkeit 1) und Flipflop 8 (Wertigkeit 8) in Arbeitslage und Flipflop 2 (Wertigkeit 2) und Flipflop 4 (Wertigkeit 4) in Ruhelage kommen?

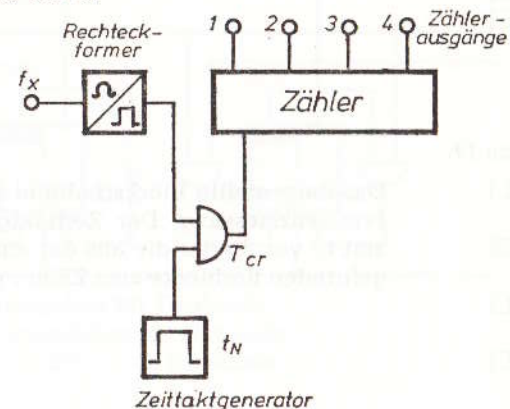
- ☐ a) 6
- ☐ b) 7
- ☐ c) 8
- ☐ d) 9

16. Geben Sie von den aufgeführten BCD-Zählern diejenigen an, die mehr als vier Flipflops benötigen.

- ☐ a) Drei-Exzeß-Code-Zähler
- ☐ b) Biquinär-Code-Zähler
- ☐ c) Zwei-aus-Fünf-Code-Zähler
- ☐ d) Aikencode-Zähler

17. Das dargestellte Blockschaltbild zeigt das Prinzip einer

- ☐ a) digitalen Zeitmessung
- ☐ b) digitalen Frequenzmessung
- ☐ c) Frequenzteilerstufe
- ☐ d) Frequenzvervielfachung



zu 14.

- ☐ Im Aikencode wird jede einzelne Stelle einer Dezimalzahl durch 4 bits dargestellt; es sind also für jede Dekade 4 Flipflops erforderlich.
- ☐ Der geforderte maximale Zählerstand von 999 erstreckt sich über drei Dekaden, folglich sind $3 \cdot 4 = 12$ Flipflops notwendig.

zu 15.

Zählerstände eines 4-bits-Rückwärtszählers für Dualcode:

Impuls	Flipflop			
	8	4	2	1
—	0	0	0	0
1.	1	1	1	1
2.	1	1	1	0
3.	1	1	0	1
4.	1	1	0	0
5.	1	0	1	1
6.	1	0	1	0
7.	1	0	0	1
8.	1	0	0	0
usw.				

0 $\triangleq$ Flipflop-Ruhelage
1 $\triangleq$ Flipflop-Arbeitslage

- ☐
- ☒
- ☐
- ☐

zu 16.

- ☐ Der Binärcode ist siebenstellig, der 2-aus-5-Code fünfstellig. Sie benötigen daher 7 bzw. 5 Flipflops je Dekade.
- ☒
- ☒
- ☐

zu 17.

- ☐ Das dargestellte Blockschaltbild zeigt das Prinzip einer digitalen Frequenzmessung. Der Zeittaktgenerator gibt die Toröffnungszeit t_N vor, in der die aus der am Eingang liegenden Frequenz f_x geformten Rechtecke zum Zähler gelangen und gezählt werden.
- ☒
- ☐
- ☐

18. Bei einer digitalen Frequenzmessung gibt ein Zeittaktgenerator eine Toröffnungszeit von 1 ms vor. Während der Dauer, in der das Tor offen ist, laufen die Impulse mit unbekannter Frequenz über das Tor zum Zählereingang. Der Zählerstand am Ende der Zählzeit entspricht

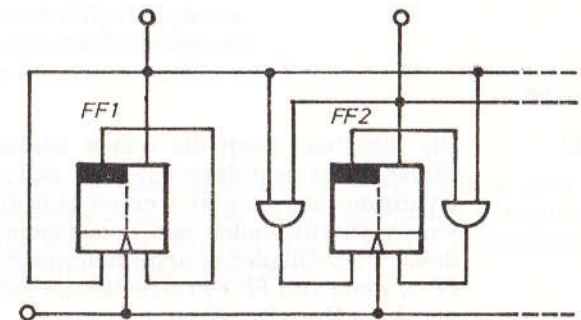
- ☐ a) der Frequenz in Hz
- ☐ b) dem Zehnfachen der Frequenz in Hz
- ☐ c) dem Hundertfachen der Frequenz in Hz
- ☐ d) der Frequenz in kHz

19. Das Prinzip der digitalen Zeitmessung beruht darauf, daß

- ☐ a) die Impulse eines geeichten Zeittaktgenerators während der zu messenden Zeit durch einen Zähler gezählt werden. Der Zählerstand entspricht der Zeit.
- ☐ b) während der zu messenden Zeit eine Kapazität an einer konstanten Spannung aufgeladen wird. Die Höhe der Ladespannung am Ende der Ladung ist ein Maß für die Zeit.
- ☐ c) die zu messende Zeit durch eine geeignete Schaltung in eine symmetrische Rechteckschwingung mit konstanter Frequenz, aber von der Zeit abhängiger Amplitude, umgeformt wird. Der Mittelwert dieser Spannung ist ein Maß für die Zeit.

20. Die dargestellte Schaltung zeigt die ersten beiden Flipflops eines

- ☐ a) asynchronen Vorwärtszählers für Dualcode
- ☐ b) synchronen Vorwärtszählers für Dualcode
- ☐ c) asynchronen Rückwärtszählers für Dualcode
- ☐ d) synchronen Rückwärtszählers für Dualcode
- ☐ e) Schieberegisters



zu 18.

- ☐
-
- ☐
-
- ☐
-
- ☒

Der Zähler in der beschriebenen Anordnung zählt die Impulse der unbekannten Frequenz, die in eine Millisekunde fallen. Da als Frequenz die Anzahl der Schwingungen pro Sekunde definiert ist, entspricht der Zählerstand $\frac{1}{1000}$ der Frequenz in Hz, also der Frequenz in kHz.

zu 19.

Falsch:

- ☒

Antwort b) und c).

Die genannten Verfahren sind zur Zeitmessung anwendbar, doch sind es keine digitalen Zeitmeßverfahren!

- ☐

- ☐

zu 20.

- ☐

Die Schaltung zeigt die ersten beiden Stufen eines Synchronzählers. Dies geht daraus hervor, daß beide Flipflops gleichzeitig (synchron) angesteuert werden und die Vorbereitungen jeweils vom vorherliegenden und vom eigenen Flipflop abhängig sind. Beide UND-Glieder ermöglichen nur dann eine Vorbereitung für FF 2, wenn sich FF 1 in Arbeitslage befindet; es handelt sich also um einen Vorwärtzähler.

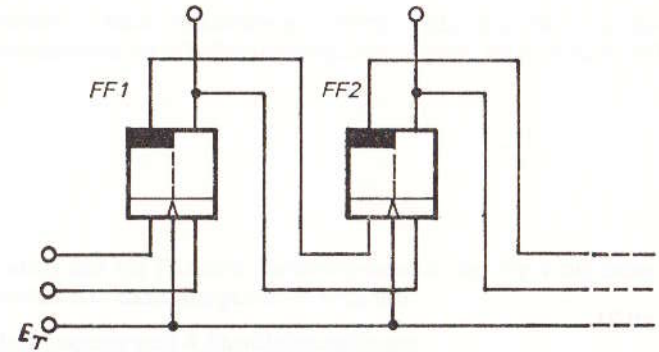
- ☒

- ☐

- ☐

- ☐

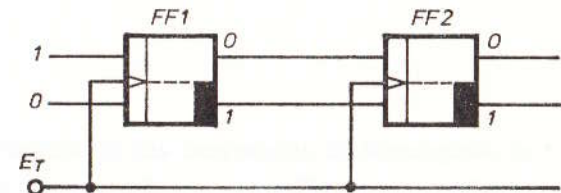
- ☐



21. Die dargestellte Schaltung zeigt die ersten beiden Flipflops eines

- ☐
- a) asynchronen Vorwärtzählers für Dualcode
-
- ☐
- b) synchronen Vorwärtzählers für Dualcode
-
- ☐
- c) asynchronen Rückwärtzählers für Dualcode
-
- ☐
- d) synchronen Rückwärtzählers für Dualcode
-
- ☐
- e) Schieberegisters

22. Die dargestellten beiden Flipflops bilden einen Ausschnitt aus einem Schieberegister. Welche Lage nimmt Flipflop 2 nach einem Schiebetakt ein, wenn sich Flipflop 1 vorher in Ruhelage befand?



- ☐
- a) Flipflop 2 nimmt Arbeitslage ein
-
- ☐
- b) Flipflop 2 behält die Ruhelage bei
-
- ☐
- c) die Lage von Flipflop 2 ist nicht von Flipflop 1 abhängig, daher unbestimmt

23. Eine in ein Schieberegister parallel eingegebene 4stellige Binärinformation soll nach 4 Schiebetakten noch voll im Schieberegister enthalten sein. Wieviel Flipflops muß das Schieberegister hierfür mindestens enthalten, wenn es nicht in sich geschlossen ist?

- ☐
- a) 4
-
- ☐
- b) 5
-
- ☐
- c) 6
-
- ☐
- d) 7
-
- ☐
- e) 8

zu 21.

- ☐ Die Schaltung zeigt einen Ausschnitt aus einem Schieberegister. Alle Flipflops werden gleichzeitig durch einen an E_T liegenden Impuls (Schiebetakt) angesteuert. Flipflop 2 übernimmt über beide Vorbereitungseingänge die gespeicherte Information (Ruhe- bzw. Arbeitslage) von Flipflop 1 während des Schiebetaktes.

zu 22.

- ☐ Flipflop 2 behält die Ruhelage bei, da sich Flipflop 1 vor dem Schiebetakt in Ruhelage befand. (Die Ruhelage von Flipflop 1 geht während des Schiebetaktes auf Flipflop 2 über.)

Merke:

Bei einem Schieberegister übernimmt jedes Flipflop seine Lage von dem in Schieberichtung vorherliegenden Flipflop.

zu 23.

- ☐ Mit vier Taktimpulsen wird die Information um vier Flipflops verschoben, so daß der Inhalt des vierten Flipflops jetzt im achten ist.

24. Wieviel Schiebetakte sind mindestens erforderlich, um eine sechsstellige Binärinformation in ein Schieberegister seriell einzuspeichern?

- ☐ a) 4
☐ b) 5
☐ c) 6
☐ d) 7
☐ e) 8

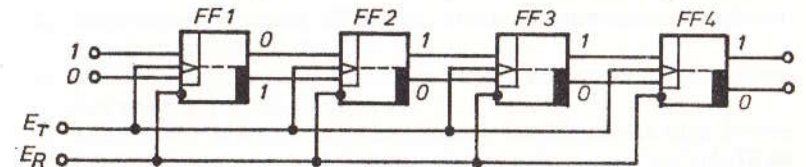
25. Ein Schieberegister, das als Parallel-/SerienCodewandler für 4-bit-Informationen eingesetzt ist, kann ausgerüstet sein mit

- ☐ a) 1 Serieneingang und 4 Parallelausgängen
☐ b) 1 Serieneingang und 1 Parallelausgang
☐ c) 4 Paralleleingängen und 1 Serienausgang
☐ d) 4 Paralleleingängen und 4 Parallelausgängen

26. Wieviel Schiebetakte sind mindestens erforderlich, wenn eine 4stellige Binärinformation durch ein Schieberegister mit minimaler Flipflopzahl aus Serien- in Parallelcode umgewandelt werden soll?

- ☐ a) 4
☐ b) 5
☐ c) 6
☐ d) 7

27. Ein wirksamer Schiebeimpuls für das dargestellte Schieberegister ist



- ☐ a) $0 \rightarrow 1$ an E_T
☐ b) $1 \rightarrow 0$ an E_T
☐ c) $0 \rightarrow 1$ an E_R
☐ d) $1 \rightarrow 0$ an E_R

28. Wie erfolgt die Rückstellung in die Ruhelage bei dem zu Frage 27 abgebildeten Schieberegister?

- ☐ a) 0 an E_T
☐ b) 1 an E_T
☐ c) 0 an E_R
☐ d) 1 an E_R

zu 24.

- ☐ Mit jedem Schiebetakt wird eine Stelle einer seriell angebotenen
☐ Binärinformation in das Schieberegister übernommen. Für eine
☒ sechsstellige Binärinformation sind also mindestens sechs Schiebetakte erforderlich.
☐
☐

zu 25.

- ☐ Zur parallelen Aufnahme einer 4stelligen Binärinformation müssen die Flipflops eines Schieberegisters mit Paralleleingängen
☐ ausgestattet sein, während die serielle Signalausgabe sowohl
☒ über einen speziellen Serienausgang wie auch über einen von
☒ mehreren Parallelausgängen möglich ist.

zu 26.

- ☒ Es sind 4 Schiebetakte erforderlich, denn damit ist die gesamte
☐ Binärinformation eingespeichert und kann ohne weiteren Schiebetakt an Parallelausgängen der gleichen Flipflops abgegriffen
☐ werden.
☐

zu 27.

- ☒ Der Schiebeimpuls wird an die gemeinsame Taktleitung E_T angelegt. Wirksam wird der Potentialsprung $0 \rightarrow 1$; das geht aus der
☐ offenen Pfeildarstellung der dynamischen Eingänge hervor.
☐
☐

zu 28.

- ☐ Die Rückstellung der Schieberegisterflipflops in die Ruhelage erfolgt über negierte statische Eingänge. Alle Rückstelleingänge
☐ sind zu einer Leitung E_R zusammengefaßt. An diese wird 0 angelegt.
☒
☐

29. Geben Sie für das zu Frage 27 dargestellte Schieberegister die Lage aller Flipflops nach 4 Schiebetakten an.

- ☐ a) alle Flipflops in Ruhelage
☐ b) FF 1, FF 2 und FF 3 in Arbeitslage; FF 4 in Ruhelage
☐ c) FF 1 in Ruhelage; FF 2, FF 3 und FF 4 in Arbeitslage
☐ d) alle Flipflops in Arbeitslage

30. Wie oft kippt Flipflop 3 des zu Frage 27 abgebildeten Schieberegisters, wenn 4 Schiebetakte wirksam werden?

- ☐ a) Flipflop 3 kippt nicht
☐ b) Flipflop 3 kippt einmal
☐ c) Flipflop 3 kippt zweimal
☐ d) Flipflop 3 kippt viermal

31. Mit Ringzähler bezeichnet man einen

- ☐ a) Binärzähler, dessen Flipflops durch magnetische Ringkernspeicher ersetzt sind
☐ b) Binärzähler, der nach Erreichen seines maximalen Zählerstandes wieder zurück zählt
☐ c) Zähler, der wie ein Schieberegister aufgebaut ist und dessen Zählergebnis in einem 1-aus-n-Code, z. B. 1-aus-10-Code, dargestellt wird

32. Bei Ruhelage eines Ringzählers für 1-aus-10-Code befinden sich

- ☐ a) alle Flipflops in Ruhelage
☐ b) ein Flipflop in Arbeitslage und alle restlichen in Ruhelage
☐ c) alle Flipflops in Arbeitslage

zu 29.

- ☐ Die an den Vorbereitungseingängen von FF 1 liegende Information verursacht bei jedem Schiebeimpuls eine Arbeitslage.
☐ Diese schiebt sich mit 4 Schiebetakten durch das gesamte Schieberegister, so daß nach 4 Takten alle Registerflipflops Arbeitslage einnehmen.
☒

zu 30.

- ☐ Mit dem zweiten Schiebetakt nimmt Flipflop 3 die Ruhelage von Flipflop 1 ein und kippt durch den dritten Schiebetakt wieder in die Arbeitslage. Für Flipflop 3 ergeben sich also insgesamt zwei Kippvorgänge.
☐
☒
☐

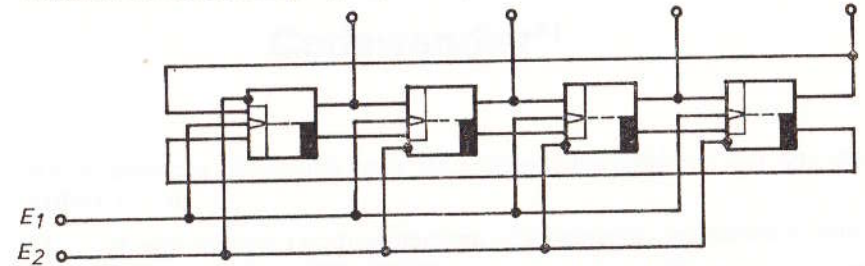
zu 31.

- ☐ Ringzähler sind Schieberegister, von denen meist nur ein Flipflop gesetzt ist. Außerdem wird das Ausgangssignal des letzten Flipflops auf die Informationseingänge des ersten Flipflops zurückgeführt. Schiebeimpulse schieben die eingegebene Information ständig durch das ringförmig aufgebaute Register.
☐
☒

zu 32.

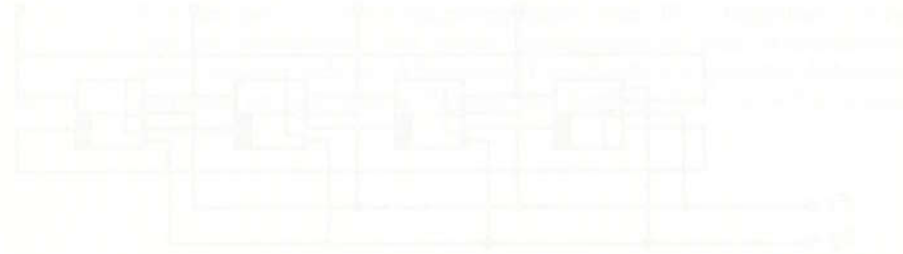
- ☐ Bei Ringzählern für 1-aus-n-Code sind entweder ein Flipflop in Arbeitslage und alle anderen in Ruhelage oder ein Flipflop in Ruhelage und alle restlichen in Arbeitslage.
☒ (Der zweite der genannten Fälle ist in dieser Frage nicht erwähnt!)
☐

33. Der dargestellte Ringzähler ist für 1-aus-4-Code ausgelegt. Welchen Zweck erfüllen die Eingänge E_1 und E_2 ?



- ☐ a) E_1 ist Zählimpulseingang und E_2 ist Rückstelleingang
☐ b) E_2 ist Zählimpulseingang und E_1 ist Rückstelleingang
☐ c) E_1 ist Zählimpulseingang und über E_2 wird eine Vorbereitung angeschaltet
☐ d) E_2 ist Zählimpulseingang und über E_1 wird eine Vorbereitung angeschaltet

zu 33.



- ☒ Die dynamischen Eingänge aller Flipflops sind zu dem gemeinsamen Eingang E_1 zusammengefaßt. Dieser dient zur Aufnahme der Zählimpulse. Über E_2 werden alle Flipflops statisch in die gewünschte Lage gesetzt, z. B. Flipflop 1 in Arbeitslage und alle übrigen in Ruhelage. Dies entspricht einer Rückstellung.

Zu Abschnitt 6

Codewandler*)

1. Als Nixieröhre bezeichnet man eine Ziffernanzeigeröhre, bei der die Ziffern 0...9
 - ☐ a) aus sieben Leuchtsegmenten, die einzeln ansteuerbar sind, zusammengesetzt werden
 - ☐ b) aus zehn Leuchtsegmenten, die einzeln ansteuerbar sind, zusammengesetzt werden
 - ☐ c) als zehn einzeln ansteuerbare Katoden einer Glimmlampe ausgebildet sind
 - ☐ d) durch zehn optische Systeme auf einer Mattscheibe projizierbar sind

2. Zur Anzeige der Zählerstände mit Ziffernanzeigeröhren eignen sich
 - ☐ a) alle Zähler mit den verschiedensten Codes gleich gut
 - ☐ b) BCD-Zähler besser als Dualzähler
 - ☐ c) Dualzähler besser als BCD-Zähler

3. Die Ansteuerung von Nixieröhren geschieht über
 - ☐ a) Dualcode
 - ☐ b) Aikencode
 - ☐ c) 2-aus-5-Code
 - ☐ d) 1-aus-10-Code

4. Die zur Anpassung des Zählercodes an den für Ziffernanzeigeröhren notwendigen Code verwendeten Codewandler sind vorwiegend
 - ☐ a) Schaltnetze mit Verknüpfungsgliedern
 - ☐ b) ohmsche Widerstandsnetzwerke
 - ☐ c) Schaltwerke

*) Vgl. hierzu Abschnitt 6 in dem „Handbuch der Elektronik; Teil 2—Digitaltechnik“.

Zu 1.

- ☐ Nixieröhren sind Glimmröhren mit meistens 10 ziffernförmig ausgebildeten Katoden und einer gemeinsamen Anode. Die Betriebsspannung beträgt etwa 200 V Gleichspannung. Die am negativeren Potential (Masse) angelegte Katode (Ziffer) leuchtet auf.

☐

zu 2.

- ☐ BCD-Zähler eignen sich besser, da alle BCD-Codes jede Ziffer einer Dezimalzahl getrennt darstellen. An einen BCD-Zähler kann also direkt für jede Dekade ein Decodierer und eine Ziffernanzeigeröhre angeschlossen werden.

zu 3.

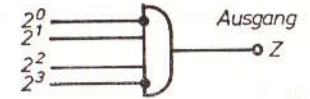
- ☐ Bei Nixieröhren darf immer nur eine Katode angesteuert werden. Für eine Röhre mit 10 Ziffern dürfen also jeweils 9 Katoden nicht durchgeschaltet sein. Dieser Forderung wird der 1-aus-10-Code gerecht.

zu 4.

- ☒ Die Umsetzung des Zählercodes in den für Ziffernanzeigeröhren erforderlichen Code geschieht meist durch Schaltnetze mit Verknüpfungsgliedern. Diese Schaltnetze sind oft als Diodenmatrix dargestellt.

5. In nebenstehender Abb. ist ein Ausschnitt einer Decodiermatrix (Dualer BCD-Code $\rightarrow$ 1-aus-10-Code) dargestellt. Welcher Wert wird decodiert?

- ☐ a) 2
☐ b) 6
☐ c) 9
☐ d) 11

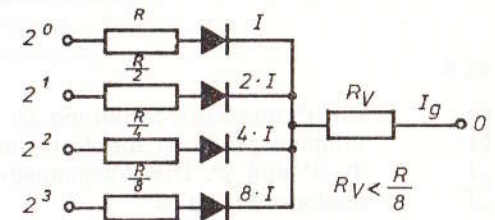


6. Die Vorteile des Ringzählers für 1-aus-10-Code gegenüber anderen asynchronen BCD-Zählern sind

- ☐ a) keine Decodiermatrix für die Ansteuerung von Ziffernanzeigeröhren (Nixieröhren) erforderlich
☐ b) Anzahl der Flipflops ist geringer
☐ c) Einstellzeit des Zählers nach einem Zählimpuls ist kürzer

7. Die dargestellte Schaltung zeigt

- ☐ a) einen AD-Wandler
☐ b) einen DA-Wandler
☐ c) ein UND-Glied
☐ d) ein ODER-Glied



8. In der zu Frage 7 dargestellten Schaltung ist die Ausgangsgröße

- ☐ a) ein dem digitalen Eingangssignal analoger Strom
☐ b) ein dem digitalen Eingangssignal analoger Spannungsabfall an R_V
☐ c) der Reziprokwert der digitalen Eingangsgröße
☐ d) der negierte Wert der digitalen Eingangsgröße

9. Bei einem AD-Wandler nach dem Sägezahnverfahren wird die analoge Eingangsspannung verglichen mit

- ☐ a) Potential 0 V
☐ b) dem ständig sich ändernden Momentanwert der Sägezahnspannung
☐ c) Potential $+U_s$
☐ d) der Ausgangsspannung des internen Impulszählers

zu 5.

- ☐ Das dargestellte Verknüpfungsglied ist ein UND-Glied. Setzt man für die Potenzen der 2 die damit ausgedrückten Stellenwerte, so erhält man:
☐ $Z = \overline{1} \ 2 \ 4 \ \overline{8}$,
 also $Z = 1$, wenn Eingang 2 und 4 das Binärsignal 1 bringen, wenn also der Zählerstand 6 ist.

zu 6.

- ☒ Bei Ringzählern werden alle Flipflops synchron angesteuert, deshalb sind die Einstellzeiten kürzer als bei Asynchronzählern. Außerdem kann eine Decodiermatrix entfallen, da der Zählerstand direkt in dem für Nixieröhren erforderlichen Code an den Ausgängen des Ringzählers abgegriffen werden kann.

zu 7.

- ☐ Die dargestellte Schaltung ist ein Digital-Analog-Wandler. Die Eingangsgröße ist die 4-bit-Binärinformation mit den Stellen 2^0 , 2^1 , 2^2 und 2^3 . Die Ausgangsgröße ist ein der Binärinformation analoger Strom I_g .

zu 8.

- ☒ Die Ausgangsgröße ist der dem Eingangssignal analoge Strom I_g . Dieser Strom erzeugt am Widerstand R_V einen Spannungsabfall, der dem Strom proportional ist und damit ebenfalls analog der eingangsseitigen Binärinformation ist.

zu 9.

- ☐ Bei einem AD-Wandler nach dem Sägezahnverfahren wird aus der Eingangsspannung ein proportionales Zeitintervall abgeleitet. Dies geschieht dadurch, daß eine intern erzeugte Sägezahnspannung mit dem Potential 0 V und mit der Eingangsspannung in zwei Differenzverstärkern verglichen wird.

10. Bei einem AD-Wandler nach dem Sägezahnverfahren ist die digitale Ausgangsgröße abhängig von

- ☐ a) der Frequenz des Impulsgenerators
☐ b) der Amplitude der zu zählenden Impulse
☐ c) der Anstiegssteilheit der Sägezahnspannung

11. Vorteile des AD-Wandlers nach dem Sägezahnverfahren sind

- ☐ a) automatische Polaritätsanzeige der angelegten Spannung ist möglich
☐ b) die digitale Ausgangsgröße ändert sich mit der Eingangsgröße stetig ohne zyklusbedingte Sprünge
☐ c) die Schaltung kommt mit einem internen Generator aus

12. AD-Wandler werden in der Meßtechnik eingesetzt bei

- ☐ a) digitalen Frequenzzählern
☐ b) digitalen Zeitmeßgeräten
☐ c) digitalen Spannungsmessern

zu 10.

- ☒ Die digitale Ausgangsgröße eines AD-Wandlers nach dem Sägezahnverfahren ist abhängig von der Eingangsspannung, vom Anstieg der intern erzeugten Sägezahnspannung und von der intern erzeugten Impulsfrequenz.
☐
☒

zu 11. **Falsch wäre:**

- ☒ **Antwort b):** Das Wandlerprinzip bedingt in jedem Falle einen Zählzyklus. Erst am Ende steht die Ausgangsgröße zur Verfügung.
☐ **Antwort c):** Die Schaltung benötigt zwei interne Spannungen: Sägezahnspannung, Rechteckspannung (Impulse). Beide werden in getrennten Generatoren erzeugt.
☐

zu 12.

- ☒ Frequenz, Zeit und Spannung liegen am Eingang aller genannten Meßgeräte als analoge Größen. Für die gewünschte digitale Anzeige ist eine AD-Umwandlung erforderlich.
☒
☒

Zu Abschnitt 7

Datenübertragungstechnik*)

1. Unter einem Binärschritt versteht man in der Datenübertragungstechnik
 - ☐ a) die Auswahl eines Zeichens aus zwei möglichen Zeichen
 - ☐ b) ein Signal definierter Dauer, dem ein Kennzustand von zwei möglichen Zuständen zugewiesen werden kann
 - ☐ c) die Aufteilung eines Codes in Zweierschritte
2. Beim Synchronverfahren
 - ☐ a) werden alle Binärschritte parallel übertragen
 - ☐ b) besteht Gleichlauf zwischen Sender und Empfänger der Binärschritte
 - ☐ c) werden Synchronisationsschritte am Ende jedes Zeichens gesendet, um Sender und Empfänger im Gleichlauf zu halten
 - ☐ d) haben alle Schritte einen Informationsinhalt
3. Beim Start-Stop-Verfahren
 - ☐ a) wird der Gleichlauf zwischen Sender und Empfänger nur jeweils für die Dauer eines Zeichens hergestellt
 - ☐ b) wird der Gleichlauf zwischen Sender und Empfänger nur für die Dauer eines Binärschrittes hergestellt
 - ☐ c) wird am Anfang eines Datenblocks ein Startsignal und am Ende des Datenblocks ein Stop-Signal übermittelt
 - ☐ d) leitet ein Startsignal die Datenübermittlung ein; ein Stop-Signal beendet die Datenübertragung
4. Unter „Off-line Verarbeitung“ versteht man
 - ☐ a) die unmittelbare Datenverarbeitung, wobei keine Zwischenspeicherung auf mechanische Datenträger erfolgt
 - ☐ b) eine indirekte Datenverarbeitung, wobei die Daten gesammelt und zwischengespeichert werden, z. B. auf Lochkarten
 - ☐ c) eine Verarbeitung der Daten ohne Zwischenschaltung eines Datenübertragungsweges; die Daten entstehen am Sitz der EDV-Anlage

*) Vgl. hierzu Abschnitt 7 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☐ Ein Signal mit einer bestimmten Dauer, z. B. 20 ms, dem eindeutig ein Zustand von zwei möglichen Zuständen zugewiesen werden kann, bezeichnet man als Binärschritt.
- ☐

zu 2.

- ☐ Beim Synchronverfahren besteht zwischen Sender und Empfänger absoluter Gleichlauf. Zu diesem Zweck werden häufig Synchronisationsschritte übertragen. Bis auf die Synchronisationsschritte haben alle Schritte einen Informationsgehalt und tragen damit zur Nachrichtenübermittlung bei.
- ☒

zu 3.

- ☒ Der zur Abtastung eines Zeichens notwendige Gleichlauf zwischen Sender und Empfänger wird beim Start-Stop-Verfahren nur für die Dauer eines Zeichens hergestellt.
- ☐
- ☐
- ☐

zu 4.

- ☐ Werden die Daten vor ihrer Verarbeitung auf mechanische Datenträger übertragen, gesammelt und somit zwischengespeichert, spricht man von „Off-line Verarbeitung“.
- ☒
- ☐

5. Ein Modem ist

- ☐ a) eine Datenübertragungseinrichtung zum Modulieren und Demodulieren der Signale der Datenendeinrichtungen
- ☐ b) ein Gerät zur Anpassung der Datengeschwindigkeit an den Übertragungsweg
- ☐ c) ein Gerät zum Senden und Empfangen von Telegrafiezeichen

zu 5.

- ☒ Ein Modem dient zur Anpassung der Signale eines Datenendgerätes an die Erfordernisse eines Datenübertragungsweges. Es wird bei Fernspreitleitungen und Breitbandleitungen erforderlich.

☐

Zu Abschnitt 8

Magnetkerntechnik*)

1. Als Spin bezeichnet man

- ☐ a) die Richtung der magnetischen Kraft
☐ b) die Drehbewegung des Elektrons um die eigene Achse
☐ c) ein Werkzeug in der Elektronik

2. Ferromagnetismus liegt vor, wenn

- ☐ a) innerhalb einer vollständigen Elektronenschale unkompenzierte Spins vorliegen
☐ b) Eisen in ein Magnetfeld gebracht wird
☐ c) Kupfer in ein Magnetfeld gebracht wird

3. Ferrite sind

- ☐ a) ferromagnetische Werkstoffe, bei denen die magnetischen Momente der einzelnen Atome antiparallel ausgerichtet sind
☐ b) ferromagnetische Werkstoffe, bei denen die magnetischen Momente der einzelnen Atome parallel ausgerichtet sind
☐ c) gesinterte keramische Werkstoffe aus Eisenoxid und zweiwertigen Metalloxiden

4. Ferrite haben geringe Wirbelstromverluste, weil

- ☐ a) die einzelnen Weißschen Bezirke nicht elektrisch leitend miteinander verbunden sind
☐ b) die Ummagnetisierungsarbeit gering ist
☐ c) die magnetischen Momente sich teilweise kompensieren

*) Vgl. hierzu Abschnitt 8 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☐ Als Spin wird die Rotationsbewegung (Drehbewegung) der Elektronen um die gedachte eigene Achse bezeichnet. Durch sie entsteht ein magnetisches Moment.
☒
☐

zu 2.

- ☒ Ferromagnetismus ist die Eigenschaft, die entsteht, wenn sich die magnetischen Momente der Spins innerhalb einer unvollständigen Elektronenschale nicht aufheben.
☐
☐

zu 3.

- ☐ Ferrite, d. h. Kerne aus ferrimagnetischem Material, sind gesinterte keramische Werkstoffe aus Eisenoxid und zweiwertigen Metolloxiden.
☐
☒

zu 4.

- ☒ Ferrite haben einen hohen elektrischen spezifischen Widerstand. Er erklärt sich damit, daß die einzelnen Weißschen Bezirke nicht elektrisch leitend miteinander verbunden sind.
☐
☐

5. Reversible Vorgänge

- ☐ a) sind vorwiegend auf Blochwandverschiebungen zurückzuführen
☐ b) bilden sich nach dem Wegnehmen des äußeren Feldes von selbst zurück
☐ c) sind auf die Drehung der Spinmomente (Molekularmagnete) zurückzuführen
☐ d) bilden sich nach Wegnahme des äußeren Feldes nicht von selbst zurück

6. Irreversible Vorgänge

- ☐ a) sind vorwiegend auf die Verschiebung der Blochwände zurückzuführen
☐ b) bilden sich nach Wegnahme des äußeren Feldes von selbst zurück
☐ c) sind vorwiegend auf Drehung der Spinmomente (Elementardipole) zurückzuführen
☐ d) bilden sich nach Wegnahme des äußeren Feldes nicht von selbst zurück

7. Ringkerne für Speicherzwecke haben

- ☐ a) eine flache Hystereseschleife mit geringer Remanenz
☐ b) eine rechteckige Hystereseschleife mit hoher Remanenz
☐ c) eine breite Hystereseschleife mit geringer Remanenz

8. Bei Speicherkernen soll

- ☐ a) der Anteil der irreversiblen Blochwandverschiebungen gegenüber den reversiblen Drehungen der Elementardipole groß sein
☐ b) der Anteil der irreversiblen Blochwandverschiebungen gegenüber den reversiblen Drehungen der Elementardipole klein sein
☐ c) sich die magnetische Induktion $+B_s$ bei einer Verringerung der Feldstärke von $+H_m$ auf $-H_m/2$ stark verändern
☐ d) sich die magnetische Induktion $+B_r$ bei einer Erregung mit $-H_m$ in $-B_s$ ändern

zu 5.

- ☐ Unter reversiblen Vorgängen ist zu verstehen, daß sich die Blochwände nach Wegnahme des äußeren Feldes von selbst wieder in ihre alte Position begeben.
- ☒ Unter reversiblen Vorgängen ist zu verstehen, daß sich die Blochwände nach Wegnahme des äußeren Feldes von selbst wieder in ihre alte Position begeben.
- ☒ Unter reversiblen Vorgängen ist zu verstehen, daß sich die Blochwände nach Wegnahme des äußeren Feldes von selbst wieder in ihre alte Position begeben.
- ☐ Unter reversiblen Vorgängen ist zu verstehen, daß sich die Blochwände nach Wegnahme des äußeren Feldes von selbst wieder in ihre alte Position begeben.

zu 6.

- ☒ Die Blochwände verschieben sich zu Lasten der benachbarten Weißschen Bezirke. Dieser Vorgang ist nicht umkehrbar.
- ☐ Die Blochwände verschieben sich zu Lasten der benachbarten Weißschen Bezirke. Dieser Vorgang ist nicht umkehrbar.
- ☐ Die Blochwände verschieben sich zu Lasten der benachbarten Weißschen Bezirke. Dieser Vorgang ist nicht umkehrbar.
- ☒ Die Blochwände verschieben sich zu Lasten der benachbarten Weißschen Bezirke. Dieser Vorgang ist nicht umkehrbar.

zu 7.

- ☐ Ringkerne für Speicher- und Schaltzwecke haben eine Hystereseschleife mit fast rechteckigem Verlauf.
- ☒ Ringkerne für Speicher- und Schaltzwecke haben eine Hystereseschleife mit fast rechteckigem Verlauf.
- ☐ Ringkerne für Speicher- und Schaltzwecke haben eine Hystereseschleife mit fast rechteckigem Verlauf.

zu 8.

- ☒ Bei Speicherkernen soll der Anteil der irreversiblen (nicht wiederholbaren) Blochwandverschiebungen gegenüber den reversiblen (wiederholbaren) Drehungen der Elementardipole groß sein. Dazu ist bei dem Zustand $+B_r$ eine Erregung $-H_m$ erforderlich, um den Zustand $-B_s$ zu erreichen.
- ☐ Bei Speicherkernen soll der Anteil der irreversiblen (nicht wiederholbaren) Blochwandverschiebungen gegenüber den reversiblen (wiederholbaren) Drehungen der Elementardipole groß sein. Dazu ist bei dem Zustand $+B_r$ eine Erregung $-H_m$ erforderlich, um den Zustand $-B_s$ zu erreichen.
- ☐ Bei Speicherkernen soll der Anteil der irreversiblen (nicht wiederholbaren) Blochwandverschiebungen gegenüber den reversiblen (wiederholbaren) Drehungen der Elementardipole groß sein. Dazu ist bei dem Zustand $+B_r$ eine Erregung $-H_m$ erforderlich, um den Zustand $-B_s$ zu erreichen.
- ☒ Bei Speicherkernen soll der Anteil der irreversiblen (nicht wiederholbaren) Blochwandverschiebungen gegenüber den reversiblen (wiederholbaren) Drehungen der Elementardipole groß sein. Dazu ist bei dem Zustand $+B_r$ eine Erregung $-H_m$ erforderlich, um den Zustand $-B_s$ zu erreichen.

9. Die waagerechten Achsen der Hystereseschleife

- ☐ a) sind vorwiegend auf irreversible Vorgänge im Kern zurückzuführen
- ☐ b) sind vorwiegend auf reversible Vorgänge im Kern zurückzuführen
- ☐ c) erzeugen in einem um den Kern gewickelten Draht eine hohe Induktionsspannung, da sie mit höherer Induktion B (B_m) verlaufen

10. Das Rechteckverhältnis R_s eines Speicherkerns gibt Auskunft über

- ☐ a) die Breite der Hystereseschleife
- ☐ b) die Steilheit der senkrechten Flanken der Hystereseschleife
- ☐ c) die Steilheit der waagerechten Flanken der Hystereseschleife

11. Wenn ein Speicherkern mit $-H_m/2$ erregt wird, soll

- ☐ a) der Remanenzzustand $+B_r$ möglichst erhalten bleiben
- ☐ b) der Kern vom positiven in den negativen Remanenzzustand umkippen
- ☐ c) der Kern entmagnetisiert werden ($B = 0$), damit er später wieder durch $+H_m$ magnetisiert werden kann

12. Die Hystereseverluste, das sind die zum Ummagnetisieren erforderlichen Energien, sind abhängig von

- ☐ a) der Breite der Hystereseschleife allein (nur H)
- ☐ b) der Höhe der Hystereseschleife allein (nur B)
- ☐ c) dem Produkt aus $H_m \times B_s$ ($R = 1$ angenommen)
- ☐ d) der Materialmenge allein

13. Speicherkerne mit kleinem Innendurchmesser und geringer Wandstärke

- ☐ a) lassen sich sehr gut verarbeiten
- ☐ b) haben eine kurze Umschaltzeit
- ☐ c) benötigen eine große Energie zum Umschalten
- ☐ d) brauchen einen höheren Magnetisierungsstrom als größere Kerne

14. Ringkerne werden zum Speichern der Information verwendet. Dabei

- ☐ a) muß sich der Kern während der Speicherzeit in einem äußeren Magnetfeld befinden
- ☐ b) ist während der Speicherzeit kein Strom in den Schreibdrähten erforderlich
- ☐ c) muß während der Speicherzeit im Schreibdraht Strom fließen

zu 9.

- ☐ Die angenähert waagerechten Achsen der Hystereseschleife sind vorwiegend auf die reversiblen Vorgänge im Ferritkern zurückzuführen.
- ☒ Die waagerechten Achsen der Hystereseschleife sind vorwiegend auf die reversiblen Vorgänge im Ferritkern zurückzuführen.
- ☐ Die waagerechten Achsen der Hystereseschleife sind vorwiegend auf die reversiblen Vorgänge im Ferritkern zurückzuführen.

zu 10.

- ☐ Das Rechteckverhältnis R_s einer Hystereseschleife eines Speicherkerns gibt Auskunft über die Steilheit der waagerechten Flanken dieser Kurve. Bei $R_s = 1$ wären die Punkte B_r und B_s auf gleicher Höhe.
- ☒ Das Rechteckverhältnis R_s einer Hystereseschleife eines Speicherkerns gibt Auskunft über die Steilheit der waagerechten Flanken dieser Kurve. Bei $R_s = 1$ wären die Punkte B_r und B_s auf gleicher Höhe.
- ☐ Das Rechteckverhältnis R_s einer Hystereseschleife eines Speicherkerns gibt Auskunft über die Steilheit der waagerechten Flanken dieser Kurve. Bei $R_s = 1$ wären die Punkte B_r und B_s auf gleicher Höhe.

zu 11.

- ☒ Wenn ein Speicherkern mit $-I_m/2$ erregt wird, soll der Remanenzzustand $+B_r$ möglichst erhalten bleiben.
- ☐ Wenn ein Speicherkern mit $-I_m/2$ erregt wird, soll der Remanenzzustand $+B_r$ möglichst erhalten bleiben.
- ☐ Wenn ein Speicherkern mit $-I_m/2$ erregt wird, soll der Remanenzzustand $+B_r$ möglichst erhalten bleiben.

zu 12.

- ☐ Die zum Ummagnetisieren erforderliche Energie wird von der Hystereseschleife als Fläche dargestellt. Bei $R_s = 1$ errechnet sie sich aus $H_m \times B_s$.
- ☒ Die zum Ummagnetisieren erforderliche Energie wird von der Hystereseschleife als Fläche dargestellt. Bei $R_s = 1$ errechnet sie sich aus $H_m \times B_s$.
- ☐ Die zum Ummagnetisieren erforderliche Energie wird von der Hystereseschleife als Fläche dargestellt. Bei $R_s = 1$ errechnet sie sich aus $H_m \times B_s$.

zu 13.

- ☐ Die Umschaltzeit eines Kernes von $+B_s$ nach B_s ist etwa proportional dem Kerndurchmesser. Je kleiner der Kern, desto schneller kippt er um. Die erreichbaren Schaltzeiten liegen bei etwa 0,2 bis 10 μs .
- ☒ Die Umschaltzeit eines Kernes von $+B_s$ nach B_s ist etwa proportional dem Kerndurchmesser. Je kleiner der Kern, desto schneller kippt er um. Die erreichbaren Schaltzeiten liegen bei etwa 0,2 bis 10 μs .
- ☐ Die Umschaltzeit eines Kernes von $+B_s$ nach B_s ist etwa proportional dem Kerndurchmesser. Je kleiner der Kern, desto schneller kippt er um. Die erreichbaren Schaltzeiten liegen bei etwa 0,2 bis 10 μs .

zu 14.

- ☐ Strom ist zum Erreichen eines bestimmten Zustandes notwendig. Während der Speicherzeit ist kein Strom in den Schreibdrähten erforderlich.
- ☒ Strom ist zum Erreichen eines bestimmten Zustandes notwendig. Während der Speicherzeit ist kein Strom in den Schreibdrähten erforderlich.
- ☐ Strom ist zum Erreichen eines bestimmten Zustandes notwendig. Während der Speicherzeit ist kein Strom in den Schreibdrähten erforderlich.

15. Die Amplitude des Leseimpulses ist abhängig

- ☐ a) vom Remanenzzustand des Korns ($+B_r$ oder $-B_r$)
- ☐ b) von der Höhe des Stroms im Schreibdraht ($-I_m$)
- ☐ c) von der Anzahl der Leseimpulse
- ☐ d) von der Stromrichtung im Schreibdraht ($+I_m$ oder $-I_m$)
- ☐ e) vom Remanenzzustand und von der Stromrichtung

16. Welche Zeichnungen sind richtig?

- ☐ a)
- ☐ b)
- ☐ c)
- ☐ d)
- ☐ e)

zu 15.

- ☐ Die Amplitude des Leseimpulses ist abhängig von der Höhe des Stroms $-I_m$, d. h. von seiner Richtung, und vom Remanenzzustand des Kerns. Dieser liefert beim Umschalten eine Induktionsspannung.

☒

zu 16.

Die Zeichnungen unter a) und e) sind richtig. Das ergibt sich durch Anwendung der Korkenzieherregel. — Im bedeutet, daß der Strom entgegengesetzt zur eingezeichneten Richtung fließt.

☒
☐
☐
☐
☒

17. Nach dem Lesen eines Kerns befindet sich der Kern

- ☐ a) immer im positiven Remanenzzustand
☐ b) immer im negativen Remanenzzustand
☐ c) in dem Zustand, der vor dem Lesen vorhanden war

18. Bei der Koinzidenzansteuerung wird

- ☐ a) ein Kern angesteuert
☐ b) eine ganze Zeile angesteuert
☐ c) eine ganze Spalte angesteuert

19. Beim Koinzidenzprinzip wird

- ☐ a) ein Kern durch das Zusammentreffen zweier Ströme angesteuert
☐ b) ein Kern durch den Strom im Y-Draht ausgelesen
☐ c) eine ganze Zeile auf einmal ausgelesen
☐ d) nur die Information aus einem Kern zur Zeit ausgelesen

20. Beim Lesen eines Kerns wird im Lesedraht ein Spannungsimpuls erzeugt. Der Impuls beträgt beim Auslesen einer „1“ etwa

- ☐ a) 200 μ V
☐ b) 100 mV
☐ c) 1 V
☐ d) 5 V

21. Beim Auslesen einer „0“ beträgt der erzeugte Spannungsimpuls etwa

- ☐ a) 0,01 V
☐ b) 0,1 V
☐ c) 1 V
☐ d) 0,001 V

22. Wie lange etwa steht das Lesesignal zur Verfügung?

- ☐ a) 1 ms
☐ b) 10 ms
☐ c) 1 μ s
☐ d) 100 ns

zu 17.

- ☐ Nach dem Lesen befindet sich der Kern stets im Remanenzpunkt
☒ —Br. War der Speicherinhalt eine „1“, dann ist er beim Lesen
☐ gekippt, also von +Br nach —Br. War der Inhalt eine „0“, verharrt
 der Kern in seinem Zustand —Br.

zu 18.

- ☒ Bei der Koinzidenzansteuerung wird durch die Stromführung in
☐ einem X- und in einem Y-Draht ein Kern angesteuert.
☐

zu 19.

- ☒ Beim Koinzidenzprinzip wird ein Kern durch das Zusammentref-
☐ fen zweier Ströme in seinem Remanenzzustand beeinflusst. Es
☐ kann auch nur aus einem Kern z. Z. die Information herausgelesen
☒ werden.

zu 20.

- ☐ ca. 100 mV
☒
☐
☐

zu 21.

- ☒ ca. 10 mV = 0,01 V
☐
☐
☐

zu 22.

- ☐ etwas weniger als 1 μ s
☐
☒
☐

23. Das Lesesignal

- ☐ a) hat während der ganzen Impulsdauer die gleiche Amplitude
☐ b) ist ein Nadelimpuls (schnelle Anstiegszeit, lange Abfallzeit)
☐ c) ist ein Höckerimpuls mit etwa gleicher Anstiegs- und Abfallzeit

24. Die Unterschiede beim Auslesen einer „0“ gegenüber einer „1“ sind

- ☐ a) die Amplitude beim Auslesen einer „0“ ist größer
☐ b) die Amplitude beim Auslesen einer „0“ ist kleiner
☐ c) das Maximum beim Auslesen einer „0“ erscheint früher
☐ d) das Maximum beim Auslesen einer „0“ erscheint später

25. Die abwechselnde Lage der Ferritkerne (90°-Drehung zueinander) einer Speichermatrix ist erforderlich, weil

- ☐ a) nach dem Koinzidenzprinzip gearbeitet wird
☐ b) sich eine solche Matrix besser flechten läßt
☐ c) sich dabei durch Nachbarkerne induzierte Störspannungen auf-
 heben
☐ d) sich zusammen mit der Flechtweise des Lesedrahtes die indu-
 zierten Störspannungen der nicht ausgewählten Kerne an-
 nähernd aufheben

26. Eine Speicherzelle des Kernspeichers (Speicherblock) ist

- ☐ a) ein durch entsprechende Ansteuerung ausgewählter Ferritkern
 einer Matrix
☐ b) eine Matrice des Speicherblocks
☐ c) die Gesamtheit aller Spalten und Zeilen im Kernspeicher, in
 denen die Koordinaten (Lage) eines angesteuerten Ferritkerns
 übereinstimmen
☐ d) die Gesamtheit aller Spalten im Kernspeicher

27. Ein Speicher aus 24 Matrizen mit je 32 Zeilen und 32 Spalten hat ein Speichervermögen von

- ☐ a) 32 Worten zu 24 bits
☐ b) 24 Worten zu 32 bits
☐ c) 1024 Worten zu 32 bits
☐ d) 1024 Worten zu 24 bits
☐ e) 768 Worten zu 24 bits
☐ f) 24576 Worten zu 32 bits

zu 23.

- ☐ Das Lesesignal ist ein Höckerimpuls mit etwa gleicher Anstiegs- und Abfallzeit.
☒

zu 24.

- ☐ Die Amplitude beim Auslesen einer „0“ ist kleiner als die bei einer „1“. Auch das Maximum erscheint eher.
☒
☒
☐

zu 25.

- ☐ Für den konstruktiven Aufbau, für die Flechtarbeit und für eine Zusammenschaltung einzelner Matrizen zu einem Speicherblock ist diese Kernanordnung günstiger. Hinzu kommt die Möglichkeit, den Lesedraht sehr einfach zu führen. Beide Faktoren ermöglichen eine weitgehende Unterdrückung von Störspannungen, so daß außer dem Nutzsignal nur noch eine verhältnismäßig kleine Störkomponente übrig bleibt.
☒
☐

zu 26.

- ☐ Alle Zeilen- und Spaltendrähte (X- und Y-Drähte) jeder Matrize sind in einen Speicherblock in Reihe geschaltet. Bei Stromfluß in einem X- und Y-Draht wird in jeder Matrix also nur ein Kern erregt; bei a Matrizen also a Kerne. Die a erregten Kerne bilden dann die Speicherzelle, die ein Wort mit a Bits speichern kann.
☐
☒
☐

zu 27.

- ☐ Eine Matrize mit 32 Zeilen und 32 Spalten enthält $32 \times 32 = 1024$ Adressen. Die gleichen Adressen von 24 Matrizen (eine Speicherzelle) stellen die Speichermöglichkeit eines Wortes dar.
☐
☒ Es können also $32 \times 32 = 1024$ Wörter mit einer Länge von 24 Bits gespeichert werden.
☐
☐

28. Der Inhibitdraht einer Matrix hat die Aufgabe,

- ☐ a) dem Flechtwerk einen statischen Halt zu geben
☐ b) durch die Parallelführung mit dem X-Draht vorhandene Störungen aufzunehmen und zur Anzeige zu bringen
☐ c) das Einschreiben einer „0“ zu verhindern
☐ d) das Einschreiben einer „0“ zu ermöglichen
☐ e) das Einschreiben einer „1“ zu ermöglichen

29. Durch das Lesen wird die gespeicherte Information zerstört. Die Kerne der Speicherzelle befinden sich dann immer im Remanenzzustand $-B_r$, weil

- ☐ a) die Kerne selbständig in diesen Zustand kippen
☐ b) durch den Leseimpuls alle Kerne in den Zustand $+B_r$ kippen
☐ c) durch den Leseimpuls alle Kerne in den Zustand kippen, den sie vor dem Eintreffen des Impulses inne hatten
☐ d) durch den Leseimpuls alle Kerne in den Zustand $-B_r$ kippen bzw. darin verharren

30. Durch das Umkippen von Ferritkernzuständen werden in dem Lesedraht Störimpulse induziert. Diese Impulse haben infolge der großen Änderungsgeschwindigkeit des Kippvorganges schnell ihren Höchstwert erreicht. Wie unterscheidet man sie von einem Leseimpuls?

- ☐ a) durch die Art (Steilheit) ihrer Anstiegsflanke
☐ b) durch die Art (Steilheit) ihrer Abfallsflanke
☐ c) durch einen Vergleich mit einem Testimpuls
☐ d) durch einen zusätzlichen, genau definierten Impuls

31. Ein Linearspeicher unterscheidet sich von einem Wortadressenspeicher

- ☐ a) durch seine nichtlineare Kennlinie
☐ b) überhaupt nicht
☐ c) durch seine geringen Abmessungen
☐ d) durch seine Bit-Kapazität

zu 28.

- ☐ Der Inhibitdraht — auch Blockier- oder Informationsdraht genannt — soll durch das Führen eines Halbstromimpulses das Einschreiben einer Null ermöglichen; d. h., der angesteuerte Kern muß trotz der beiden Stromimpulse $I_m/2$ auf dem X- und auf dem Y-Draht im Zustand $-B_r$ gehalten werden. Dazu wird die magnetische Wirkung des Stromes im X-Draht durch einen Strom in entgegengesetzter Richtung im Inhibitdraht aufgehoben. Es kann also nur der Strom $I_m/2$ im Y-Draht wirksam werden. Dieser reicht zum Ändern des Remanenzzustandes nicht aus.

zu 29.

- ☐ Auslesen bedeutet, einen Strom $I_m/2$ in entgegengesetzter Richtung wie beim Schreiben durch den X- und durch den Y-Draht zu schicken, jedoch keinen Strom im Informationsdraht (Inhibitdraht) fließen zu lassen. Ist eine „0“ gespeichert (Kernzustand $-B_r$), wird dieser Zustand bestätigt. Ist eine „1“ gespeichert (Kernzustand $+B_r$), wird dieser Zustand geändert. Der Kern kippt nach $-B_r$. Dadurch wird ein Impuls im Lesedraht erzeugt, der ausgewertet wird.

zu 30.

- ☐ Störimpulse werden von den Nutzimpulsen durch einen zusätzlichen Impuls, den Auftast- oder Strobeimpuls, im abfallenden Teil eines Nutz- und Störimpulses kenntlich gemacht. Der Strobeimpuls muß beendet sein, wenn die Rückflanke des Leseimpulses neue Störspannungen auslöst. Durch diesen Impuls wird der Leseverstärker im geeigneten Zeitpunkt geöffnet oder gesperrt.

zu 31.

- ☐ Ein Linearspeicher ist mit einem Wortadressenspeicher identisch.

32. In einem Linearspeicher werden die Bits eines gespeicherten Worts untergebracht

- ☐ a) in den verschiedenen Matrizen des Speicherblocks
☐ b) in den verschiedenen Zeilen einer Matrix
☐ c) in einer Zeile einer Matrix
☐ d) in den verschiedenen Spalten einer Matrix
☐ e) in einer Spalte einer Matrix

33. Das Einschreiben einer Information im Linearspeicher erfolgt

- ☐ a) nach dem Linearprinzip
☐ b) nach dem Koinzidenzprinzip
☐ c) nach dem Auswahlprinzip

34. Zum Einschreiben bieten sich folgende Verfahren an

- ☐ a) das Blockiervverfahren
☐ b) das Inhibitverfahren
☐ c) das Augmentverfahren
☐ d) die $I_m/2$ -Methode
☐ e) die $I_m/3$ -Methode
☐ f) das Augment-Inhibitverfahren
☐ g) das Augment-Inhibitverfahren ohne Vormagnetisierung
☐ h) das Augment-Inhibitverfahren mit Vormagnetisierung

35. Auswahlhaltungen der Adressensteuerung sind in ihrer Art von folgenden Faktoren abhängig

- ☐ a) vom Speichersystem und von der Speichergröße
☐ b) von der Stromversorgung (Gleich- oder Wechselstrom)
☐ c) vom Speicheraufbau
☐ d) von der Zugriffszeit
☐ e) von der Betriebstemperatur

36. Eine Speichermatrix besteht aus 64 Spalten und 64 Zeilen. Wieviel Bits muß die notwendige Adresse enthalten, um einen ganz bestimmten Kern anzusteuern?

- ☐ a) 8 Bits
☐ b) 10 Bits
☐ c) 12 Bits
☐ d) 20 Bits

zu 32.

- ☐ Die einzelnen Bits eines gespeicherten Wortes werden nicht wie im Koinzidenzspeicher in den verschiedenen Matrizen des Speicherblocks gespeichert. Sie werden im Linearspeicher in einer Reihe (Zeile) einer Matrize nebeneinander angeordnet. Die Anzahl der Bits pro Wort ist damit durch die Anzahl der Kerne pro Zeile bestimmt und nicht durch die Anzahl der Matrizen im Block.

zu 33.

- ☐ Das Einschreiben erfolgt durch einen gleichzeitigen Impuls der Wortleitung (X-Leitung) und der Informationsleitung (Y-Leitung); Koinzidenzprinzip.

zu 34.

- ☒ Alle Lösungen sind richtig bzw. teilweise identisch. (vgl. hierzu die Tabelle 68 auf S. 153 des „Handbuchs der Elektronik; Teil 2 — Digitaltechnik“)

zu 35.

- ☒ Die Art der Ansteuer- und Auswahlhaltungen ist von der Größe des Speichers, von der verlangten Arbeitsgeschwindigkeit und vom Betriebstemperaturbereich abhängig.

zu 36.

- ☐ Die notwendige Adresse besteht aus 12 bits. Es können $64 \times 64 = 4096$ bits gespeichert werden. $4096 = 2^{12}$.

37. Eine Adresse besteht aus 10 Bits. In welcher Zeile und in welcher Spalte einer Matrize befindet sich der Kern, wenn die Bitfolge 0011000111 ist?

- ☐ a) Zeile 12; Spalte 28
☐ b) Zeile 6; Spalte 7
☐ c) Zeile 7; Spalte 6
☐ d) Zeile 28; Spalte 12

38. Bei der Bitfolge 0011000111 haben Sie die Zeile und die Spalte ermittelt. Wie lautet die Adresse?

- ☐ a) 42
☐ b) 67
☐ c) 199
☐ d) 76

39. Wieviel Treiber sind bei einer Matrix nach dem 4-Dr-Koinzidenzprinzip mit 32 Zeilen und 32 Spalten erforderlich?

- ☐ a) 1024
☐ b) 32
☐ c) 64
☐ d) 128

40. Der Aufwand an Schaltelementen zur Ansteuerung der einzelnen Kerne soll so gering wie möglich gehalten werden. Dabei bieten sich folgende günstige Einflüsse an

- ☐ a) Gewichtsersparnis
☐ b) geringere Wärmeabgabe
☐ c) gleiche Größe der Zeilen- und Spaltenströme
☐ d) Angleichen von Potentialschwellen der einzelnen Bauelemente
☐ e) bessere zeitliche Ausnutzung der Transistoren

41. In welchem Kern einer Matrix mit 32 Zeilen und 32 Spalten befindet sich die Adresse 819?

- ☐ a) Zeile 9; Spalte 19
☐ b) Zeile 19; Spalte 9
☐ c) Zeile 18; Spalte 25
☐ d) Zeile 25; Spalte 18

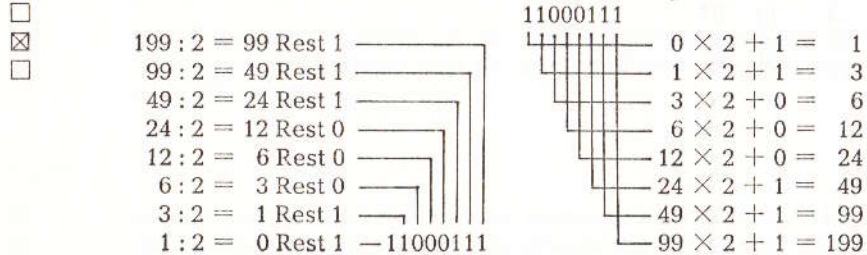
zu 37.

☐ Bei der Bitfolge 0011000111 geben die ersten 5 Bits die Zeile, die zweiten 5 Bits die Spalte an.

☒ Zeile — 00110 = 6
☐ Spalte — 00111 = 7

zu 38.

☐ Die Dezimalzahl 199 wird als Dualzahl wie folgt ermittelt:



zu 39.

☐ Es werden für jede Zeile und Spalte je ein Treiber benötigt, also $32 + 32 = 64$ Treiber.

☒ ☐

zu 40.

☐ Die Zusammenfassung der Zeilen und Spalten in Gruppen bringt eine erhebliche Aufwandsersparnis an Treiberschaltungen mit sich; d. h., die Wärmeentwicklung ist geringer. Bei jedem Schreib- oder Lesevorgang sind die Ströme in den Zeilen- und Spaltendrähnen genau gleich, da sie aus den gleichen Treibern (Transistorverstärker) stammen. Die gegenseitige Beeinflussung (Kopplung) der erforderlichen Stromkreise wird durch Dioden und Trenntrafos verhindert.

zu 41.

☐ Der betreffende Kern (Adresse 819) läßt sich wie folgt ermitteln:
819 = 11001 10010
25 18
Zeile Spalte

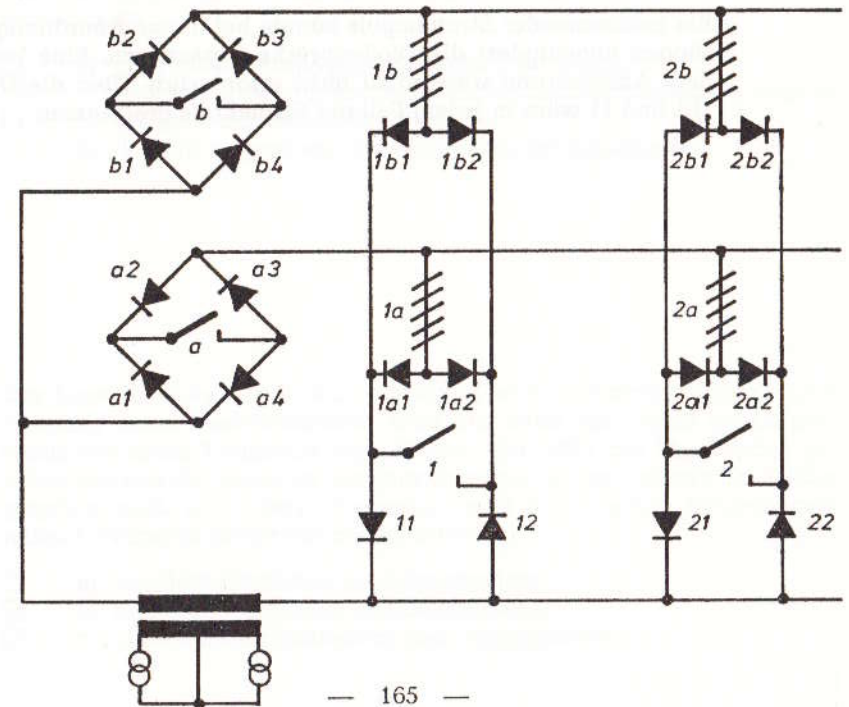
42. In Auswahlstellungen (z. B. Abb. 298, 299 und 300 des Handbuchs „Digitaltechnik“) werden Dioden in die Zuleitungen der Spaltendrähne geschaltet. Die Aufgabe dieser Dioden ist,

- ☐ a) eine unterschiedliche Potentialschwelle zu erreichen
☐ b) die Spaltendrähne zu entkoppeln
☐ c) unerwünschte Querströme zu vermeiden
☐ d) Impulse gleichzurichten

43. Um die Anzahl der Transistoren und die damit verbundenen Potential-schwierigkeiten zu verringern, werden u. a. die Treiberdrähne über Diodenbrücken angesteuert.

Prüfen Sie nachstehende Schaltung auf richtige Polung der Dioden.

	Diode	richtig	falsch	Diode	richtig	falsch
a)	a1	☐	☐	b1	☐	☐
b)	a2	☐	☐	b2	☐	☐
c)	a3	☐	☐	b3	☐	☐
d)	a4	☐	☐	b4	☐	☐
e)	1a1	☐	☐	1b1	☐	☐
f)	1a2	☐	☐	1b2	☐	☐
g)	11	☐	☐	21	☐	☐
h)	12	☐	☐	22	☐	☐



zu 42.

- ☐ Die Dioden sind zur Entkopplung notwendig. Sie sollen verhindern, daß parallelliegende Spaltendrähle ohne direkte Ansteuerung stromführend werden.

zu 43.

Diode	richtig	falsch	Diode	richtig	falsch
a1	☒	☐	b1	☒	☐
a2	☒	☐	b2	☐	☒
a3	☒	☐	b3	☒	☐
a4	☒	☐	b4	☐	☒
1a1	☐	☒	1b1	☐	☒
1a2	☒	☐	1b2	☒	☐
11	☒	☐	21	☒	☐
12	☒	☐	22	☒	☐

Ein ankommender Stromimpuls könnte bei dieser Anordnung der Dioden ungehindert die Diodenbrücke b passieren. Eine besondere Ansteuerung wäre somit nicht erforderlich. Über die Diode 1b1 und 11 wäre in jedem Fall der Stromkreis geschlossen.

44. Der Aufwand an Bauelementen für die Adressensteuerung kann durch die Verwendung von Schaltmatrizen (Wählermatrizen) gemindert werden. Nach welchem Verfahren ist die Ansteuerung solcher Matrizen möglich?

- ☐ a) Koinzidenzprinzip
☐ b) Antikoinzidenzprinzip
☐ c) Inhibitprinzip
☐ d) Antiinhibitprinzip
☐ e) Prinzip der Gleichstromvormagnetisierung

45. Bei der Ansteuerung einer Matrix mit Gleichstromvormagnetisierung werden alle Kerne durch eine vierte Wicklung so vormagnetisiert, daß sie sich weit in der negativen Sättigung befinden. Welche Größe müssen die Ansteuerströme haben, um eine „1“ einschreiben zu können? Sie müssen sein

- ☐ a) gleich dem Vormagnetisierungsstrom (i_{Gleich})
☐ b) entgegengesetzt gleich dem Vormagnetisierungsstrom ($-i_{\text{Gleich}}$)
☐ c) doppelt so groß wie der i_{Gleich}
☐ d) doppelt so groß wie der i_{Gleich} , aber entgegengesetzt

46. Der Leseverstärker muß das Nutzsignal vom Störsignal trennen. Am Ausgang eines Leseverstärkers wird nur dann ein Signal erscheinen, wenn der obere Transistor (vgl. hierzu Abb. 308a des Handbuchs) geöffnet hat und die weiteren Voraussetzungen für den unteren Transistor gegeben sind. Der obere Transistor wird durch einen Strobeimpuls leitend. Wann ist dieser Impuls erforderlich?

- ☐ a) vor dem Eintreffen des Leseimpulses
☐ b) nach dem Eintreffen des Leseimpulses
☐ c) während des Eintreffens des Leseimpulses

zu 44.

- ☐ Das Antikoinzidenzprinzip und das Prinzip der Ansteuerung mit Gleichstromvormagnetisierung nutzen das Lenzsche Gesetz aus.
☒ Durch stromrichtungsabhängige Ummagnetisierung von Ringkernen wird in der Ausgangswicklung eine Spannung induziert.

zu 45.

- ☐ Die Summe der X- und Y-Ströme (Koordinatenströme) muß gleich oder größer sein als der Vormagnetisierungsstrom und entgegengesetzt gerichtet, da der Kern sicher aus seinem Zustand $-B_r$ in den Zustand $+B_r$ gekippt werden muß.
☒

zu 46.

- ☐ Der Auftastimpuls trifft während des Eintreffens des Leseimpulses ein, wenn eventuelle Störspannungen abgeklungen sind und der Nutzimpuls seinen größten Wert erreicht hat.
☒

47. Der Informationstreiber eines Kernspeichers soll die Information bestimmen; hierbei wird er

- ☐ a) nur zum Lesen einer Information vom Strom durchflossen
☐ b) nur zum Schreiben einer Information vom Strom durchflossen
☐ c) sowohl beim Lesen als auch beim Schreiben vom Strom durchflossen

48. Durch den Inhibitdraht eines Koinzidenzspeichers fließt der Strom

- ☐ a) beim Lesen
☐ b) beim Schreiben
☐ c) während der Speicherzeit

49. Richtung und Größe des Stromes im Inhibitdraht sind

- ☐ a) $+I_m$
☐ b) $-I_m$
☐ c) $+\frac{I_m}{2}$
☐ d) $-\frac{I_m}{2}$

50. Bei Schaltkernen werden Ferrite mit möglichst hoher Remanenz und geringer Koerzitivfeldstärke verwendet, damit

- ☐ a) der Kern schneller umschaltet
☐ b) die Spannungsamplitude groß wird
☐ c) die Ummagnetisierungsenergie gering ist
☐ d) der Kern nicht durch Fremdfelder beeinflusst werden kann
☐ e) die Ringe möglichst kleine Abmessungen haben können

zu 47.

- ☐ Nur beim Einschreiben einer Information „0“ wird der Informationsschreiber leitend.
☒ Der von ihm angesteuerte Draht ist der Inhibit- oder Blockierdraht.
☐

zu 48.

- ☐ Durch den Inhibitdraht fließt beim **Einschreiben** einer „0“ Strom.
☒
☐

zu 49.

- ☐ Der Strom soll das Umklappen des angesteuerten Korns verhindern. Er beträgt $-\frac{I_m}{2}$
☐
☐
☒

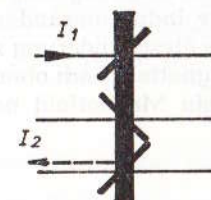
zu 50.

- ☐ Bei Schaltkernen werden Ferrite mit möglichst hoher Remanenz und geringer Koerzitivfeldstärke verwendet, damit eine große Feldänderung (Zustand $+B_r$ ändert sich in $-B_r$) eintritt und folglich eine hohe Spannungsamplitude erzeugt wird.
☒
☒
☐
☐

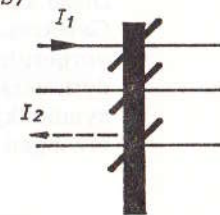
51. Bei welchen Zeichnungen ist die Richtung des Stromimpulses I_2 richtig angegeben?

- ☐ a)
☐ b)
☐ c)
☐ d)
☐ e)
☐ f)

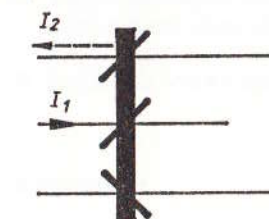
a)



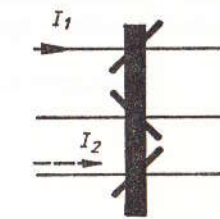
b)



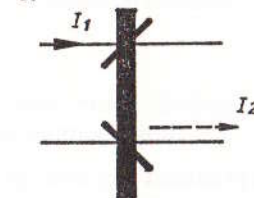
c)



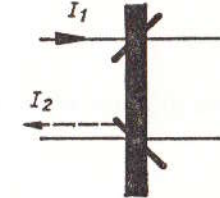
d)



e)



f)



zu 51. Richtig ist:

- ☒ a)
☐
☒ c)
☐
☒ e)
☐

Diese Lösungen ergeben sich durch Anwendung des Lenzschen Gesetzes. Danach müßte der durch die Induktionsänderung (her-
 vorgerufen durch I_1) erzeugte Strom I_2 diese Änderung zu verhin-
 dern versuchen. Erzeugt I_1 z. B. ein Magnetfeld nach oben (Spiegel-
 symbolik), so müßte der Strom I_2 ein Magnetfeld nach unten
 erzeugen.

Zu Abschnitt 9

Grundsätzliches über EDV-Anlagen*)

1. Eine EDV-Anlage kann

- ☐ a) nur Zahlen verarbeiten
☐ b) nur Buchstaben und Zeichen verarbeiten
☐ c) Zahlen sowie Buchstaben und Zeichen verarbeiten

2. Das Rechnen in einer EDV-Anlage beruht auf

- ☐ a) Zählvorgängen nach einem festen Programm
☐ b) Zählvorgängen nach einem veränderbaren Programm
☐ c) Verknüpfungen nach den Regeln der mathematischen Logik
 und einem von dem Benutzer der Anlage vorzugebenden
 Programm
☐ d) logischen Verknüpfungen nach einem festen Programm

3. Ein Analogrechner

- ☐ a) benutzt zur Rechnung nur Zahlen
☐ b) benutzt zur Rechnung Zahlen und Buchstaben
☐ c) verknüpft die zu berechnenden Größen direkt oder hierzu
 analoge Größen

4. Wird eine große Rechengenauigkeit gefordert, so wird ein Digital-
 rechner benutzt, weil

- ☐ a) hier ein Zahlensystem vorhanden ist
☐ b) hier das Rechnen auf physikalische Gesetze zurückgeführt wird
☐ c) bei vertretbarem Aufwand mit hoher Stellenzahl gearbeitet
 werden kann
☐ d) Analogrechner mit entsprechend hoher Genauigkeit zu teuer
 sind

*) Vgl. hierzu Abschnitt 9 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“.

zu 1.

- ☐ Eine EDV-Anlage kann sowohl Zahlen als auch Buchstaben und Sonderzeichen verarbeiten. Man spricht deshalb auch von Datenverarbeitungsanlagen.
☒

zu 2.

- ☐ Eine moderne EDV-Anlage wird durch ein vom Benutzer vorgegebenes Programm gesteuert, das vor der eigentlichen Rechnung in das Speicherwerk der EDV-Anlage abgespeichert wird. Eine EDV-Anlage arbeitet nach den Regeln der mathematischen Logik; das Rechnen beruht nicht auf Zählvorgängen.
☒
☐

zu 3.

- ☐ Beim Analogrechner werden entweder die Größen selbst oder hierzu analoge Größen verknüpft. Bei einer Multiplikation mit einem Rechenstab werden z. B. Strecken addiert, die den Logarithmen analog sind. Beim Analogrechner verwendet man dazu geeignete physikalische Größen.
☒

zu 4.

- ☐ Gute Analogrechner rechnen mit einer Genauigkeit von drei Dezimalstellen, Digitalrechner mit einer Genauigkeit bis zu etwa 12 Dezimalstellen. Dem Analogrechner sind durch die mit Fehlern behafteten Verknüpfungseinrichtungen in der Genauigkeit Grenzen gesetzt, während die Genauigkeit von Digitalrechnern eine Frage des technischen Aufwands ist.
☒

5. Ein Wort innerhalb einer EDV-Anlage, bestehend aus Buchstaben und Ziffern, nennt man

- ☐ a) numerisches Wort
☐ b) alphanumerisches Wort
☐ c) alphanumerisches Wort

6. Das Alphabet ist eine Zusammenfassung

- ☐ a) aller Buchstaben
☐ b) aller Zeichen
☐ c) aller Buchstaben und Ziffern, die in einer EDV-Anlage verwendet werden

7. Bei einer Gleitkommazahl

- ☐ a) kann im Gegensatz zu einer Festkommazahl das Komma während der Rechnung verschoben werden
☐ b) kann die Stellung des Kommas vor der Rechnung frei gewählt werden
☐ c) ist die Stellung des Kommas in der Größe der Charakteristik enthalten

8. Die Ziffernfolge 27633752 hat als Gleitkommazahl folgende Bedeutung:

- ☐ a) 27633752
☐ b) 0,27633752
☐ c) 27,6337
☐ d) 27,633752

9. Bei dezimaler Zahlendarstellung in einer EDV-Anlage wird häufig gearbeitet

- ☐ a) im Parallelbetrieb
☐ b) im Serienparallelbetrieb
☐ c) im Serienbetrieb

10. Die Zentraleinheit einer EDV-Anlage faßt folgende Teile zusammen

- ☐ a) Eingabewerk, Ausgabewerk und Speicher
☐ b) Speicher, Rechenwerk und Leitwerk
☐ c) Leitwerk und Rechenwerk
☐ d) Rechenwerk und Speicher

zu 5.

- ☐ Ein Wort aus Buchstaben und Ziffern wird alphanumerisches Wort genannt.
☒
☐

zu 6.

- ☐ Der Gesamtbestand aller Zeichen, also aller Buchstaben, Ziffern, Sonderzeichen und Steuerzeichen, wird Alphabet genannt.
☒
☐

zu 7.

- ☐ Die Charakteristik einer Gleitkommazahl gibt die Stellenzahl an, die Zahl der Ziffern vor dem Komma. Der Programmierer kann damit vor der Rechnung die Stellung des Kommas frei wählen.
☒
☒

zu 8.

- ☐ Die beiden letzten Ziffern, abzüglich 50 geben die Stellenzahl vor dem Komma an, also $52 - 50 = 2$ Stellen vor dem Komma. Sie gehören nicht zur Ziffernfolge der eigentlichen Zahl.
☐
☒
☐

zu 9.

- ☐ Bei dezimaler Zahlendarstellung werden die einzelnen Bits einer Zeichengruppe meistens parallel, die Zeichengruppen selbst dagegen seriell verarbeitet.
☒
☐

zu 10.

- ☐ Leitwerk, Speicher und Rechenwerk bezeichnet man zusammenfassend als Zentraleinheit.
☒
☐
☐

11. Periphere Geräte sind

- ☐ a) Zentralspeicher, Eingabegeräte und Ausgabegeräte
☐ b) Eingabegeräte und Ausgabegeräte
☐ c) Eingabegeräte, Ausgabegeräte und externe Speicher

12. Ein Programm besteht aus einer Folge von

- ☐ a) Befehlen
☐ b) Befehlen und Daten, mit denen gearbeitet wird
☐ c) Daten, mit denen gearbeitet wird

13. Was löst ein Befehl in einer EDV-Anlage aus?

- ☐ a) eine Grundoperation
☐ b) eine Reihe von Grundoperationen in einer festen Reihenfolge
☐ c) eine Reihe von Grundoperationen nach vom Programm vorgegebener Reihenfolge
☐ d) niemals eine Sprungoperation

14. Ein Befehl besteht aus

- ☐ a) drei Teilen, zwei Operationsteilen und einem Adreßteil
☐ b) einem Operationsteil und einem Adreßteil
☐ c) einem Anweisungsteil, einem Adreßteil und einem Operationsteil

15. Der Adreßteil eines Befehls enthält Angaben

- ☐ a) wo sich die Daten befinden, mit denen gearbeitet werden soll und wo die Ergebnisse abgespeichert werden sollen
☐ b) wo der nächste Befehl abgespeichert ist
☐ c) über die Adressen von Daten, mit denen gearbeitet werden soll oder über die Adresse des nächsten Befehls

16. Bei EDV-Anlagen mit Einadreßbefehlen

- ☐ a) befindet sich der zweite Operand einer Rechenoperation grundsätzlich in einem festen Speicherplatz
☐ b) wird die Adresse des zweiten Operanden in einem zweiten Befehl angegeben
☐ c) ergibt sich die Adresse des zweiten Operanden durch eine Zwischenrechnung im Adressenrechenwerk

zu 11.

- ☐ Als periphere Geräte werden alle Geräte bezeichnet, die nicht zur Zentraleinheit gehören, also alle Eingabegeräte, alle Ausgabegeräte sowie die externen Speicher.
☐
☒

zu 12.

- ☒ Ein Programm besteht aus einer Reihenfolge von Befehlen, die nacheinander abgearbeitet werden. Das Programm befindet sich, zusammen mit Daten, mit denen gearbeitet wird, im Speicher der EDV-Anlage.
☐
☐

zu 13.

- ☐ Durch einen Befehl wird eine Reihe von Grundoperationen ausgelöst. Die Reihenfolge der Operationen ist entweder festverdrahtet oder in einen Festwertspeicher abgespeichert. Sie kann normalerweise nicht vom Benutzer der Anlage beeinflusst werden.
☒
☐
☐

zu 14.

- ☐ Ein Befehl besteht aus zwei Teilen, einem Operationsteil und einem Adreßteil.
☒
☐

zu 15.

- ☐ Der Adreßteil eines Befehls enthält Angaben, wo die Daten zu finden sind, mit denen gearbeitet werden soll und wo das sich ergebende Ergebnis abgespeichert werden soll. Bei Sprungbefehlen enthält der Adreßteil dagegen die Angabe, unter welcher Adresse der nächste Befehl abgespeichert ist.
☐
☒

zu 16.

- ☒ Bei EDV-Anlagen mit Einadreßbefehlen befindet sich der zweite Operand einer arithmetischen Operation in einem festen Speicherplatz, dem sogenannten Akkumulator. Dieser Akkumulator ist ein Register im Rechenwerk.
☐
☐

17. Bei Zweiadreßbefehlen mit arithmetischen Befehlen

- ☐ a) werden die Adressen der beiden beteiligten Operanden angegeben, das Ergebnis wird an einen festen Speicherplatz abgespeichert
☐ b) werden die Adressen der beiden Operanden angegeben, das Ergebnis wird unter der Adresse des einen Operanden abgespeichert
☐ c) wird die Adresse des einen Operanden angegeben, die zweite Adresse bezeichnet die Speicherstelle, in der sich der nächste Befehl befindet

18. Der Zweiadreßbefehl „Subtrahiere 712 256 hat folgende Auswirkung

- ☐ a) die Zahl 256 wird von der Zahl 712 subtrahiert
☐ b) die Zahl 712 wird vom Inhalt des Akkumulators subtrahiert; die Zahl 256 gibt die Speicherstelle an, in der sich der nächste Befehl befindet
☐ c) der Inhalt der Speicherstelle 256 wird von dem Inhalt der Speicherstelle 712 subtrahiert, das Ergebnis wird in die Speicherstelle 256 abgespeichert
☐ d) der Inhalt der Speicherstelle 712 wird von dem Inhalt des Akkumulators abgezogen; das Ergebnis wird in die Speicherstelle 256 abgespeichert

19. Durch einen bedingten Sprungbefehl wird

- ☐ a) ein Befehl der Befehlskette übersprungen, wenn die geforderte Bedingung erfüllt ist
☐ b) der vorhergehende Befehl solange ausgeführt, bis die Bedingung erfüllt ist
☐ c) die Befehlskette abgebrochen und an der im Befehl angegebenen Adresse wieder neu aufgenommen, wenn die Bedingung erfüllt ist; andernfalls wird zum nächsten Befehl übergegangen

20. Unter einem Flußdiagramm versteht man

- ☐ a) den zeitlichen oder logischen Ablauf eines Programms
☐ b) eine zeichnerische Darstellung des magnetischen Flusses in einem Kernspeicher
☐ c) ein Diagramm, das den zeitlichen Ablauf eines Befehls durch das Leitwerk erkennen läßt

zu 17.

- ☒ Bei Zweiadreßbefehlen werden normalerweise die Adressen der beiden Speicherplätze angegeben, in denen sich die beiden Operanden befinden, mit denen gearbeitet werden soll. Das entstehende Ergebnis wird unter der Adresse des zweiten Operanden abgespeichert, der hierbei verloren geht.
- ☐ Bei einigen EDV-Anlagen wird jedoch das Ergebnis in festen Speicherstellen des Kernspeichers abgespeichert.

zu 18.

- ☐ Vgl. hierzu die Ausführungen zu Frage 17.
- ☐

☒☐

zu 19.

- ☐ Liegt ein bedingter Sprungbefehl vor und ist die Sprungbedingung erfüllt, so ergibt die im Sprungbefehl angegebene Adresse die Adresse des nächsten Befehls. Ist die Bedingung nicht erfüllt, so hat der Sprungbefehl keine Auswirkung. Es wird zum nächsten Befehl übergegangen. Diese Adresse ergibt sich durch Erhöhung der letzten Adresse im Befehlszählregister um eins.
- ☒

zu 20.

- ☒ Ein Flußdiagramm ist die graphische Darstellung der Strukturmerkmale eines Programmablaufs oder eines Datenflusses. Es wird entweder der zeitliche oder der logische Ablauf aufgezeigt.
- ☐
- ☐

21. Im Arbeitsspeicher befinden sich

- ☐ a) Daten und Befehle, jeweils an hierzu reservierten Speicherplätzen
- ☐ b) Daten und Befehle an beliebigen Speicherplätzen; die Befehle sind an ihrer Form zu erkennen
- ☐ c) nur die Daten; die Befehle sind im Leitwerk abgespeichert
- ☐ d) Daten und Befehle an beliebigen Speicherplätzen; sie unterscheiden sich nicht durch ihre Form, sondern durch ihre Art der Bearbeitung

22. Das Leitwerk einer EDV-Anlage hat folgende Aufgaben

- ☐ a) es steuert den Ablauf eines Rechenprogramms aufgrund eines fest im Leitwerk verdrahteten Programms
- ☐ b) es entschlüsselt nacheinander die Befehle eines Programms und modifiziert diese gegebenenfalls
- ☐ c) es gibt die zur Ausführung des Befehls notwendigen Steuerungssignale ab
- ☐ d) es steuert und überwacht die Ausführung von Unterprogrammen

23. Im Befehlsregister befindet sich

- ☐ a) der Operationsteil des Befehls
- ☐ b) der gesamte Befehl
- ☐ c) der Adreßteil des Befehls

24. Das Befehlszählregister enthält nach Ausführung eines Befehls

- ☐ a) den nächsten Befehl
- ☐ b) die Anzahl der ausgeführten Befehle
- ☐ c) die Adresse des nächsten Befehls

25. Das Befehlszählregister enthält nach Ausführung eines unbedingten Sprungbefehls

- ☐ a) die um den Inhalt eines Indexregisters erhöhte Adresse des letzten Befehls
- ☐ b) die um 1 erhöhte Adresse des letzten Befehls
- ☐ c) die im Sprungbefehl angegebene Adresse

zu 21.

- ☐ Im Arbeitsspeicher befinden sich die Arbeitsdaten und die Befehle des Programms. Besondere Speicherplätze sind nicht vorgesehen.
- ☐ Ob der Inhalt eines Speicherplatzes als Befehl oder z. B. als Zahl interpretiert werden soll, ergibt sich erst durch das Programm.
- ☐
- ☒

zu 22.

- ☐ Das Leitwerk einer EDV-Anlage entschlüsselt die Befehle eines Programms, modifiziert gegebenenfalls die Adreßteile und gibt die zur Ausführung notwendigen Steuersignale ab.
- ☒
- ☒
- ☐

zu 23.

- ☐ Im Befehlsregister wird der gesamte Befehl während seiner Ausführung aufbewahrt.
- ☒
- ☐

zu 24.

- ☐ Nach Ausführung eines Befehls durch das Leitwerk enthält das Befehlszählregister die Adresse der Speicherstelle, in der sich der nächste Befehl befindet.
- ☐
- ☒

zu 25.

- ☐ Durch einen Sprungbefehl wird die Befehlskette abgebrochen und an einer anderen Stelle wieder aufgenommen. Die im Sprungbefehl angegebene Adresse wird zu diesem Zweck in das Befehlszählregister transportiert und ergibt somit die Adresse des nächsten Befehls.
- ☒
- ☐

26. Indexregister befinden sich

- ☐ a) im Leitwerk und ermöglichen eine Umrechnung der Adressen eines Befehls
- ☐ b) im Speicherwerk und werden bei der Adressierung von Unterprogrammen mit verwendet
- ☐ c) im Leitwerk und ihr Inhalt kann zur Bildung einer Sprungbedingung herangezogen werden

27. Ein Volladdierer ist

- ☐ a) ein Schaltnetz zur Addition zweier Dualziffern
- ☐ b) ein Schaltnetz zur Addition zweier Dualzahlen
- ☐ c) eine andere Bezeichnung für das Rechenwerk

28. Ein Serienaddierwerk hat

- ☐ a) nur einen Volladdierer und ein Übertragsflipflop
- ☐ b) für jede Stelle einen Volladdierer, aber nur ein Übertragsflipflop
- ☐ c) nur einen Volladdierer, aber für jede Dualstelle ein Übertragsflipflop

29. Im Akkumulator eines Rechenwerks

- ☐ a) wird das Ergebnis der Rechnung aufbewahrt
- ☐ b) steht vor der Rechnung der eine Operand der Rechenoperation
- ☐ c) wird vor einer Subtraktion der Inhalt komplementiert

30. Bei Paralleladdierwerken ist die Rechenzeit

- ☐ a) durch die Stellenzahl der Zahlen bedingt
- ☐ b) durch die Laufzeit des Übertrags bedingt
- ☐ c) unabhängig von der Stellenzahl und der Laufzeit des Übertrags genau eine Taktzeit lang

31. Bei einem Serienaddierwerk ist die Rechenzeit

- ☐ a) durch die Stellenzahl der Operanden und der Taktfrequenz bestimmt
- ☐ b) unabhängig von der Laufzeit des Übertrags
- ☐ c) abhängig von der Zahl der Übertragsflipflops

32. In EDV-Anlagen wird die Subtraktion

- ☐ a) durch die Addition des Komplements durchgeführt
- ☐ b) durch Subtraktionsschaltungen ermöglicht
- ☐ c) durch Unterprogramme ermöglicht, die von der Herstellerfirma beim Kauf einer Anlage mitgeliefert werden

zu 26.

- ☒ Alle drei Antworten sind richtig! Indexregister können Sonderregister im Leitwerk sein, es können jedoch auch Speicherstellen des Kernspeichers für diesen Zweck reserviert werden. Der Inhalt von Indexregistern wird zur Adressenmodifikation herangezogen und ermöglicht z. B. eine einfache Adressierung von Unterprogrammen. Weiter kann von ihrem Inhalt die Ausführung eines Sprungbefehls abhängig gemacht werden.

zu 27.

- ☒ Ein Volladdierer ist in der Lage, zwei Dualziffern zu ihrer Summenziffer zusammenzuführen und gegebenenfalls einen Übertrag abzugeben.

zu 28.

- ☒ Ein Serienaddierwerk besitzt nur einen Volladdierer und ein Übertragsflipflop. Die einzelnen Dualstellen werden diesem Volladdierer nacheinander zugeführt.

zu 29.

- ☒ Im Akkumulator steht vor der Rechnung der eine Operand. Das Ergebnis wird nach der Rechnung ebenfalls im Akkumulator aufbewahrt.

zu 30.

- ☐ Bei Paralleladdierwerken ist die Rechenzeit im wesentlichen durch die Laufzeit des Übertrags bedingt.

zu 31.

- ☒ Da die Dualstellen bei Serienaddierwerken nacheinander verarbeitet werden, ist die Rechenzeit direkt proportional der Stellenzahl und der Taktzeit.

zu 32.

- ☒ In den modernen Rechenanlagen wird die Subtraktion auf eine Addition des Komplements zurückgeführt. Es wird das B-Komplement oder das (B-1)-Komplement verwendet.

Zu Abschnitt 10

Aufbau elektronischer Schaltkreise*)

1. Warum werden gedruckte Schaltungen häufig verwendet?

- ☐ a) wegen rationeller Herstellung
☐ b) wegen guter Wärmeleitfähigkeit
☐ c) wegen kompakter Bauweise

2. Was wird bei gedruckten Schaltungen gedruckt?

- ☐ a) die Leiterbahnen
☐ b) die passiven Bauelemente
☐ c) das Muster der Leiterbahnen

3. Welche Bauelemente lassen sich in gleicher Art herstellen wie die Leiterbahnen?

- ☐ a) Widerstände
☐ b) Kondensatoren
☐ c) Induktivitäten
☐ d) Transistoren

4. Wie ist das „Rastermaß“ definiert?

- ☐ a) Punkte beliebigen, aber gleichen Abstands
☐ b) Punkte mit dem Abstand von 2,5 mm voneinander
☐ c) Punkte mit dem Abstand von 2,54 mm voneinander
☐ d) Punkte mit dem Abstand von 1 mm voneinander

5. Was versteht man unter Miniaturelektronik?

- ☐ a) Elektronik der Uhren- und Fotoindustrie
☐ b) Schaltungen mit herkömmlichen Bauelementen, die jedoch auf ein Minimum verkleinert sind
☐ c) Schaltungen mit integrierten Halbleiter- und Filmschaltungen

*) Vgl. hierzu Abschnitt 10 in dem „Handbuch der Elektronik; Teil 2 — Digitaltechnik“

zu 1.

- ☒ Gedruckte Schaltungen lassen sich wesentlich rationeller herstellen als Schaltungen in herkömmlicher Technik; zusätzlich haben sie den Vorteil kompakter Bauweise.
☐
☒

zu 2.

- ☐ Bei gedruckten Schaltungen wird das Muster der Leiterbahnen gedruckt.
☐
☒

zu 3.

- ☒ Widerstände, Kondensatoren und Induktivitäten lassen sich nur in beschränktem Umfang — bezogen auf ihre elektrischen Werte — „drucken“.
☒
☒
☐

zu 4.

- ☐ Da wegen des amerikanischen Einflusses häufig nicht-metrische Normen in der Elektronik gelten, kommen beide angekreuzten Rasterabmessungen nebeneinander vor.
☒
☒
☐

zu 5.

- ☐ Unter Miniaturelektronik sind Schaltungen mit herkömmlichen Bauelementen zu verstehen, die jedoch auf ein Minimum verkleinert sind.
☒
☐

6. Was sind Filmschaltungen?

- ☐ a) ihr Basismaterial besteht aus Filmmaterial
☐ b) die Leiterbahnen sind Filmstreifen
☐ c) Bauelemente und Leiterbahnen werden lötlstellenfrei als dünne Filme aufgebracht

7. Welche Unterschiede bestehen zwischen Dick- und Dünnschichttechnik?

- ☐ a) sie unterscheiden sich, wie der Name sagt, in der Dicke der Filme
☐ b) in der Dickschichttechnik werden Leiterbahnen und Bauelemente gedruckt, in der Dünnschichttechnik als dünne Metallfilme aufgebracht
☐ c) keine wesentlichen Unterschiede

8. In welchem Größenbereich liegen die Widerstände der Schichttechnik?

- ☐ a) sie können beliebig groß sein
☐ b) nur sehr niedrige Werte sind möglich
☐ c) nur hochohmige Werte sind möglich

9. Können Kapazitäten in der Schichttechnik beliebig groß gewählt werden?

- ☐ a) nein, Kapazitäten sind nicht herstellbar
☐ b) nein, der hohe Platzbedarf großer Kapazitäten beschränkt sie auf geringe Werte
☐ c) ja, in beliebiger Größe

10. Warum finden Filmschaltungen immer größere Anwendungsgebiete?

- ☐ a) wegen ihrer einfachen, preiswerten Herstellung
☐ b) weil Innenverbindungen und Bauelemente in gleicher Technologie hergestellt werden können
☐ c) sie sind sehr zuverlässig, weil keine Lötstellen innerhalb einer Schaltung nötig sind
☐ d) wegen des gemeinsamen Temperaturgangs aller Bauelemente

11. Unter dem Begriff „Integrierte Schaltung“ (IC) versteht man

- ☐ a) ganz allgemein Schaltungen, in denen Bauelemente verschiedener Herstellungsart in einem Gehäuse untergebracht sind
☐ b) komplette Schaltkreise, deren gesamte Bauelemente und Innenverbindungen in gleicher Herstellungsart auf Halbleitermaterial erzeugt sind
☐ c) Schaltungen, in die Halbleiterelemente hineinintegriert sind

zu 6.

- ☐ Der Begriff „Filmschaltungen“ soll zum Ausdruck bringen, daß es sich hier um hauchdünne Schichten (Filme) handelt.
☒

zu 7.

- ☒ Der bedeutendste Unterschied liegt im verwendeten Material: Metall-Oxid-Pasten in der Dickfilmtechnik, Metalle in der Dünnschichttechnik. Daher sind Dünnschichtschaltungen besser in Toleranz und vor allem im Langzeitverhalten.
☒

☐

zu 8.

- ☒ Beschränkungen liegen lediglich in der Verlustleistung.
☐
☐

zu 9.

- ☐ Der hohe Platzbedarf beschränkt Kapazitäten auf verhältnismäßig geringe Werte.
☒

☐

zu 10.

- ☐ Filmschaltungen sind wegen des Wegfalls der internen Lötstellen sehr zuverlässig; aber auch der Vorteil, alle passiven Bauelemente gleichzeitig und in gleicher Technologie wie die Innenverbindungen herstellen zu können sowie der gemeinsame Temperatureingang aller Bauelemente erschließen immer mehr Anwendungsgebiete.
☒
☒

zu 11.

- ☐ Unter dem Begriff „Integrierte Schaltung“ ist eine Schaltung zu verstehen, deren Ausgangsmaterial ausschließlich aus Halbleitermaterial (Silizium) besteht.
☒

☐

12. Warum können IC nur mit Hilfe der Planartechnologie hergestellt werden?

- ☐ a) weil diese von jedermann beherrscht wird
☐ b) weil beliebig viel verschiedene Bauelemente auf einem Siliziumscheibchen gleichzeitig hergestellt werden können
☐ c) weil sie billig ist

13. Wie verhält sich ein integrierter Halbleiterwiderstand?

- ☐ a) wie jeder normale Widerstand
☐ b) er ist stark temperaturabhängig
☐ c) er hat große Herstellungstoleranzen

14. Welche Bauelemente werden in IC bevorzugt verwendet?

- ☐ a) Widerstände
☐ b) Kondensatoren
☐ c) Transistoren
☐ d) Dioden

15. Welche Nachteile hat die Sperrschichtisolation?

- ☐ a) hohe kapazitive Belastung der Schaltkreise
☐ b) die Isolationssperrschichten dürfen nicht in Durchlaßrichtung beansprucht werden
☐ c) sie ist ein besonders teures Verfahren

16. Was unterscheidet unipolare IC von bipolaren IC?

- ☐ a) sie haben kürzere Schaltzeiten
☐ b) sie benötigen wesentlich weniger Herstellungsschritte
☐ c) alle Bauelemente bestehen nur aus Transistoren
☐ d) die Bauelemente brauchen nicht voneinander isoliert zu werden

17. Was versteht man unter Großschaltkreisintegration oder LSI?

- ☐ a) große Schaltkreise werden miteinander verbunden
☐ b) mehr als 100 Gatter auf einem Chip
☐ c) mehr als 1 000 Gatter in einem Gehäuse

18. Hybride Schaltungen sind

- ☐ a) eine Kombination aus linearen und digitalen Schaltungen
☐ b) eine Kombination aus Filmschaltungen und IC
☐ c) eine Kombination aus unipolaren und bipolaren IC

zu 12.

- ☐ Da die Planartechnologie z. B. bei Germanium nicht angewendet werden kann, sind IC auf Germaniumbasis bisher nicht möglich.
☒

☐

zu 13.

- ☐ Ein integrierter Halbleiterwiderstand ist stark temperaturabhängig.
☒

☐

zu 14.

- ☐ Weil Transistoren ohnehin hergestellt werden müssen, kommt es kaum auf die Anzahl an. Deshalb findet man auch wenig echte Dioden, obwohl deren Herstellung eigentlich einfacher ist.
☒

☐

zu 15.

- ☒ Die großen Isolationsinseln belasten die Schaltung kapazitiv und vermindern damit die Schaltgeschwindigkeit, aber die Sperrschichtisolation ist immer noch das billigste Isolationsverfahren.
☒

☐

zu 16.

- ☐ Wegen der Gatekapazitäten sind unipolare Schaltkreise z. Z. noch merklich langsamer als bipolare IC. Die unter b), c) und d) genannten Vorteile wiegen jedoch viel auf und erschließen neue Anwendungsgebiete.
☒

☒

zu 17.

- ☐ Je mehr Funktionen auf einem Chip untergebracht werden können, um so preiswerter wird das fertige Produkt (auch wegen der Gehäusekosten usw.). Daher liegt der Trend der Herstellung bei LSI.
☒

☐

zu 18.

- ☐ Hybride Schaltungen sind eine Kombination aus Filmschaltungen und IC.
☒

☐

19. Welche Vorteile haben hybride Schaltungen?

- ☐ a) äußerst kompakte Bauweise
☐ b) sehr billig
☐ c) lötlstellenfreie Verbindungen ganzer Schaltungskomplexe

20. Welche wichtigsten Kriterien bestimmen die Zugehörigkeit eines digitalen Schaltungskreises zu einer Schaltungsfamilie?

- ☐ a) Gehäuseart des Schaltkreises
☐ b) Störsicherheit
☐ c) Signalhub- und Versorgungsspannung
☐ d) Schaltzeit

21. DCTL- und RTL-Schaltkreise werden nur noch selten verwendet wegen

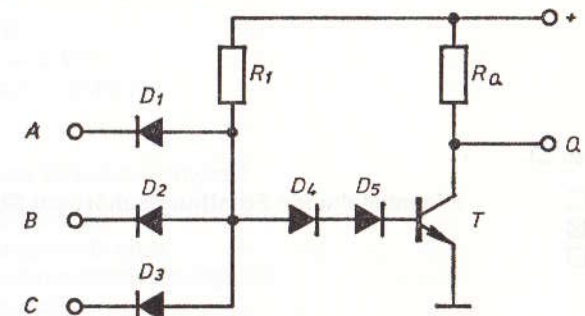
- ☐ a) ihrer geringen Störsicherheit
☐ b) ihrer langsamen Schaltgeschwindigkeit
☐ c) ihres hohen Leistungsverbrauches

22. Die RCTL-Schaltungen

- ☐ a) sind besonders schnell
☐ b) verbrauchen nur sehr wenig Leistung
☐ c) haben besonders hohen Störabstand

23. Zu welcher Schaltfamilie gehört die nebenstehende Schaltung?

- ☐ a) ECL
☐ b) DTL
☐ c) mWRTL



24. Wodurch wird in der unter Frage 23 abgebildeten Schaltung die Störsicherheit bestimmt?

- ☐ a) durch den Widerstand R_1
☐ b) durch die Dioden $D_1 - D_3$
☐ c) durch die Dioden D_4 und D_5

zu 19.

- ☒ Hybride Schaltungen breiten sich gerade dort sehr weit aus, wo hohe Zuverlässigkeit gefordert wird (Raumfahrt, Militär). Ein zusätzlicher, sehr wichtiger Vorteil ist ihre große Packungsdichte.

zu 20.

- ☐ Die Störsicherheit, die Signalhub- und Versorgungsspannung sowie die Schaltzeit bestimmen als wichtigste Kriterien die Zugehörigkeit eines digitalen Schaltungskreises zu einer Schaltungsfamilie.

zu 21.

- ☒ Voraussetzung dieser Schaltungen sind möglichst genau gleiche Eingangswerte ihrer Transistoren. Weil diese Bedingung nur schwer zu erfüllen ist, liegt ihre Störsicherheit so niedrig, daß DCTL- bzw. RTL-Schaltkreise kaum noch verwendet werden.

zu 22.

- ☐ RCTL-Schaltungen sind besonders langsam, verbrauchen aber — für bipolare Schaltungen — sehr wenig Leistung.

zu 23.

- ☐ Die umstehende Schaltung gehört zur Schaltungsfamilie DTL.

zu 24.

- ☐ Die Störsicherheit wird hier durch die Restspannungen der Dioden D_4 und D_5 bestimmt. Anstelle der Diode D_4 wird auch häufig ein Transistor verwendet (vgl. hierzu Abb. 357 des Handbuchs „Digitaltechnik“).

25. Welche hauptsächlich Unterschiede im Schaltungsaufbau von TTL-Schaltkreisen bestehen gegenüber DTL-Schaltungen?

- ☐ a) kleinere Widerstände
☐ b) Multi-Emitter-Transistor am Eingang
☐ c) niederohmiger Ausgangsverstärker

26. Was sind die Hauptvorteile der TTL-Schaltungen gegenüber den anderen gesättigten Schaltungsfamilien?

- ☐ a) hohe Schaltgeschwindigkeit
☐ b) großer Störabstand
☐ c) äußerst geringer Leistungsverbrauch
☐ d) niedriger Preis

27. Ungesättigte Schaltungen sind Schaltungen,

- ☐ a) deren Transistoren nicht übersteuert werden
☐ b) die mit unipolaren Transistoren arbeiten
☐ c) denen niemals die volle Betriebsspannung angeboten wird

28. Die logischen Zustände „0“ und „1“ in ECL-Schaltungen werden realisiert durch

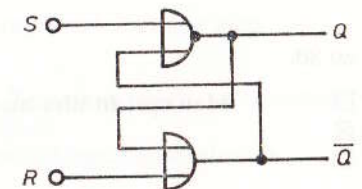
- ☐ a) -5 V und 0
☐ b) $+5\text{ V}$ und -5 V
☐ c) $-1,58\text{ V}$ und $-0,75\text{ V}$

29. Welche Nachteile haben ECL-Schaltungen?

- ☐ a) geringer Störabstand
☐ b) hoher Leistungsverbrauch
☐ c) geringe Schaltungsgeschwindigkeit
☐ d) geringer Fan out

30. Nebenstehende Schaltung zeigt

- ☐ a) einen Halbaddierer
☐ b) ein RS-Flipflop
☐ c) ein Antivalenz-Gatter



zu 25.

- ☐ Mit dem Multi-Emitter-Transistor am Eingang wird eine höhere Schaltgeschwindigkeit erreicht. Ebenso ist der Ausgangsverstärker für die Geschwindigkeit wichtig (der aber auch bei DTL vorkommt).
☒
☒

zu 26.

- ☒ TTL-Schaltungen sind z. Z. am weitesten verbreitet, deshalb liegt auch ihr Preis erstaunlich niedrig.
☒
☐
☒

zu 27.

- ☒ Wenn die Basis eines Transistors nur soviel Ladungsträger erhält wie sie zur Aufrechterhaltung des Kollektorstroms benötigt, wird keine Zeit zum Abtransport überflüssiger Ladungsträger beim Schalten gebraucht: ein Mittel, die Schaltzeit drastisch zu verkürzen. Hiervon machen ungesättigte Schaltfamilien Gebrauch.
☐
☐

zu 28.

- ☐ Die den Ausgängen eingeprägten Ströme von 2,96 bzw. 2,4 mA definieren die logischen Zustände noch besser als die beiden Spannungen.
☐
☒

zu 29.

- ☐ Ihr einziger Nachteil liegt — neben den wesentlich höheren Preisen — in ihrem hohen Leistungsverbrauch. In der Schaltgeschwindigkeit übertreffen sie alle anderen Schaltfamilien, im Störabstand sind sie durchschnittlich.
☒
☐
☐

zu 30.

- ☐ Man spricht hier auch von kreuzgekoppelten Gattern.
☒
☐

31. Was ist das Prinzip des Master-Slave-Flipflop?

- ☐ a) zwei unabhängige Flipflops sind in einem Gehäuse untergebracht
☐ b) die Zahl der Eingänge läßt sich beliebig erweitern
☐ c) das Master-FF schützt das Slave-FF gegen Störeinflüsse
☐ d) zwei speicherfähige, hintereinandergeschaltete Stufen

32. Das JK-Master-Slave-Flipflop unterscheidet sich gegenüber dem Master-Flipflop dadurch, daß

- ☐ a) zusätzliche Eingänge über J und K geschaffen werden können
☐ b) der Zustand der Ausgänge niemals unbestimmt ist
☐ c) es nur in wenigen Fällen verwendbar ist

33. Unipolare IC werden hauptsächlich verwendet

- ☐ a) in der Konsumelektronik
☐ b) in digitalen Schaltungen
☐ c) in linearen Schaltungen

34. Wieviel Bauelemente besitzt ein unipolares NOR-Gatter mit 3 Eingängen?

- ☐ a) 3 Transistoren und 3 Widerstände
☐ b) 3 Transistoren und 1 Widerstand
☐ c) 3 Transistoren und einen als Arbeitswiderstand geschalteten vierten Transistor

35. COSMOS-Schaltungen sind besonders interessant, weil sie

- ☐ a) sehr wenig Leistung verbrauchen
☐ b) sehr schnell sind
☐ c) in beiden logischen Zuständen niedrige Ausgangsimpedanzen haben

36. Unter dem Begriff „dynamisches Schieberegister“ versteht man

- ☐ a) sehr schnelle Schieberegister
☐ b) Schieberegister aus unipolaren Transistoren, deren Gatekapazitäten als Zwischenspeicher dienen
☐ c) Schieberegister mit veränderbarer Ausgangsamplitude

zu 31.

- ☐ Das Slave-FF übernimmt die im Master-FF abgelegte Information. Zusätzlich schützt das Master-FF das Slave-FF gegen Störeinflüsse.
- ☐
- ☒
- ☒

zu 32.

- ☐ Das JK-Master-Slave-Flipflop erreicht durch Rückkopplung der Ausgänge auf die Eingänge, daß der Zustand der Ausgänge niemals unbestimmt ist. Es ist das am meisten verwendete Flipflop.
- ☒
- ☐

zu 33.

- ☐ Neuerdings findet man auch Operationsverstärker mit MOS-FET-Eingangsstufen.
- ☒
- ☐

zu 34.

- ☐ Ein unipolares NOR-Gatter besitzt bedeutend weniger Bauelemente als ein gleiches bipolares Gatter.
- ☐
- ☒

zu 35.

- ☒ Der große Vorteil der COSMOS-Schaltungen liegt im äußerst geringen Leistungsverbrauch, aber auch die für unipolare IC niedrigen Ausgangsimpedanzen machen das COSMOS-Prinzip attraktiv.
- ☐
- ☒

zu 36.

- ☐ Der unkomplizierte Aufbau dynamischer Schieberegister wurde erst durch unipolare Transistoren möglich.
- ☒
- ☐

Handbuch der Elektronik

Teil 3 — „Datenverarbeitung; Technik und Betrieb“

Nachdem im ersten und zweiten Teil des „Handbuchs der Elektronik“ die Grundlagen der Elektronik und ihre Anwendung in der linearen und der digitalen Technik eingehend behandelt worden sind, werden diese Themen im dritten Teil weitergeführt. Im einzelnen werden folgende Stoffgebiete ausführlich behandelt: Mikroelektronik (gedruckte Schaltungen, integrierte Filmschaltungen, integrierte bipolare und unipolare Halbleiterschaltungen, hybride Schaltungen).

Anwendung der Mikroelektronik (bipolare Schaltungsfamilien, unipolare Digital-schaltungen, lineare Schaltungen).

Aufbau und Arbeitsweise von EDV-Anlagen (Aufbau einer EDV-Anlage mit Ein- und Ausgabe, Rechen- und Steuerwerk, Speicher, Aufbau und Ablauf eines Befehls, Programmierung).

Leitwerk (Befehlscodierung, Befehlszähler, Befehls- und Adressenregister, Indexregister; Zusammenarbeit von Leitwerk mit Rechenwerk und Speicher).

Rechenwerk (Serien- und Parallelrechenwerk, dezimales und duales Rechenwerk).

Speicher (Speicherverfahren, Speichermedien, Adressierung, Speicherorganisation, Auswahlverfahren).

Periphere Geräte (Trommel-, Platten-, Band- und Magnetkartenspeicher, Lochkarten- und Lochstreifengeräte, Schnelldrucker, Datensichtgeräte).

Beispiel von Datenverarbeitung auf einer EDV-Anlage (Zusammenarbeit aller Anlagenteile anhand eines Programmablaufs, dabei genaue Betrachtung typischer Einzelschritte).

Das Lehr- und Lernbuch enthält eine Vielzahl von Abbildungen und Kennlinien und weiter viele ausführliche Rechenbeispiele, die für den Techniker auf praktische Fälle zugeschnitten sind.

Fachwörter des Fernmeldewesens

Abkürzungen; Begriffsbestimmungen; Formelzeichen usw.

Dieses empfehlenswerte Nachschlagewerk enthält über 3000 Begriffe und Abkürzungen des Fernmeldewesens, von denen mehr als 2000 sachbezogen erläutert werden. Bei diesem Buch handelt es sich um ein leichtverständliches und übersichtlich geordnetes Fernmelde-Fachwörterverzeichnis, das Lehrenden und Lernenden, dem Praktiker im Fernmelde- und fernmeldetechnischen Betriebsdienst sowie dem Beamten im Verwaltungsdienst gute Dienste leisten wird.

Die wichtigsten Fachbegriffe und Abkürzungen aus dem Verwaltungsdienst, dem Haushalt und den Teilnehmerdiensten, dem Fernsprechkreis (Hand), dem Telegrammdienst, der Vermittlungs- und Übertragungstechnik, dem Fernsprekbetrieb und -entstörungsdienst, der Telegrafien-, Funk- und Linientechnik sowie dem Fernmeldezeugwesen sind im einzelnen nach den Aufgabenbereichen für Fernmeldeämter aufgeteilt und ausführlich erläutert. Wichtige Fachbegriffe, für die es keine Abkürzungen gibt, sind in einem besonderen Abschnitt zusammengefaßt worden. Die Begriffe, Formelzeichen und Einheiten aus der Physik und der Elektrotechnik sowie aus allen Fachbereichen der Fernmeldetechnik werden im einzelnen aufgeführt, wobei sämtliche heute gültigen Einheitssysteme berücksichtigt worden sind.

Gesamtübersicht über das Lehrmittelvorhaben Halbleitertechnik Elektronik Datenverarbeitung

- **Grundlagen der Elektronik**
 - Repetitor „Grundlagen der Elektronik“

Handbuch der Elektronik

- **Teil 1 – Analogtechnik**
 - Repetitor „Analogtechnik“
 - **Teil 2 – Digitaltechnik**
 - Repetitor „Digitaltechnik“
 - **Teil 3 – Datenverarbeitung; Technik und Betrieb**
 - Repetitor „Datenverarbeitung;
Technik und Betrieb“
 - **Fachwörter der Elektronik**
 - **Mathematik für den Elektroniker**
-

Sämtliche Lehrwerke können bestellt werden bei dem

Institut zur Entwicklung moderner Unterrichtsmedien e. V.

28 Bremen 1, Bahnhofstraße 10, Fernsprecher 04 21 / 31 52 85 oder 31 22 48