| Fernmeldeschule der OPD Nürnberg | Elektronik Teil 2 | Stoffgebiet: 1.1. |
|---|---|---|
| Zusammengestell: Günther Stelzer | | |

## Übungen im dualen Zahlensystem

Die Aufgaben sind auf einem eigenen Blatt zu lösen.

Umwandlung von Dezimalzahlen in Dualzahlen:

5, 11, 15, 26, 41, 44, 50, 66, 83, 100

Umwandlung von Dualzahlen in Dezimalzahlen:

LOO, LLL, LOL, LOOL, LOLO, LLLO, LLLOL, LOLOOL, LOOLLO, LOLLLL

Bei den folgenden Aufgaben sind zusätzlich alle Dualzahlen in Dezimalzahlen umzuwandeln und die Probe im Dezimalsystem zu machen.

Addition:

a) LOO + LOOL =
b) LOL + LOLO =
c) LOLO + LOOL =
d) LLOL + LOLOLO =
e) LOLL + LOLOL =
f) LLOL + LLOLL =
g) LOLLO + LOLLOL =
h) LOLOO + LOOL + LOOOOO =
i) LOLOL + LOOOLO + LOLOO =
j) LOLOL + LLLO + LOLLL =
k) LOLLLO + LOLOL + LOLLO =
l) LOLLL + LOOL + LOOLO =

Subtraktion: (durch Komplementäraddition)

a) LOOL - LOO =
b) LOLL - LOL =
c) LLOLL - LOLOO =
d) LOLLO - LOOL =
e) LOOLO - LLOO =
f) LLOLOLO - LLLLL =
g) LLLOLOO - LLLOL =
h) LOLOLOO - LOLOO =

Multiplikation:

a) LOL · LOL =
b) LOL · LLL =
c) LOLO · LL =
d) LLOL · LOL =
e) LOOL · LOL =
f) LOLOL · LOOL =
g) LLOLL · LOLO =
h) LOLOL · LLLOL =

Die Division im dualen Zahlensystem besteht aus einer wiederholten Komplementäraddition; der Rechengang ist daher recht umständlich. Auf das Stellen von Aufgaben wird hier verzichtet. Es können jedoch selbstgewählte Aufgaben durchgerechnet werden.

# Addierwerk für Binärzahlen

## Halbaddierer

Zusammengestellt:
Günther Stelzer, Fernmeldeschule der OPD Nürnberg

Elektronische Rechenmaschinen verwenden im allgemeinen für Speicherzwecke ein binär-codiertes und für die Verarbeitung im Rechenwerk das duale Zahlensystem.

Mechanische, elektrische und elektronische Schalter können nur zwei Schaltzustände einnehmen. Daher sind sie zur Darstellung von Zahlen im Dualsystem gut geeignet.

Rechenmaschinen bestehen aus vielen Stromkreisen, die untereinander verkoppelt sind.

Mit Hilfe von mechanischen Schaltern oder elektrischer Relais lassen sich Rechner aufbauen. Die dabei erreichbare Rechengeschwindigkeit ist allerdings nicht sehr hoch. Wesentlich günstiger ist die Verwendung von Elektronenröhren bzw. von Halbleiterbauelementen. Halbleiterbauelemente sind besonders gut geeignet.

Folgendes Beispiel zeigt die Schnelligkeit elektronischer Rechenanlagen:

> Im Jahre 1961 wurde der Wert der Zahl $\pi$ von einer elektronischen Rechenanlage innerhalb von 5 Stunden und 4 Minuten auf über 100 000 Dezimalstellen genau berechnet. Von dieser Zeit wurden 42 Minuten für die Umrechnung des Ergebnisses vom Binär- in das Dezimalsystem benötigt.
> 1968 löst man die gleiche Aufgabe mit einem moderneren Rechner in etwa 20 Sekunden; den größten Anteil dieser Zeit braucht man zum Ergebnisausdruck (mit Schnelldruckern). Die reine Rechenarbeit dauert nur etwa 1,2 Sekunden.
> Die größte Leistung bei der Berechnung der Zahl $\pi$ mit Papier und Rechenstift hatte der Engländer Shank im Jahre 1873 erreicht; nach monatelanger Arbeit hatte er 707 Dezimalstellen errechnet. Leider war sein Ergebnis, wie man später erkannte, ab der 528. Dezimalstelle falsch.

Da elektronische Rechenmaschinen meistens im Dualsystem arbeiten, müssen die Dezimalzahlen von ihr vor der Rechenoperation in das binäre Zahlensystem umgesetzt werden; das Ergebnis muß dann von der Binärzahl in eine Dezimalzahl zurückverwandelt werden.

Zu einer Rechenanlage gehören u.a. Speicher, die z.B. Zwischenwerte aufnehmen können und auch die Lösung komplizierter Rechengänge ermöglichen.

In einer Rechenanlage ist die wichtigste arithmetische Operation die Addition. Durch sie läßt sich auch die Multiplikation und durch Komplementär-Addition die Subtraktion und die Division durchführen. Eigentlich handelt es sich hierbei nicht um echte Rechenarbeit, sondern um Arbeiten mit bekannten Zuordnungstabellen. Erst die Fähigkeit zu logischen Operationen, d.h. die Möglichkeit, zwei Ergebnisse, Zustände usw. vergleichen zu können, verhilft dem Rechner zu automatischer Arbeitsweise. Hier können also etwa folgende "Ergebnisse" auftreten:

$$= \quad \neq \quad > \quad < \quad + \quad -$$

Sie können durch sogen. Abfragen zu automatischen Programmvariationen verwendet werden.

Die Rechenregeln sind einfach.

> Diese Rechenregeln dürfen nicht mit den Rechenregeln der Schaltalgebra verwechselt werden. Hier stellen "O" und "L" Zahlenwerte im binären Zahlensystem dar und "+" bedeutet "plus" und "-" bedeutet "minus" (numerische Algebra).

## Rechenregeln:

| Addition: | Multiplikation: |
|---|---|
| O + O = O | O · O = O |
| L + O = L | L · O = O |
| O + L = L | O · L = O |
| L + L = LO | L · L = L |

Wir benötigen hier nur die Rechenregeln für die Addition.

Es soll der Aufbau eines Halbaddierers untersucht werden. Ein Halbaddierer kann nur zwei Dualzahlen addieren. Diese werden ihm von den Eingängen $E_1$ und $E_2$ angeboten. (Ein Volladdierer kann dagegen auch einen Übertrag aus einer vorhergehenden, niedrigeren Stelle verarbeiten. Dazu braucht er einen dritten Eingang und ist wesentlich aufwendiger.)

Es bedeutet: $E_1$ = Eingang 1

$E_2$ = Eingang 2

Die beiden Ausgänge werden mit S und Ü bezeichnet.

S = Summe

Ü = Übertrag in die nächst höhere Stelle.

Unter Beachtung der Rechenregeln für das duale Zahlensystem ergibt sich:

| $E_1$ | | $E_2$ | | S | Ü |
|---|---|---|---|---|---|
| O | + | O | = | O | O |
| L | + | O | = | L | O |
| O | + | L | = | L | O |
| L | + | L | = | O | L |

Für die beiden Ausgänge ergibt sich in der Schreibweise der Schaltalgebra:

$$S = E_1 \cdot \overline{E}_2 + \overline{E}_1 \cdot E_2$$

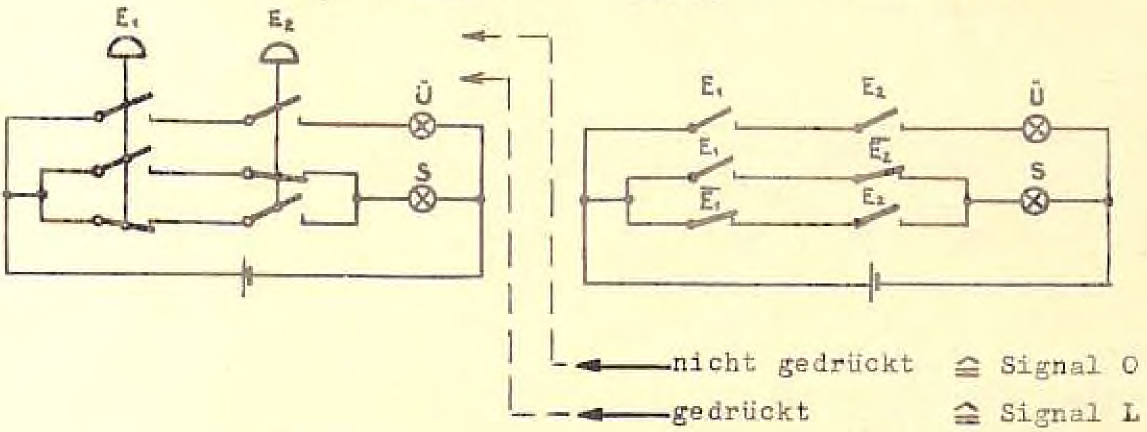
$$Ü = E_1 \cdot E_2$$

Diese Aufgabe kann durch mechanische Schalter einfach gelöst werden. Die Eingabe erfolgt durch Tasten, die Schalter betätigen, die Ausgabe durch Lampen.

Es bedeutet:

Taste nicht gedrückt ≙ O
Taste gedrückt ≙ L } bei den Eingängen

Lampe brennt nicht ≙ O
Lampe brennt ≙ L } bei den Ausgängen



Es sollen jedoch Lösungen durch Verwendung elektronischer Schaltungen gefunden werden.

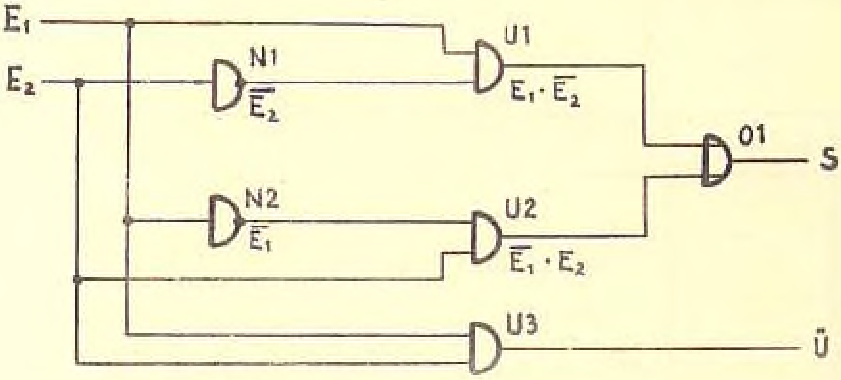
Die Bedingung: $S = E_1 \cdot \overline{E_2} + \overline{E_1} \cdot E_2$

wird durch zwei UND-Gatter erfüllt, von denen je der eine bzw. der andere Eingang verneint wird; die Ausgänge der beiden UND-Gatter werden auf ein ODER-Gatter mit zwei Eingängen geführt.

Die Bedingung: $Ü = E_1 \cdot E_2$

wird durch ein UND-Gatter mit zwei Eingängen erfüllt.

1. Lösung




Die Richtigkeit dieser Feststellungen kann durch die folgende Tabelle geprüft werden; sie erlaubt eine stufenweise Lösung.

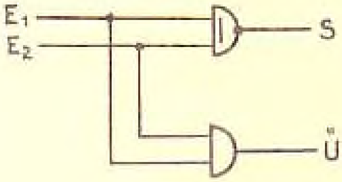
| $E_1$ | $E_2$ | $\overline{E_1}$ | $\overline{E_2}$ | $E_1 \cdot \overline{E_2}$ | $\overline{E_1} \cdot E_2$ | S | Ü |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | | | |
| L | 0 | | | | | | |
| 0 | L | | | | | | |
| L | L | | | | | | |

Die XOR-Schaltung (EXCLUSIV-ODER, ANTIVALENZ-Schaltung) ist eine Kombination von UND-, ODER- und NICHT-Schaltungen.

Die Gleichung für die XOR-Funktion lautet:

$$A = E_1 \cdot \overline{E_2} + \overline{E_1} \cdot E_2$$

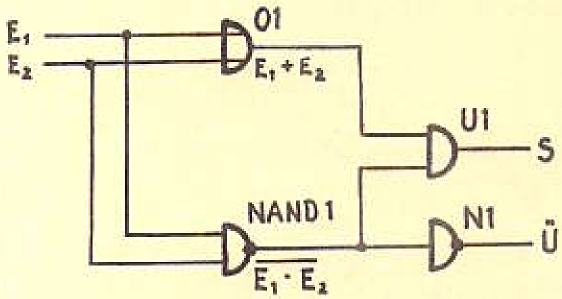
Durch sie läßt sich die Darstellung unserer logischen Verknüpfung wesentlich vereinfachen:




Die Funktion eines Halbaddierers kann auch durch das folgende Symbol ausgedrückt werden:

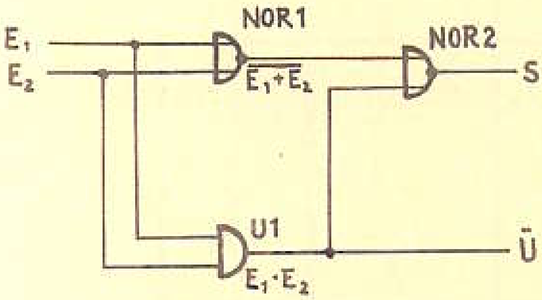
Mit Hilfe der Schaltalgebra lassen sich auch andere Lösungen für diese Aufgabe finden.
Auf die Umstellung der Gleichungen können wir hier verzichten; jedoch wollen wir zwei Verknüpfungen, die die gestellten Bedingungen erfüllen, lesen und auf ihre Richtigkeit prüfen.

2. Lösung:




| $E_1$ | $E_2$ | $E_1 + E_2$ | $(E_1 \cdot E_2)$ | $\overline{E_1 \cdot E_2}$ | S | Ü |
|---|---|---|---|---|---|---|
| 0 | 0 | | | | | |
| L | 0 | | | | | |
| 0 | L | | | | | |
| L | L | | | | | |

3. Lösung:




| $E_1$ | $E_2$ | $(E_1 + E_2)$ | $\overline{E_1 + E_2}$ | $E_1 \cdot E_2$ | $\overline{S}$ | S | Ü |
|---|---|---|---|---|---|---|---|
| 0 | 0 | | | | | | |
| L | 0 | | | | | | |
| 0 | L | | | | | | |
| L | L | | | | | | |

# Addierwerk für Binärzahlen

## Volladdierer

Zusammengestellt:
Günther Stelzer, Fernmeldeschule der OPD Nürnberg

Ein Volladdierer, der im Dualsystem arbeitet, muß zwei duale Zahlen und einen Übertrag aus einer vorhergehenden Stelle addieren können.

Es gelten die gleichen Rechenregeln wie für den Halbaddierer; es muß jedoch eine weitere Stelle, der Übertrag, berücksichtigt werden.

Rechenregeln für die Addition:
(bei drei Eingängen)

O + O + O = OO
L + O + O = OL
O + L + O = OL
L + L + O = LO
O + O + L = OL
L + O + L = LO
O + L + L = LO
L + L + L = LL

Auch hier ist zu beachten:

> Diese Rechenregeln dürfen nicht mit den Rechenregeln der Schaltalgebra verwechselt werden. Hier stellen "O" und "L" Zahlenwerte im binären Zahlensystem dar und "+" bedeutet "plus" und "-" bedeutet "minus" (numerische Algebra).

Als Beispiel sollen mit Hilfe dieser Rechenregeln die Zahlen 29 und 12 binär addiert werden.

29 ≙ L L L O L　　　41 ≙ L O L O O L
12 ≙ L L O O

| | $2^5$ = 32 | $2^4$ = 16 | $2^3$ = 8 | $2^2$ = 4 | $2^1$ = 2 | $2^0$ = 1 | |
|---|---|---|---|---|---|---|---|
| | O | L | L | L | O | L | 29 |
| + | O | O | L | L | O | O | 12 |
| Übertrag | L | L | L | | | | |
| Summe | L | O | L | O | O | L | 41 |

Es soll gelten:

$E_1$ = Eingang 1 (Ziffer des ersten Summanden)

$E_2$ = Eingang 2 (Ziffer des zweiten Summanden)

$E_3$ = Eingang 3 (Ziffer des Übertrages aus der nächst niedrigeren Stelle)
(Diese drei Summanden sind gleichwertig)

Die beiden Ausgänge werden mit S und Ü bezeichnet.

S = Summe

Ü = Übertrag in die nächst höhere Stelle.

Aus den Rechenregeln für die Addition von Dual-Zahlen ergibt sich:
(die folgende Tabelle ist zu ergänzen)

| $E_1$ | | $E_2$ | | $E_3$ | | S | Ü |
|---|---|---|---|---|---|---|---|
| O | + | O | + | O | = | | |
| L | + | O | + | O | = | | |
| O | + | L | + | O | = | | |
| L | + | L | + | O | = | | |
| O | + | O | + | L | = | | |
| L | + | O | + | L | = | | |
| O | + | L | + | L | = | | |
| L | + | L | + | L | = | | |

Hieraus ergeben sich die Bedingungen für "S" und "Ü";
sie lauten in der Schreibweise der Schaltalgebra:

S =

Ü =

---

Lösung:

| $E_1$ | | $E_2$ | | $E_3$ | | S | Ü |
|---|---|---|---|---|---|---|---|
| O | + | O | + | O | = | O | O |
| L | + | O | + | O | = | L | O |
| O | + | L | + | O | = | L | O |
| L | + | L | + | O | = | O | L |
| O | + | O | + | L | = | L | O |
| L | + | O | + | L | = | O | L |
| O | + | L | + | L | = | O | L |
| L | + | L | + | L | = | L | L |

$$S = E_1 \cdot \overline{E_2} \cdot \overline{E_3} + \overline{E_1} \cdot E_2 \cdot \overline{E_3} + \overline{E_1} \cdot \overline{E_2} \cdot E_3 + E_1 \cdot E_2 \cdot E_3$$

$$Ü = E_1 \cdot E_2 \cdot \overline{E_3} + E_1 \cdot \overline{E_2} \cdot E_3 + \overline{E_1} \cdot E_2 \cdot E_3 + E_1 \cdot E_2 \cdot E_3$$

Auf eine Vereinfachung dieser Ausdrücke soll hier verzichtet werden.

Nun soll ein Volladdierer mit logischen Verknüpfungen entworfen werden.
(die folgende Skizze ist zu vervollständigen)

Lösung 1:

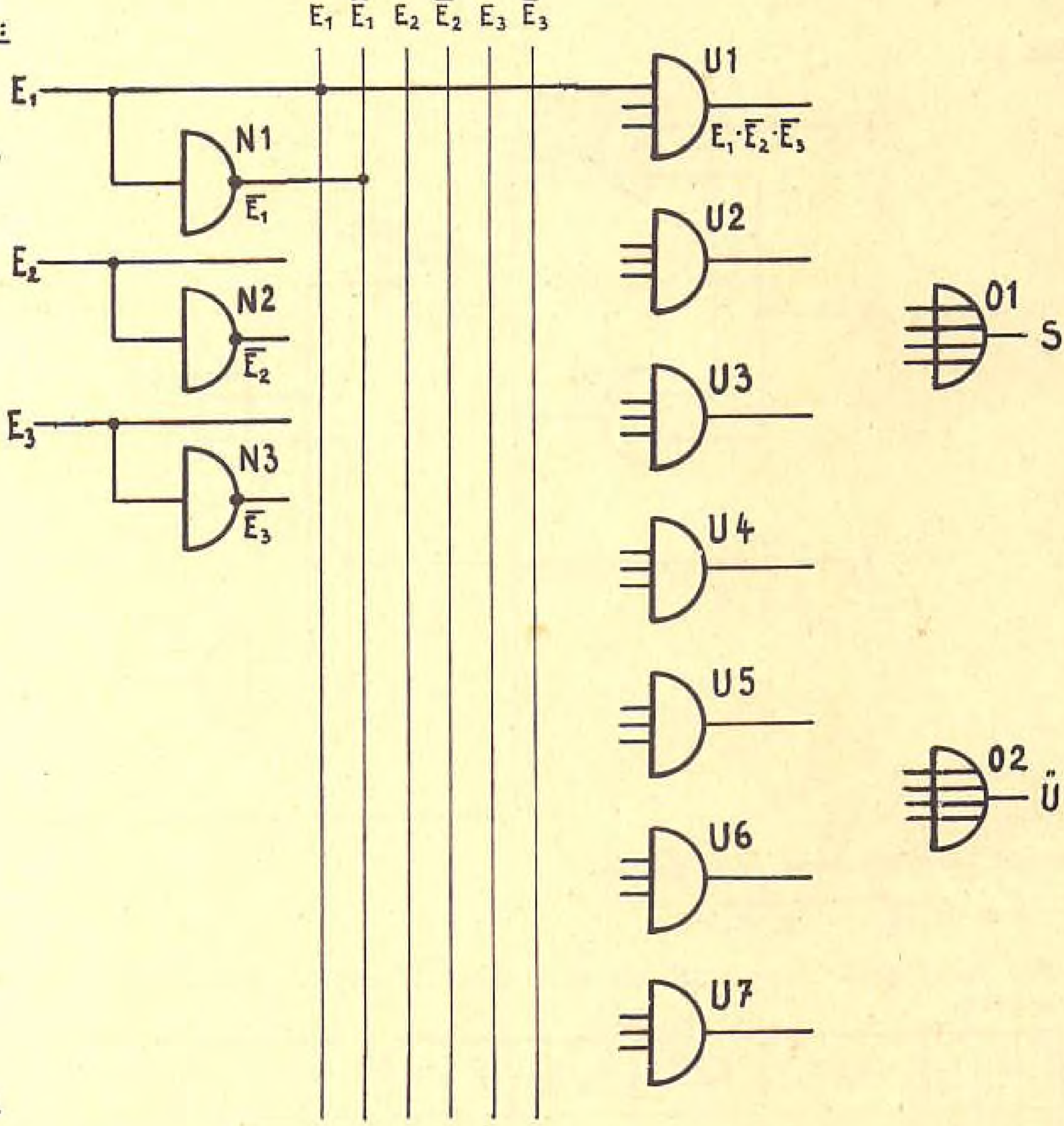



Tabelle:

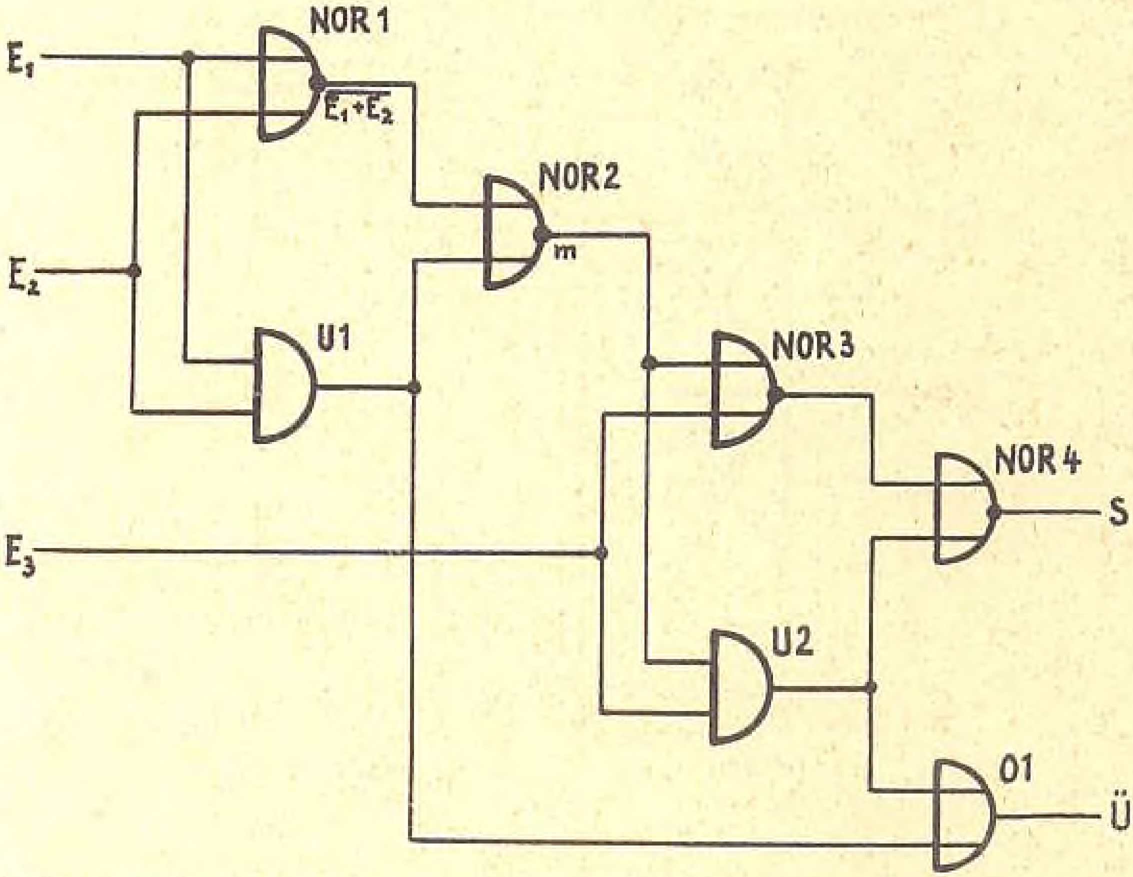
| $E_1$ | $E_2$ | $E_3$ | $E_1 \cdot \overline{E}_2 \cdot \overline{E}_3$ | $\overline{E}_1 \cdot E_2 \cdot \overline{E}_3$ | $\overline{E}_1 \cdot \overline{E}_2 \cdot E_3$ | $E_1 \cdot E_2 \cdot E_3$ | $E_1 \cdot E_2 \cdot \overline{E}_3$ | $E_1 \cdot \overline{E}_2 \cdot E_3$ | $\overline{E}_1 \cdot E_2 \cdot E_3$ | S | Ü |
|---|---|---|---|---|---|---|---|---|---|---|---|
| O | O | O | | | | | | | | | |
| L | O | O | | | | | | | | | |
| O | L | O | | | | | | | | | |
| L | L | O | | | | | | | | | |
| O | O | L | | | | | | | | | |
| L | O | L | | | | | | | | | |
| O | L | L | | | | | | | | | |
| L | L | L | | | | | | | | | |

Diese etwas umfangreiche Schaltung kann mit Hilfe der Schaltalgebra vereinfacht werden.

Wir wollen eine vereinfachte Schaltung untersuchen.

Sie besteht aus zwei Halbaddierern, die mit einem ODER-Gatter mit zwei Eingängen entsprechend zusammengeschaltet sind.

<u>Lösung 2:</u>




Folgende Vereinfachung soll gelten:

$$m \mathrel{\widehat{=}} \overline{(\overline{E_1+E_2}) + (E_1 \cdot E_2)}$$

Die Richtigkeit dieser Lösung soll mit Hilfe der folgenden Tabelle geprüft werden.

| $E_1$ | $E_2$ | $E_3$ | $(E_1+E_2)$ | $\overline{E_1+E_2}$ | $E_1 \cdot E_2$ | $\overline{m}$ | $m$ | $(m+E_3)$ | $\overline{m+E_3}$ | $m \cdot E_3$ | $\overline{S}$ | $S$ | Ü |
|---|---|---|---|---|---|---|---|---|---|---|---|---|---|
| O | O | O | | | | | | | | | | | |
| L | O | O | | | | | | | | | | | |
| O | L | O | | | | | | | | | | | |
| L | L | O | | | | | | | | | | | |
| O | O | L | | | | | | | | | | | |
| L | O | L | | | | | | | | | | | |
| O | L | L | | | | | | | | | | | |
| L | L | L | | | | | | | | | | | |